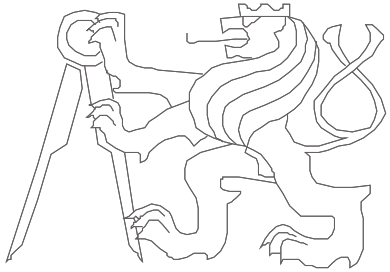
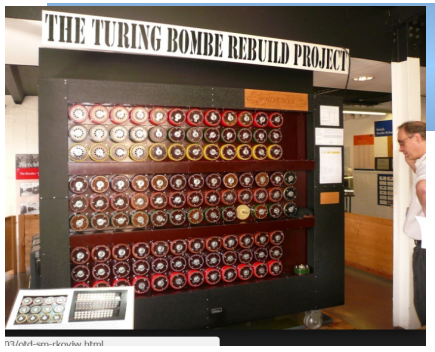
Pokročilé architektury počítačů

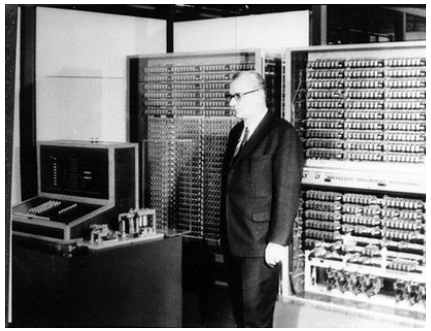
Historie a budoucnost

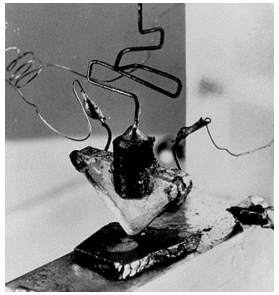


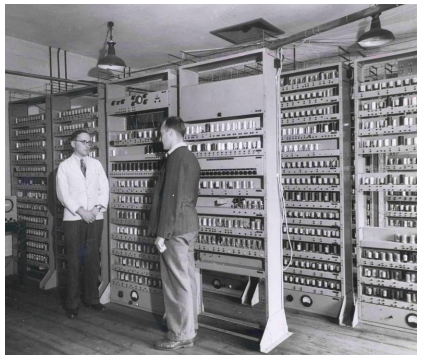
České vysoké učení technické, Fakulta elektrotechnická
Michal Štepanovský, Pavel Píša

Vývoj ISA z pohledu historie









1939 **Bombe:** navržena k prolomení Enigma

1941 Konrad Zuse: **Z3** - světově první funkční turingovsky úplný počítač řízený programem

1944 **Harvard Mark I**

1944 **Colossus**

1946 ENIAC

1947 První tranzistor

1948 **Manchester Baby –** první stored-program computer

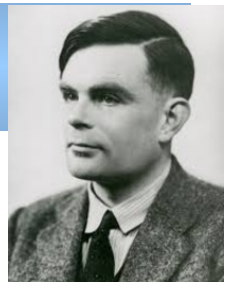
1949 EDSAC – **single accumulator**

1953 EDSAC, Manchester Mark I, IBM 700 series: **single accumulator + index register**

1936 Alan Turing: On computable numbers, with an application to the Entscheidungsproblem

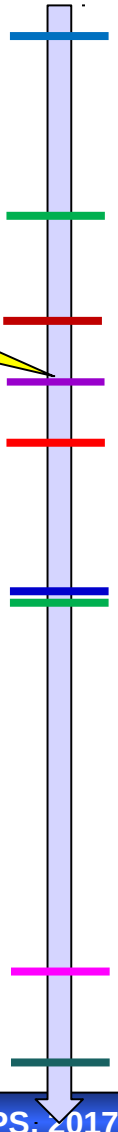
1937: Howard Aiken: Koncept pro **Automatic Sequence Controlled Calculator – ASCC.**

1945 **John von Neumann**: First Draft of a Report on the EDVAC. Zavádí novou myšlenku: **Stored-program computer.** Předchozí počítače bylo nutné fyzicky „předrátovat“. Poznámka: Myšlenka stored-program se objevila již dřív v roce 1943 při vývoji počítače ENIAC: J. P. Eckert a J. Mauchly



Počítače této doby používají akumulátor (jeden registr) pro aritmetické operace, který uchovává jak zdrojový operand, tak výsledek operace

Vývoj ISA z pohledu historie



1954 John Backus: jazyk FORTRAN (FOrmula TRANslator)

Dochází k výraznému oddělení programátorského modelu od implementace!!!

1958: JohnMcCarthy: jazyk LISP (LISt Processing)

1960 ALGOL (ALGOrithmic Language)

1961 **B5000: Počítač navržen a optimalizován pro vykonávání programu v ALGOL-u 60 => orientace na vyšší programovací jazyky**

1962 Ole-Johan Dahl, Kristen Nygaard: jazyk SIMULA (rozšíření jazyka ALGOL)

1964 **IBM System/360 – pod vedením Gene Amdahl-a: striktně odděluje architekturu od implementace – orientace na instrukce/assembler**

Zrod počítačů s univerzálními registry a ISA!!!

1964 **CDC 6600 – nejvýkonější superpočítač své doby**

1970 Niklaus Wirth: jazyk PASCAL

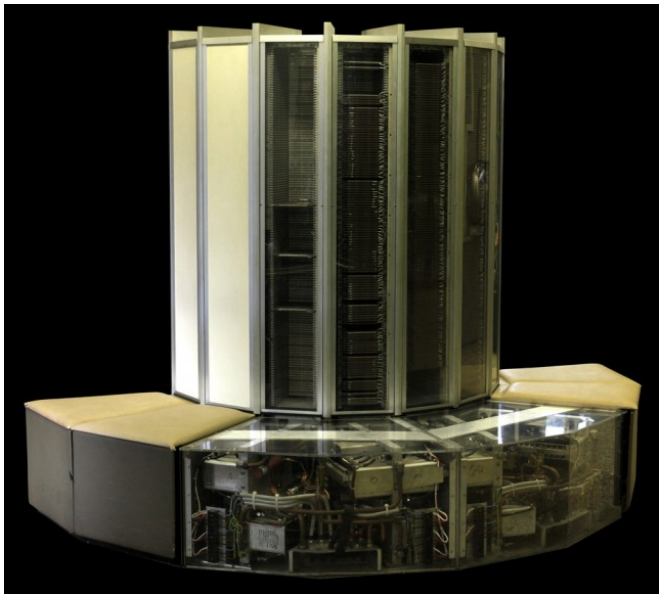
1973 Dennis Ritchie: jazyk C

Control Data Corporation (CDC) 6600

1964 - Control Data Corporation (CDC) 6600

- Jeden CPU – 10 paralelních funkčních jednotek, každá specializovaná (FP operace, Boolovské operace), 40MHz
- 60 registrů, každý 60 bit
- cena $8 millionů (přepočteno na dnes $60 millionů)
- peak performance of 3 MFLOPS – což je 10× víc než IBM 7030 Stretch, který byl na ploše 900m2
- CDC zabíral plochu 4 kabinetů
- chlazený freonem
- 10 periferních procesorů

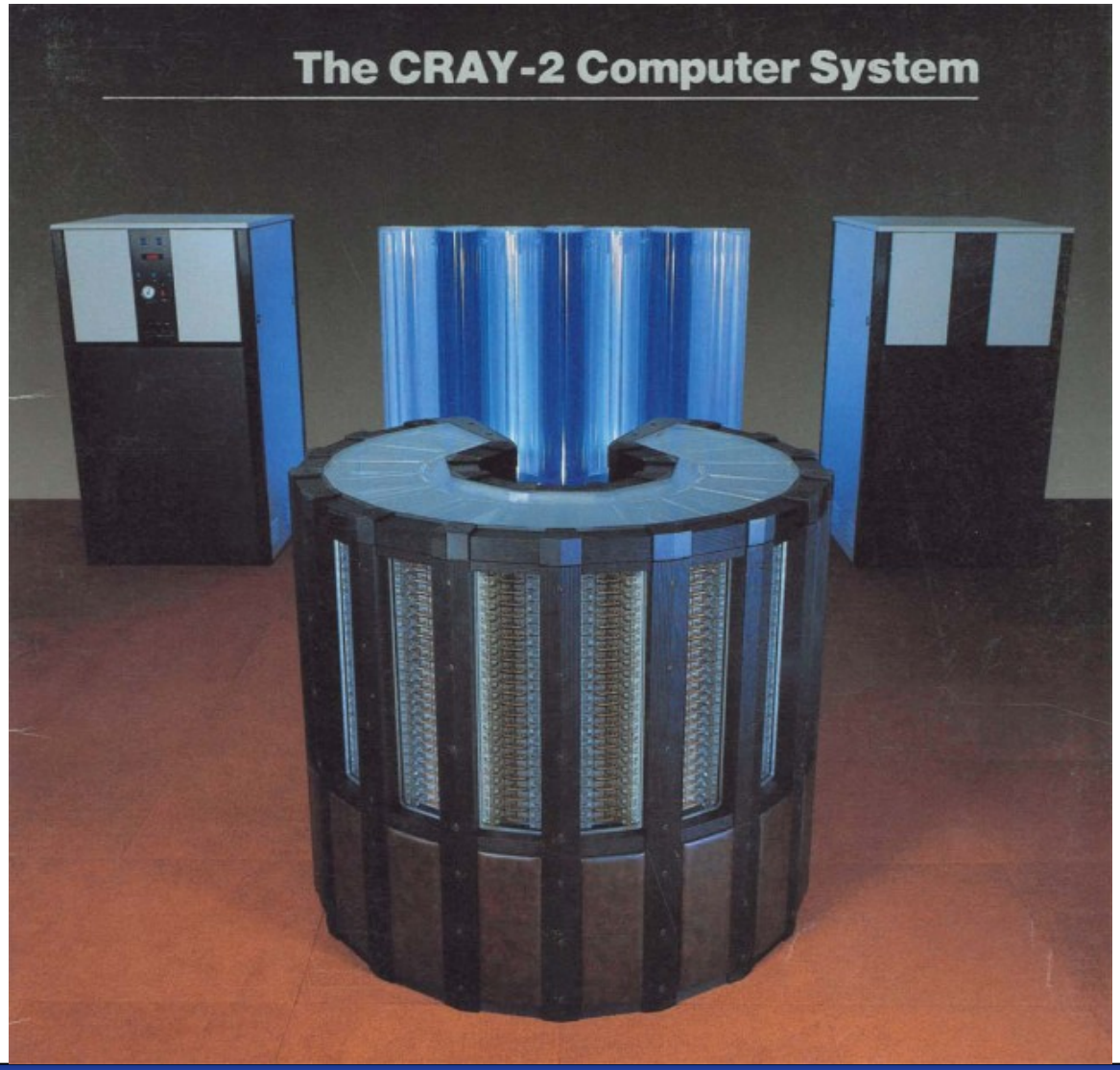
1976 - the Cray 1



1976 - the Cray 1

- Los Alamos National Laboratory
- nejúspěšnější superpočítač
- cena mezi $5 a $8 milliony za kus (dnes $25 millionů)
- Používá integrované obvody
- Délka slova 64 bitů
- 136 MFLOPS
- chlazený freonem

1985 - Cray 2



1985 - Cray 2

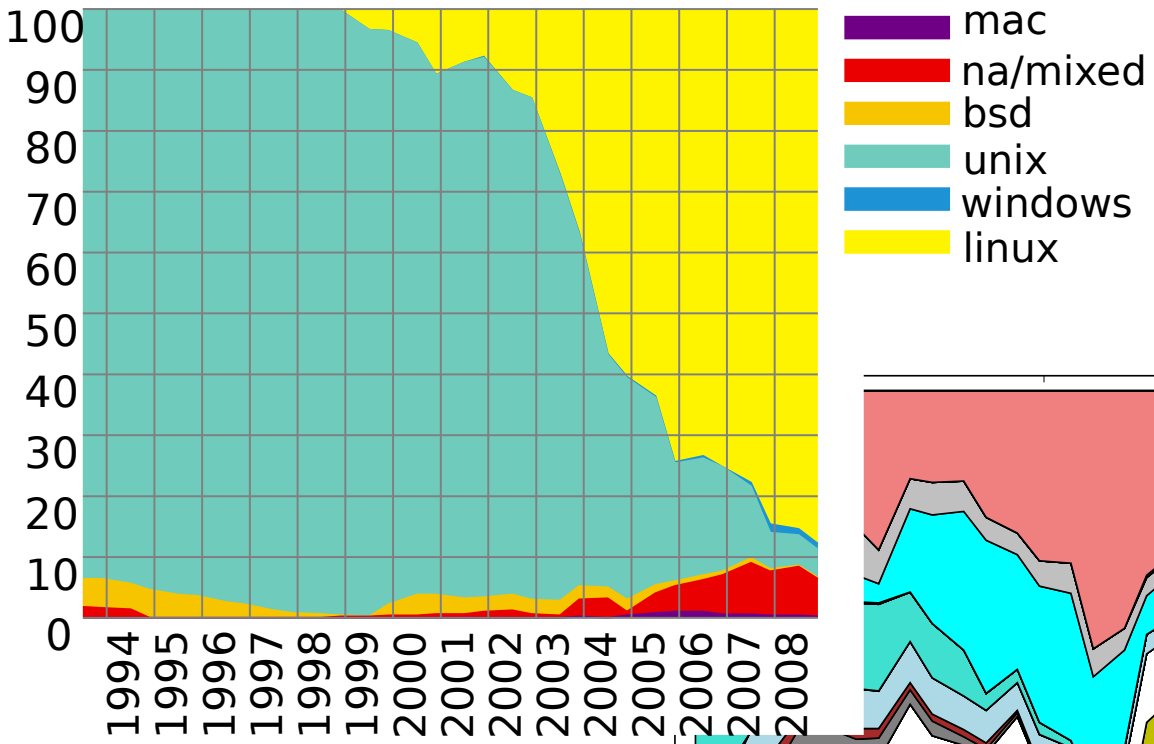
- vektorový superpočítač
- 8 procesorů
- 1,9 GFLOPS (nejrychlejší do roku 1990)
- UniCOS a Unix System V

Od roku 1990

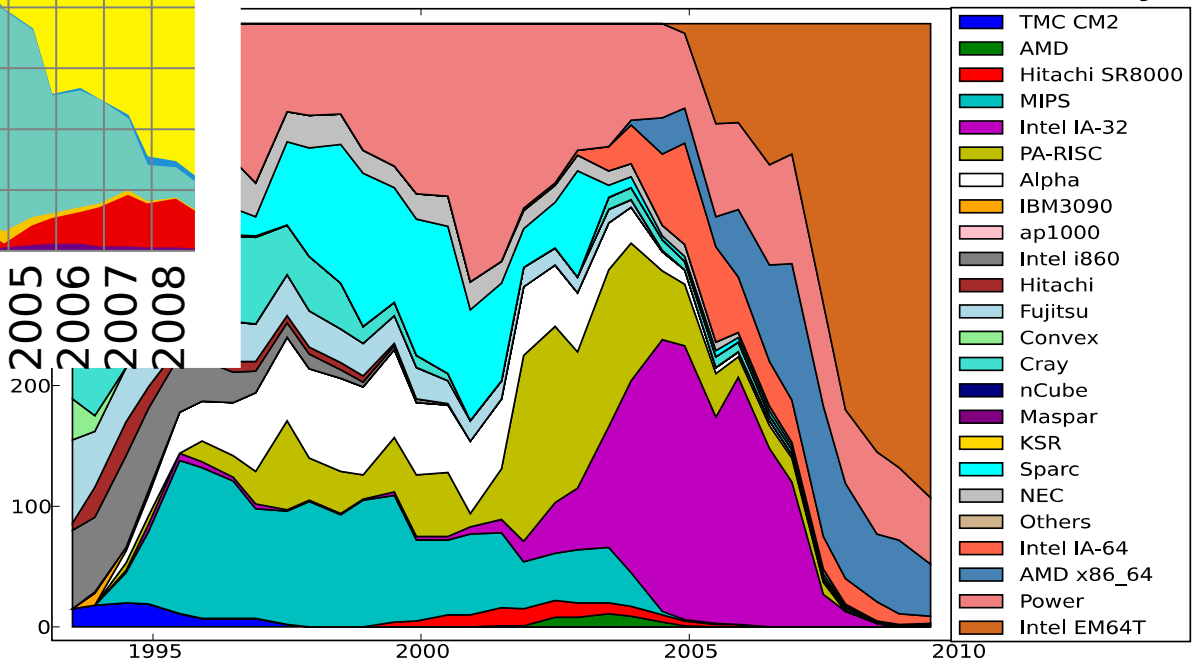
- 1993 Intel Paragon, max 4000× Intel i860 – 143 GFLOPS
- 1994 Fujitsu's Numerical Wind Tunnel, 166 vector processors, 1.7 GFLOPS/CPU – 170 GFLOPS
- 1996 Hitachi CP-PACS/2048 – 368 GFLOPS
- 1999 Intel ASCI Red/9632 – 2.3796 TFLOPS – Pentium II Xeon, 333 MHz.
- 2000 IBM ASCI White – 7.226 TFLOPS – IBM POWER
- 2002 NEC Earth Simulator – 35.86 TFLOPS – 5120× SX-6 (Cray license)
- 2004 – 2007 IBM Blue Gene/L – poslední verze až 478 TFLOPS – QCDOC, 2× PowerPC 440
- 2008 IBM Roadrunner – 1.105 PFLOPS – 12,960 IBM PowerXCell 8i CPUs, 6,480 AMD Opteron dual-core processors, Infiniband
- 2009 Cray Jaguar – 1.759 PFLOPS – 224,256 AMD Opteron processors
- 2010 Tianhe-IA – 2.566 PFLOPS – 14,336 Xeon X5670 processors and 7,168 Nvidia Tesla
- 2011 Fujitsu K computer – 10.51 PFLOPS – 88,128 SPARC64 VIIIfx processors, Tofu interconnect (6D torus)
- 2012 IBM Sequoia – 16.32 PFLOPS – 98,304 compute nodes
- 2012 Cray Titan – 17.59 PFLOPS – 8,688 AMD Opteron 6274 16-core CPUs 18,688 Nvidia Tesla K20X
- 2013 NUDT Tianhe-2 – 33.86 PFLOPS – 32,000 Intel Xeon E5-2692 12C with 2.200 GHz 48,000 Xeon Phi 31S1P
- 2016 Sunway TaihuLight 93 PFLOPS – 40,960 SW26010 (Chinese) – total 10,649,600 jader

Vývoj použitých architektur a operačních systémů

Podle operačního systému

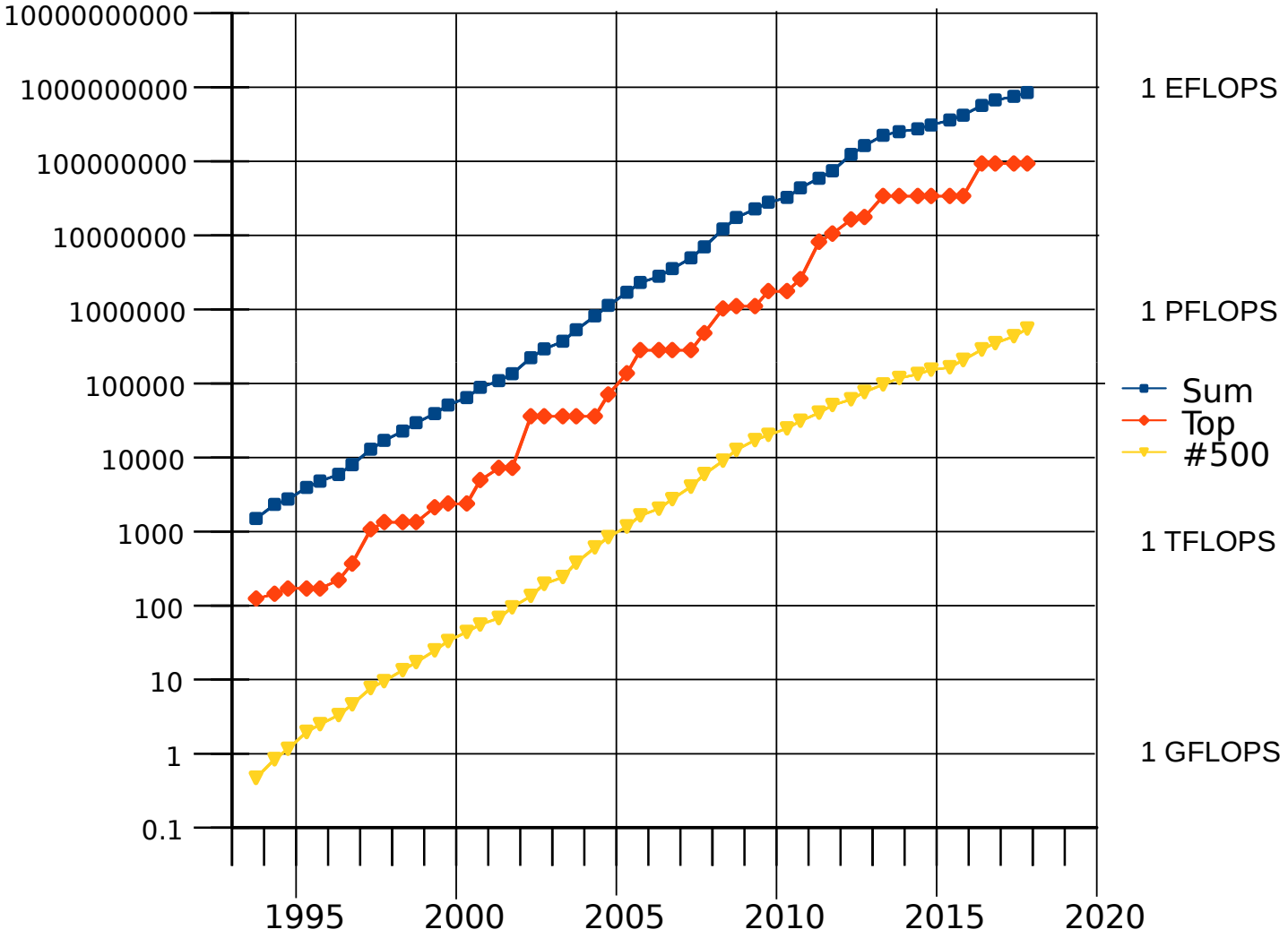


Podle CPU architektury



http://www.top500.org/

Vývoj výkonu v GFLOPS

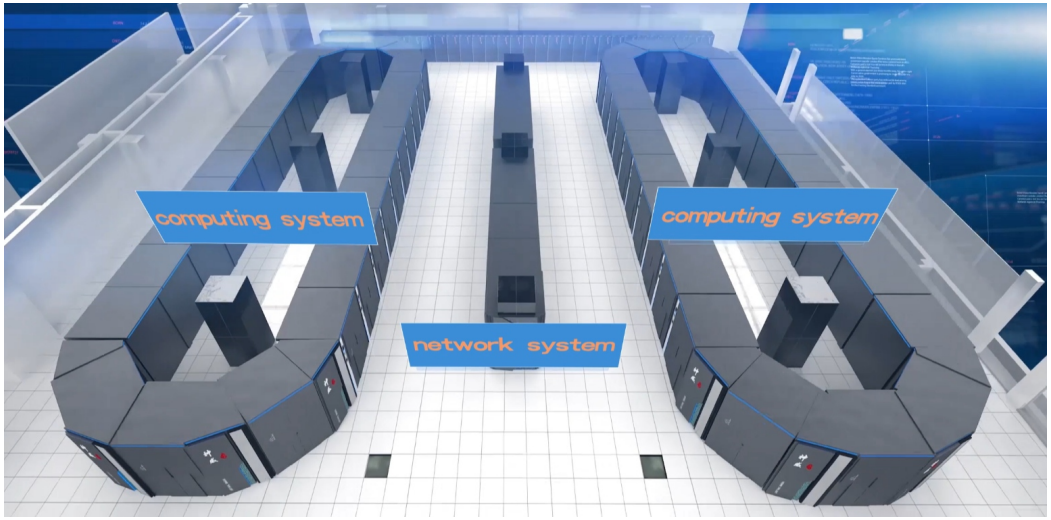


Zdroj: https://en.wikipedia.org/wiki/History_of_supercomputing

Současný nejvýkonnější superpočítač

Sunway TaihuLight

- 93 PFLOPS (LINPACK benchmark), peak 125 PFLOPS
- Interconnection 14 GB/s, Bisection 70 GB/s
- Memory 1.31 PB, Storage 20 PB
- 40,960 SW26010 (Chinese) – total 10,649,600 cores
- SW26010 256 processing cores + 4 management
- 64 KB of scratchpad memory for data (and 16 KB for instructions)
- Sunway RaiseOS 2.0.5
  (Linux based)
- OpenACC
  (for open accelerators)
  programming standard
- Power Consumption
  15 MW (LINPACK)



Summit supercomputer – IBM AC922

Plan 2018, US Oak Ridge National Laboratory (ORNL), 200 PetaFLOPS, 4600 “nodes”, 2× IBM Power9 CPU + 6× Nvidia Volta GV100

Source: http://www.tomshardware.com/

96 lanes of PCIe 4.0, 400Gb/s

NVLink 2.0, 100GB/s CPU-to-GPU, GPU-to-GPU

2TB DDR4-2666 per node

1.6 TB NV RAM per node

250 PB storage

POWER9-SO, Global Foundrie 14nm FinFET, 8×10^9 tran., 17-layer, 24 cores, 96 threads (SMT4)

120MB L3 eDRAM (2 CPU 10MB), 256GB/s

Summit supercomputer – IBM AC922 – Volta

80 activated SMs (5,120 CUDA cores)

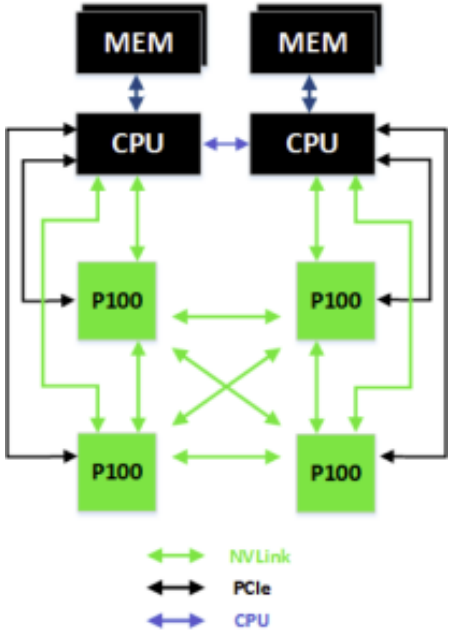
Volta die 815mm2,
21×10^9 tran. TSMC 12nm FFN

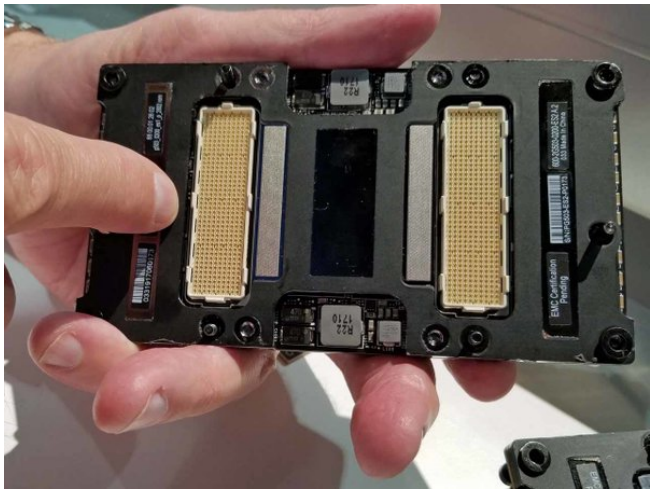
HBM2 (16GB total)

1.6 TB NV RAM per node

250 PB storage

300W, <1V ⇒ 300A





Source: http://www.tomshardware.com/

Architektura Power9

L1I Cache, 32 KiB, 8-way, per SMT4 Core

L1D Cache, 32 KiB, 8-way, per SMT4 Core

L2 Cache, 258 KiB per SMT4 core

L3 Cache, 120 MiB eDRAM, 12×10 MiB 20-way 7 TB/s

Fetch/Branch – 8 fetch, 6 decode 1× branch execution

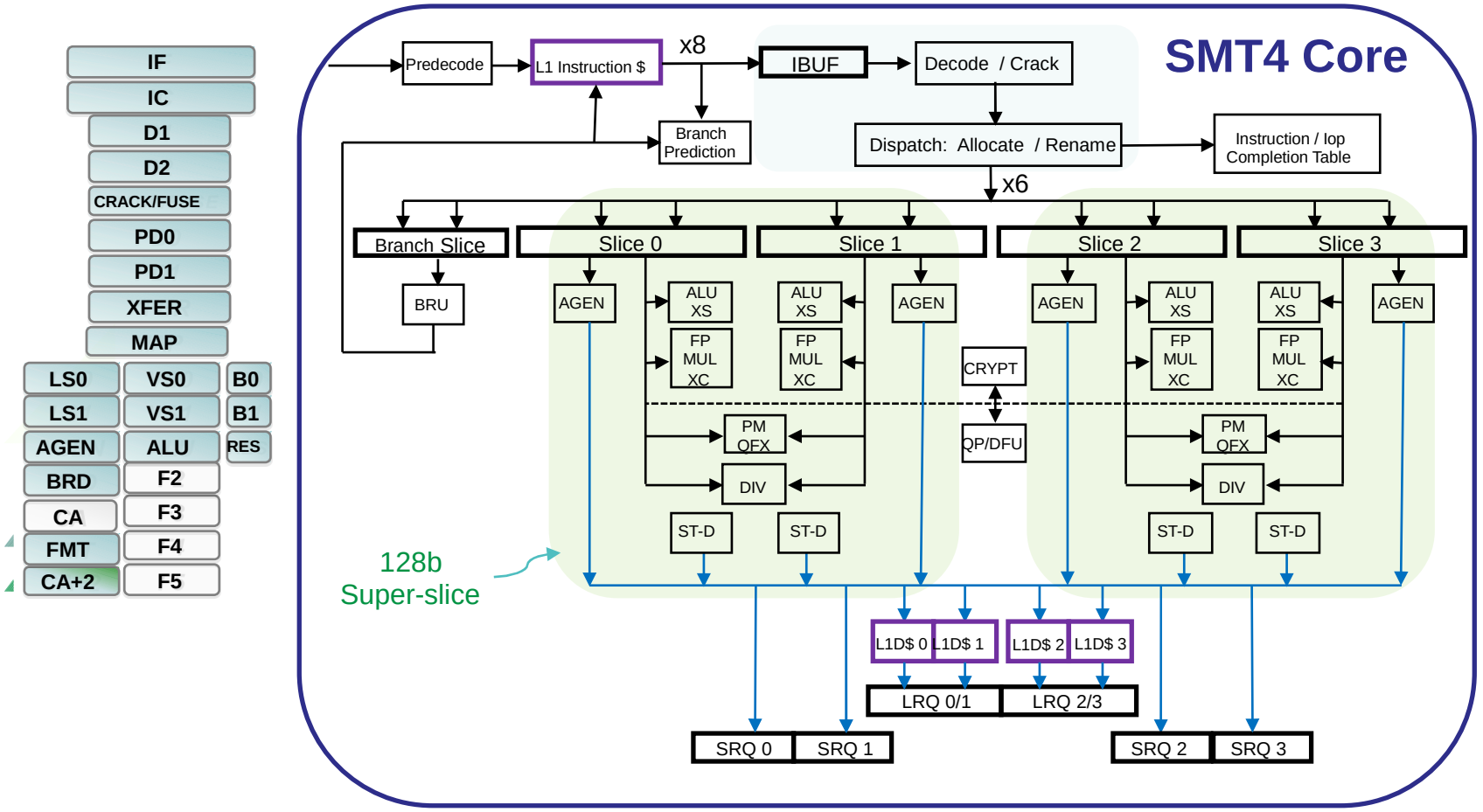
Slices issue VSU & AGEN – 4× scalar-64b / 2× vector-128b
4× load/store AGEN

VSU Pipe – 4× ALU, 4× FP + FX-MUL + Complex (64b),
2× Permute (128b), 2× Quad Fixed (128b),
2× Fixed Divide (64b), 1× Quad FP & Decimal FP,
1× Cryptography

LSU Slices – 32 KiB L1D$, Up to 4 DW Load or Store

Source: https://en.wikichip.org/wiki/ibm/microarchitectures/power9

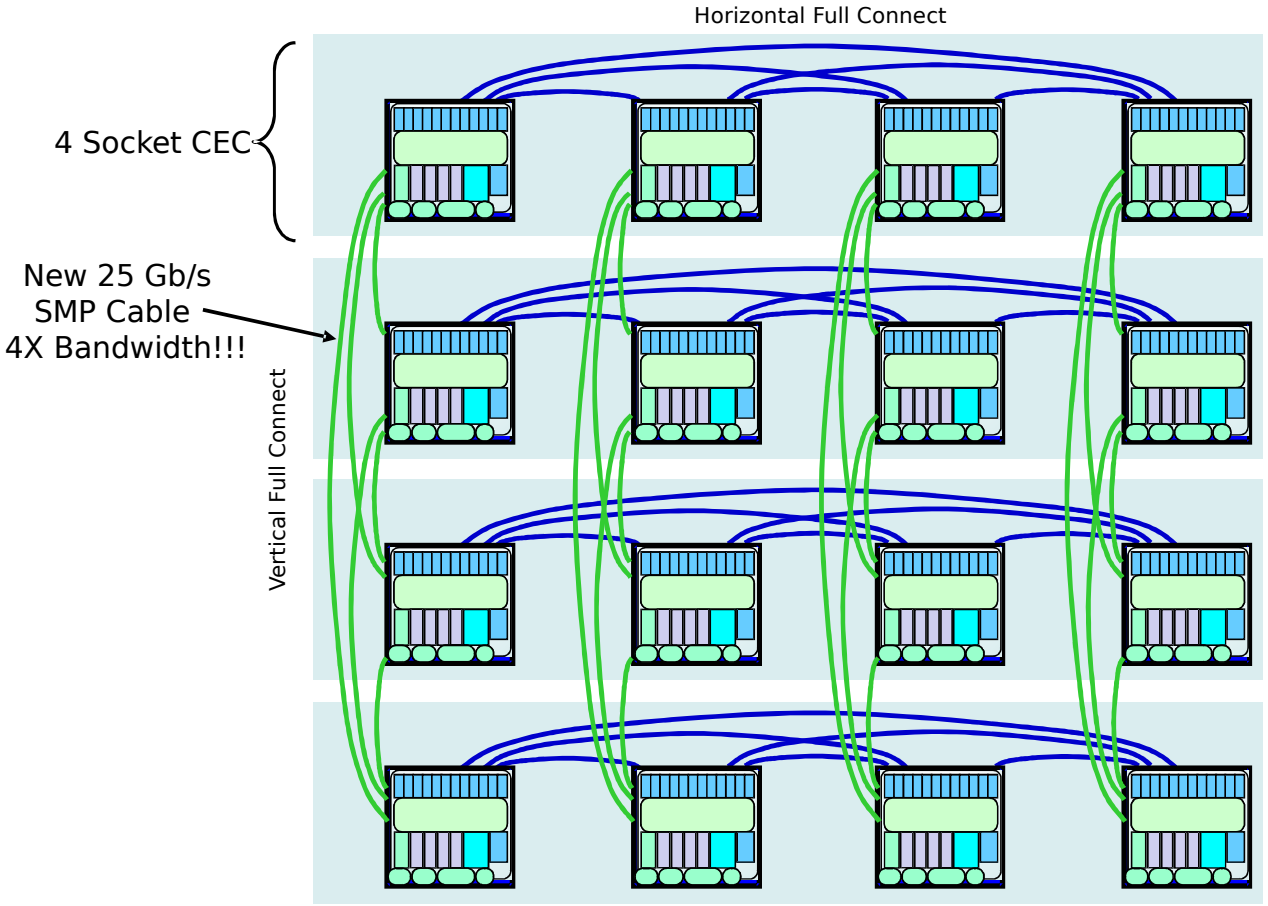
Architektura Power9 – pipeline



Source: POWER8/9 Deep Dive, Jeff Stuecheli, POWER Systems, IBM Systems

Architektura Power9 – Interconnect

16 Socket 2-Hop POWER9 Enterprise System Topology



Source: POWER9, Jeff Stuecheli, POWER Systems, IBM Systems

Velké single image systémy

Současné výkonné systémy, jejichž veškerá paměť je pod zprávou jednoho jádra operačního systému (single system image)

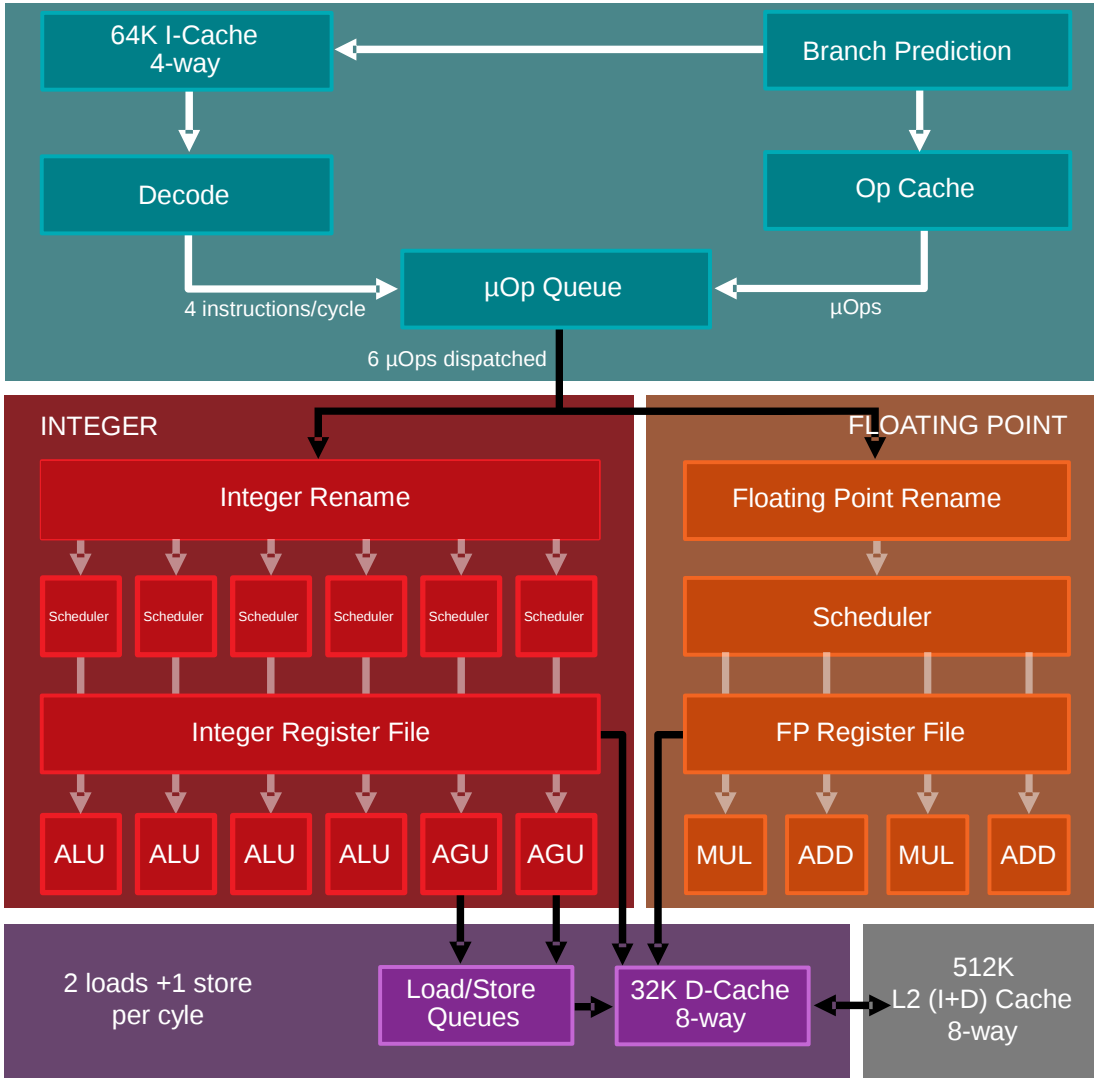
	SGI UV 2000	SGI UV 20
CPU Speed (Cores)	Intel® Xeon® processor E5-4600 product family 2.4GHz-3.3GHz	Intel® Xeon® processor E5-4600 product family 2.4GHz-3.3GHz
Min/Max Sockets	4/256	2/4
Min/Max Cores (Threads)	32/2048 (4096)	8/48
Max Memory	64TB	1.5TB
Interconnect	NUMAlink® 6	Intel® Quickpath
Enclosure	10U rackmount	2U rackmount
Rack Size	Standard 19" Rack	Standard 19" Rack

Intel a AMD

	Intel Core i7-8700K	Intel Core i7-8700	Ryzen 7 1700X	Ryzen 7 1700
Socket	LGA 1151	LGA 1151	PGA 1311	PGA 1311
Cores/Threads	6 / 12	6 / 12	8 / 16	8 / 16
Base Frequency	3.7 GHz	3.2 GHz	3.4 GHz	3.0 GHz
Boost Frequency	4.7 GHz	4.6 GHz	3.8 GHz	3.7 GHz
Memory Speed	DDR4-2666	DDR4-2666	DDR4-1866 to DDR4-2667	DDR4-1866 to DDR4-2667
Memory Controller	Dual-Channel	Dual-Channel	Dual-Channel	Dual-Channel
Unlocked Multiplier	Yes	No	Yes	Yes
PCIe Lanes	x16 Gen3	x16 Gen3	x16 Gen3	x16 Gen3
Integrated Graphics	Intel UHD Graphics 630 (up to 1,200MHz)	Intel UHD Graphics 630 (up to 1,200MHz)	No	No
Cache (L2+L3)	13.5MB	13.5MB	20MB	20MB
Architecture	Coffee Lake	Coffee Lake	Zen	Zen
Process	14nm++	14nm++	14nm GloFo	14nm GloFo
TDP	95W	65W	95W	65W
Price (@1k)	$359	$303	$399	$329

AMD ZEN/Ryzen

- Ryzen 3 Mobile APUs: January 9th
- Ryzen Desktop APUs: February 12th
- Second Generation Ryzen Desktop Processors: April.
- Ryzen Pro Mobile APUs: Q2 2018
- Second Generation Threadripper Processors: 2H 2018
- Second Generation Ryzen Pro Desktop Processors: 2H 2018



Source:

Datová úložiště, budoucnost

Je možné, že současné klasické souborové systémy, založené na koncepci blokových zařízení a přenosu části dat do pagecache budou pro budoucí počítačové systémy zcela nevhodné

Již v současné době jsou vyvíjené a připravené nové paměťové technologie, které umožňují přístup po bytech, mohou být přímo mapované do fyzického adresního prostoru CPU a jsou téměř tak rychlé jako klasické SDRAM čipy. Pro přístup z aplikací tedy není nutné data kopírovat. Ovšem použití jako klasických PFN je problematické, protože paměti je příliš mnoho a pokud se použije i pro servisní struktury, tak bude docházet k jejím fyzickému opotřebení. Zajímavý pohled na problematiku je popsaný například v článku
XFS: There and back ... and there again?

But we also need to be thinking a little further ahead. Looking at the progression of capacities and access times for "spinning rust" shows 8GB, 7ms drives in the mid-1990s and 8TB, 15ms drives in the mid-2010s. That suggests that the mid-2030s will have 8PB (petabyte, 1000 terabytes) drives with 30ms access times.

The progression in solid-state drives (SSDs) shows slow, unreliable, and "damn expensive" 30GB drives in 2005. Those drives were roughly $10/GB, but today's rack-mounted (3U) 512TB SSDs are less than $1/GB and can achieve 7GB/second performance. That suggests to him that by 2025 we will have 3U SSDs with 8EB (exabyte, 1000 petabytes) capacity at $0.1/GB.

persistent memory
NVDIMM battery-backed DIMMs 8 GB
400GB Memristors

Datová úložiště, 3D XPoint

- NVM Intel and Micron Technology 2015/2017
- based on a change of bulk resistance
- Intel Optane Memory 16 / 32 GB
- M.2 2280 – PCIe 3.0 x2 NVMe
- Read latency 6 µs, Write Latency 16 µs
  Read seq/rand 1200 MB/s, Write seq/rand 280 MB/s (4 kB)
- Endurance
  100 GB/day
- Do budoucna
  ve formě
  NV DIMM

Source: https://www.anandtech.com/

Kvantové počítače

- IBM, 50-qubit quantum chip
- Intel, 49-qubit Tangle Lake, superconducting quantum chip
- 1,000-qubit v příštích 5 až 7 letech
- komerční využitelnost pravděpodobě až od miliónu qubitů
- superconducting qubit × qubits in silicon.