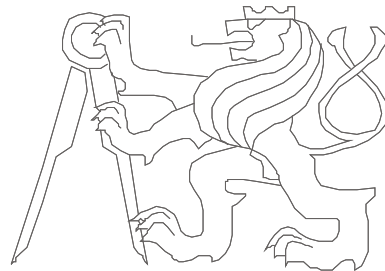


Architektury počítačů

I/O podsystém I.



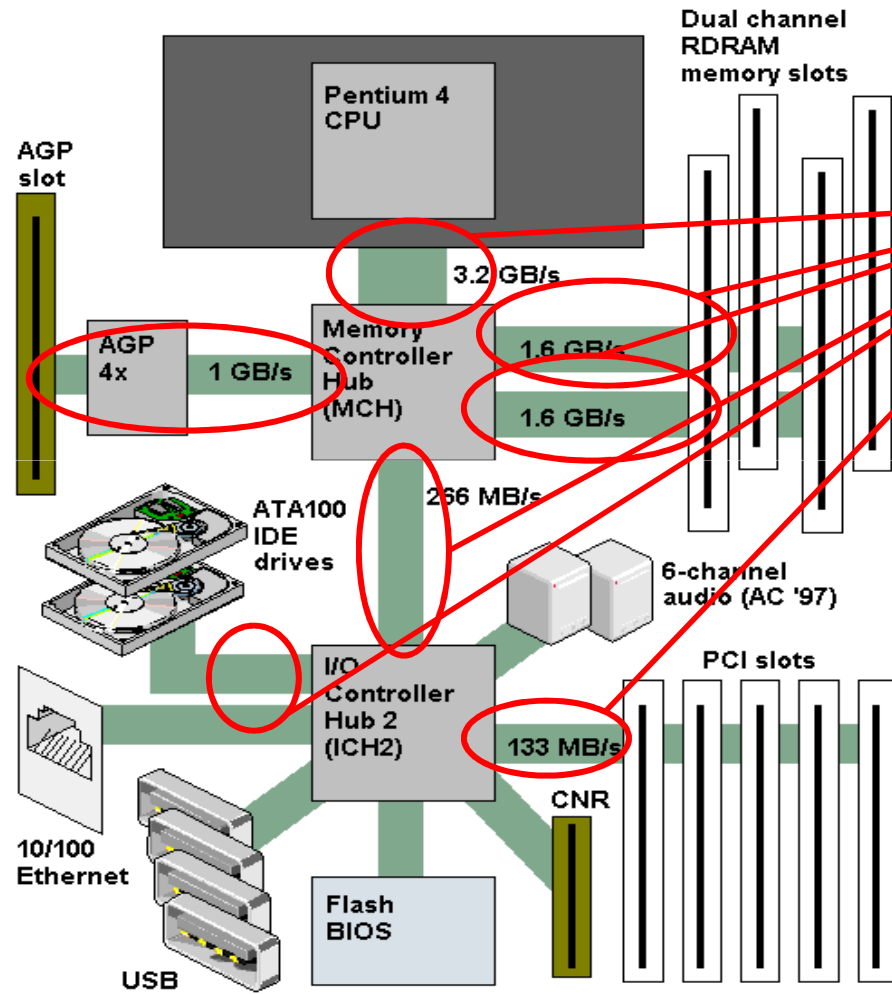
České vysoké učení technické, Fakulta elektrotechnická

O čem bude dnešní přednáška?

- Propojení jednotlivých částí počítače mezi sebou
 - Sběrnice
- Na příkladu sběrnicevého systému PC
 - **PCI.**
 - Proč? Příprava na laboratorní cvičení
- Alternativy PCI:
 - **PCIe.**
 - Proč? Příprava na laboratorní cvičení.

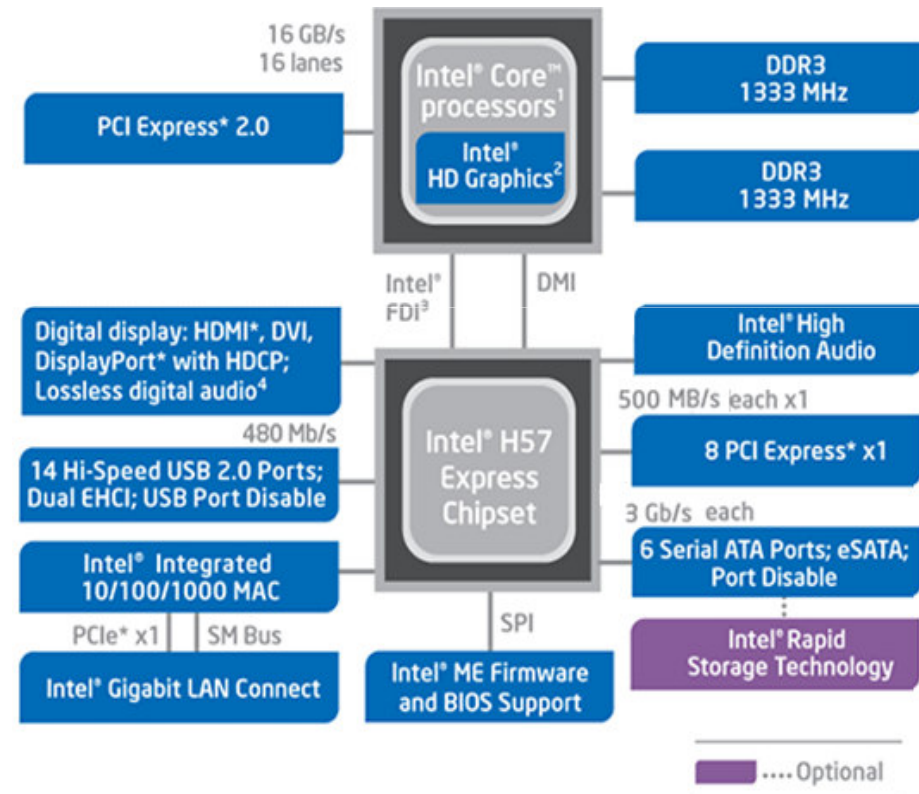
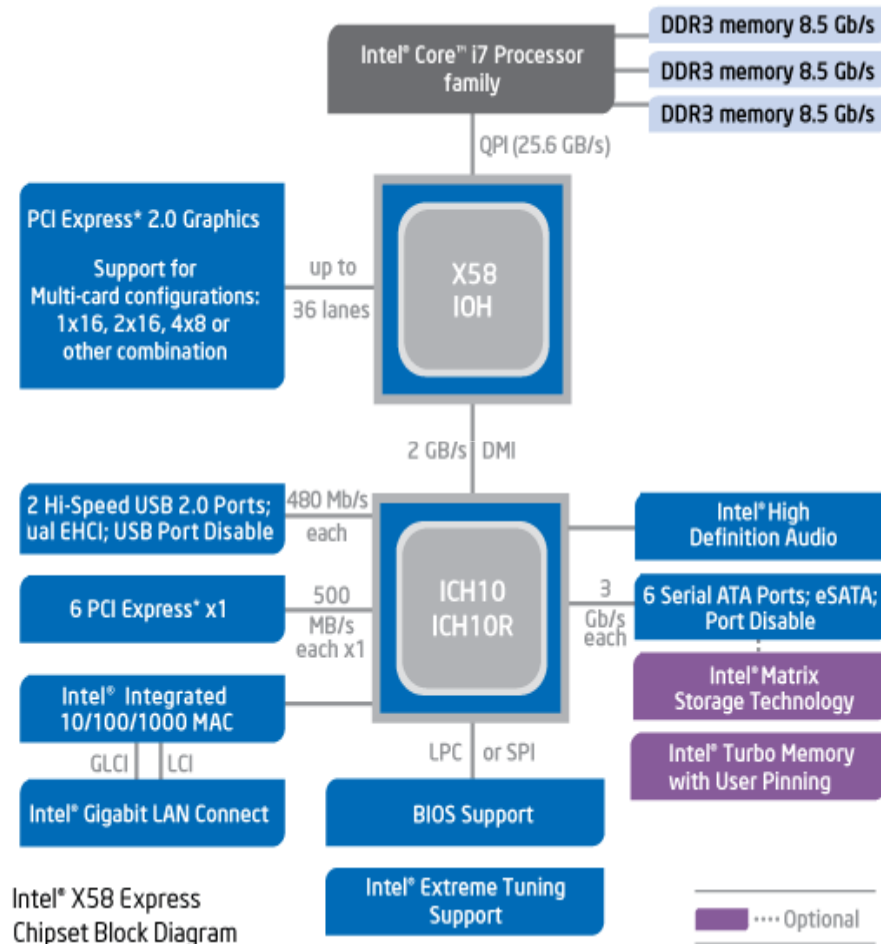
Motivace

From Computer Desktop Encyclopedia
© 2001 The Computer Language Co. Inc.



Cíl dnešní přednášky

Motivace – Intel – Pouze jako příklad...

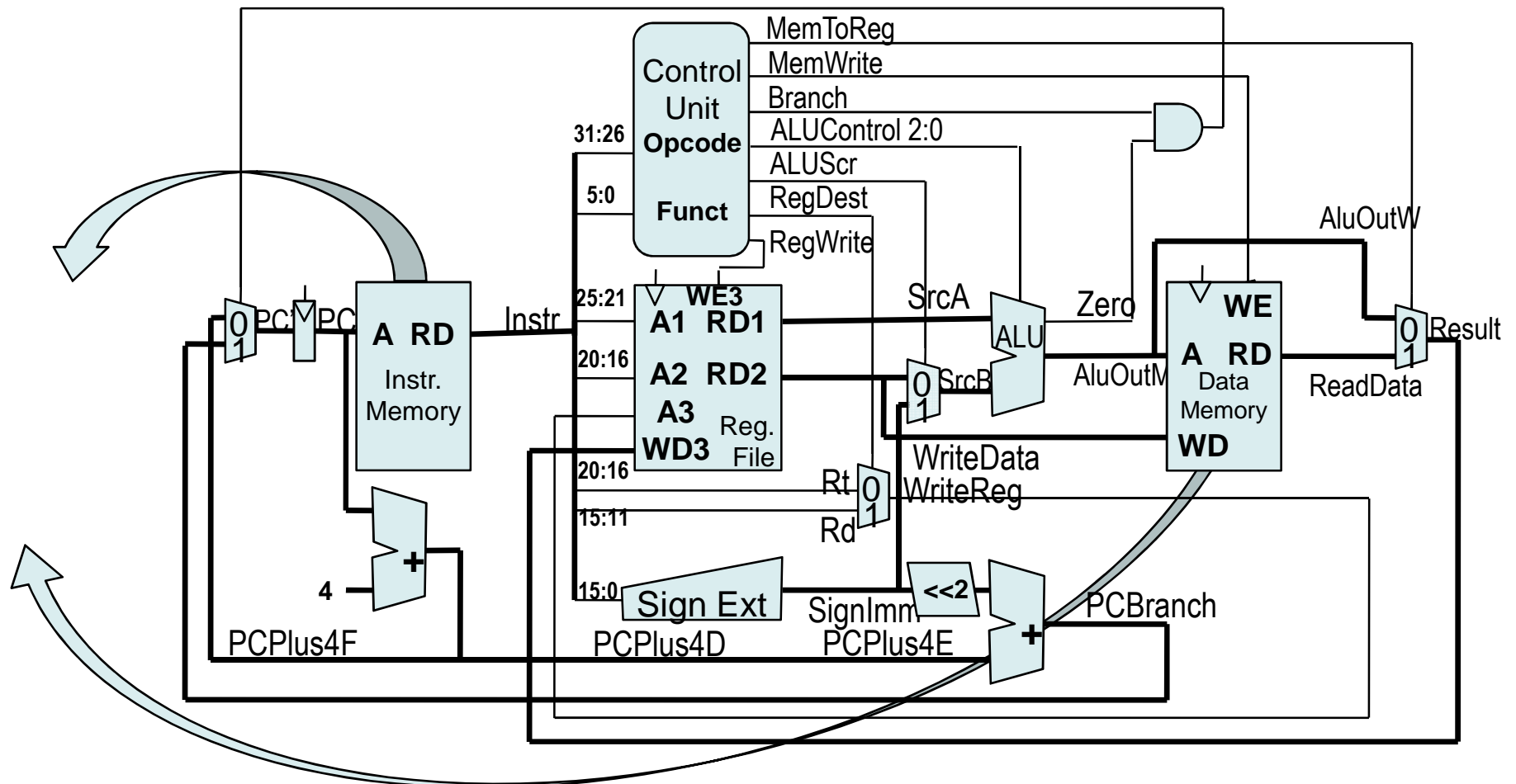


Co je úkolem?

- Propojit jednotlivé části výpočetního systému
- Požadavky:
- Vytvořit optimální datové cesty hlavně pro nejdůležitější periferie (vnější paměti).
- Možnosti řešení:
- S ohledem na závislost cena/výkon existuje hranice výkonnosti, kdy
 - datové cesty je možné sdílet, nebo
 - datové cesty je výhodné sdílet.

Jednocyklový procesor z přednášky č.2

Hlavní paměť není ale součástí procesoru...

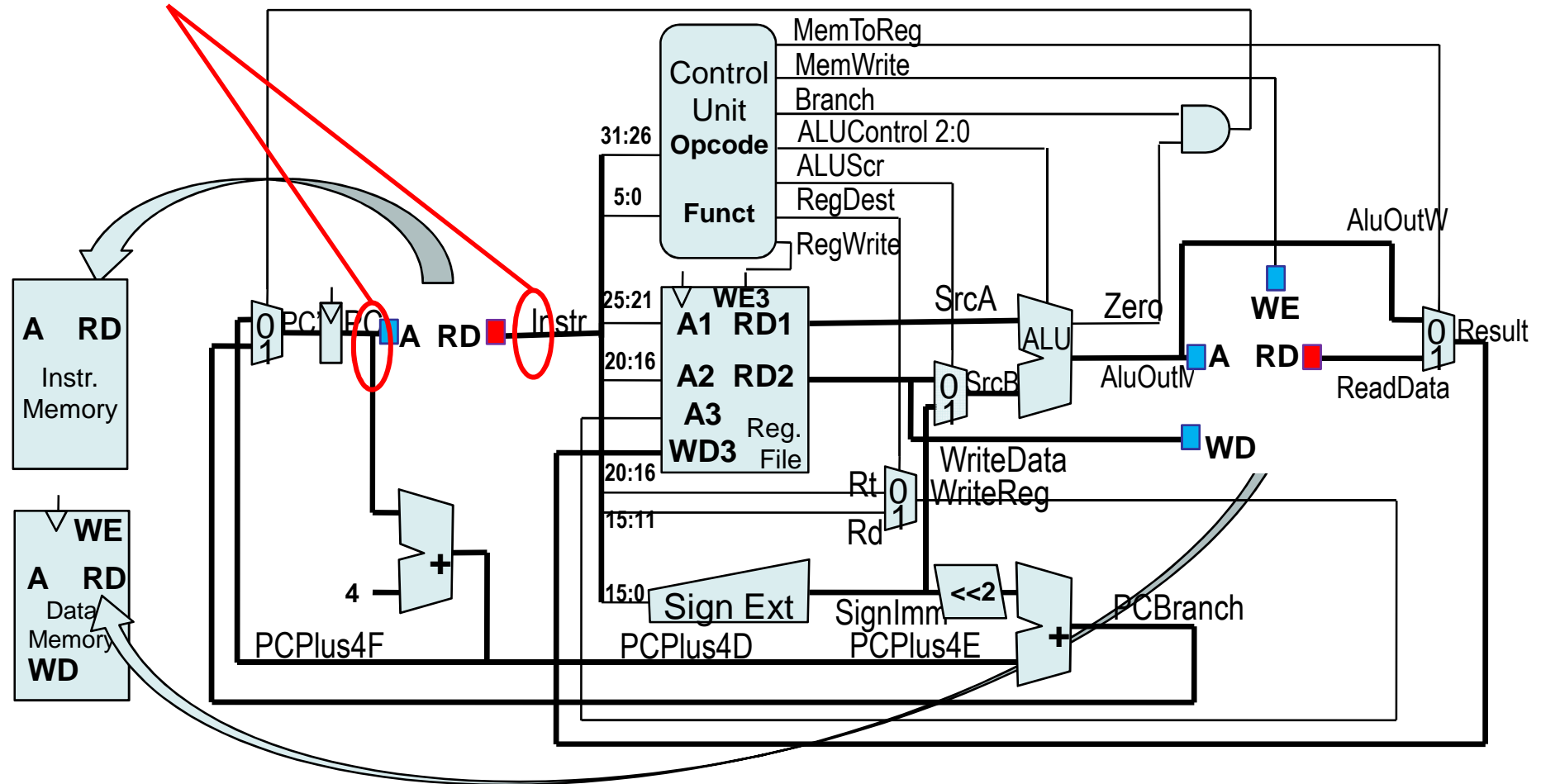


Jednocyklový procesor z přednášky č.2

Šířka vedení pro adresu je 32 bitů, pro data (instrukce) taktěž 32 bitů!

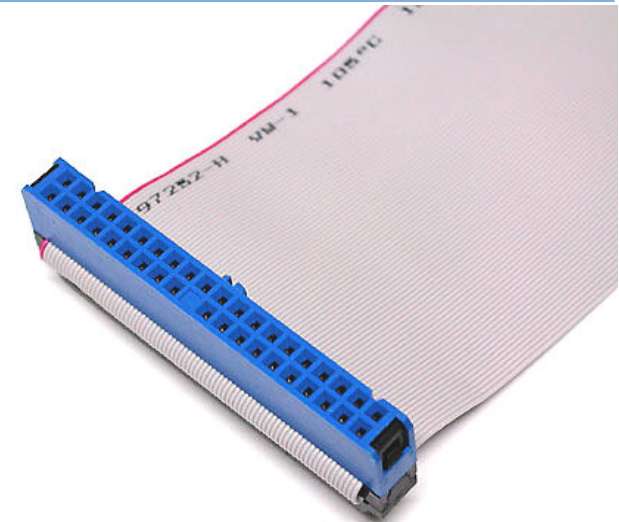


Použijeme tedy 64 vodičů k připojení paměti? (neuvažujeme pomocné vodiče)



Poučme se z minulosti...

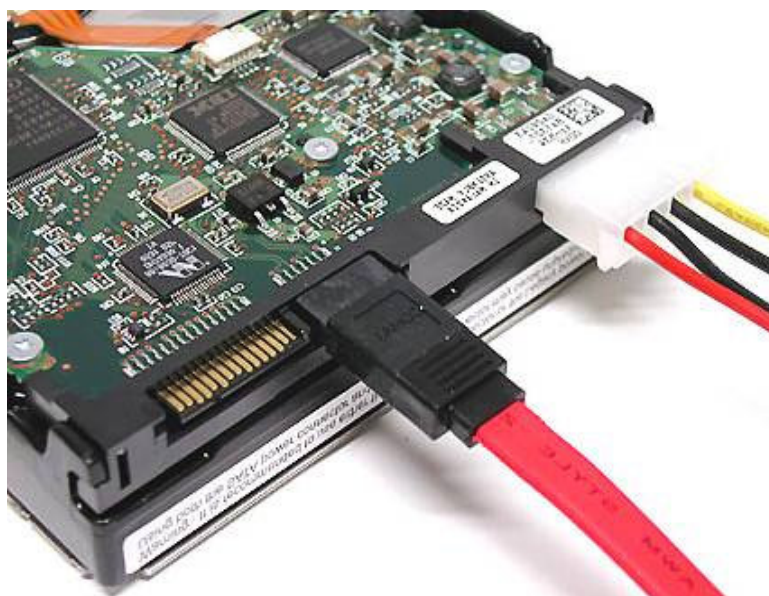
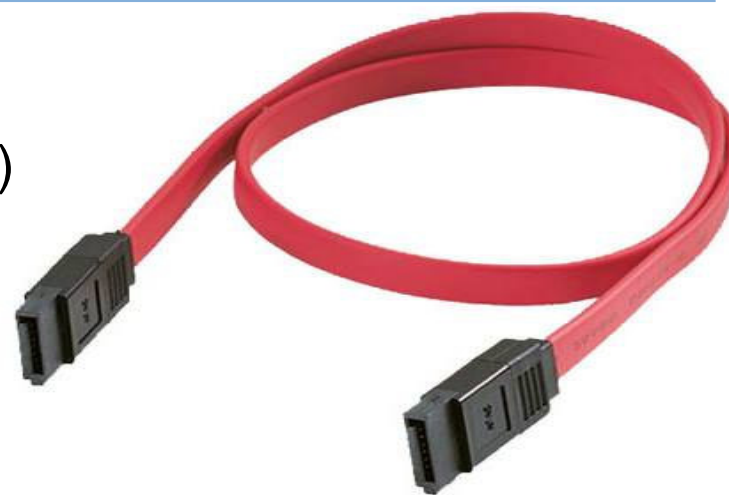
- Znáte Parallel **ATA** (PATA)?
- Možná Vám něco řekne Integrated Drive Electronics (**IDE**) nebo **EIDE** (Enhanced IDE) od Western Digital
- ATA = *Advanced Technology Attachment*



- Je to rozhraní, které sloužilo pro připojení pevných disků, optických mechanik, disketových jednotek
- 40-pinový konektor -> 40 žil (z toho pouze 16 pro data)
- později 80 žil, ale 40-pinový konektor zůstal...

Poučme se z minulosti... Současnost – nástup v roce 2003

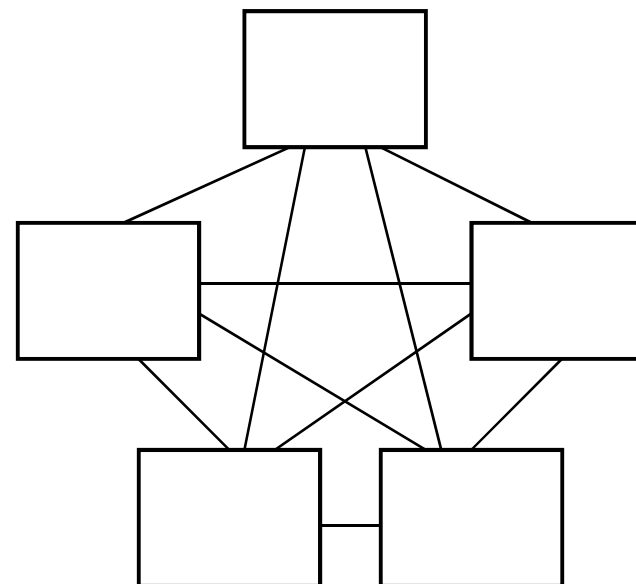
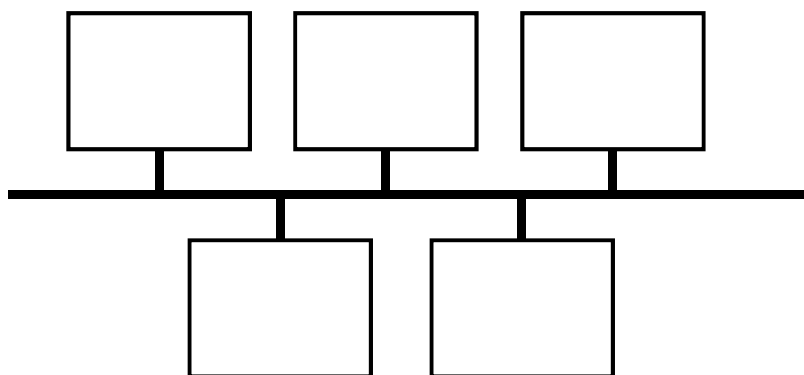
- Znáte **Serial ATA (SATA)**?
- SATA 1.0: 150 MB/s (PATA:130MB/s)
- SATA 2.0: 300 MB/s
- SATA 3.0: 600 MB/s
- SATA 3.2: cca 2 GB/s



- Je to rozhraní, které slouží pro připojení pevných disků, optických mechanik
- pouze 7 žil !!!

Pin	Mating	Function
1	1st	Ground
2	2nd	A+ (Transmit)
3	2nd	A- (Transmit)
4	1st	Ground
5	2nd	B- (Receive)
6	2nd	B+ (Receive)
7	1st	Ground

Připomenutí: sběrnice x dvoubodový spoj



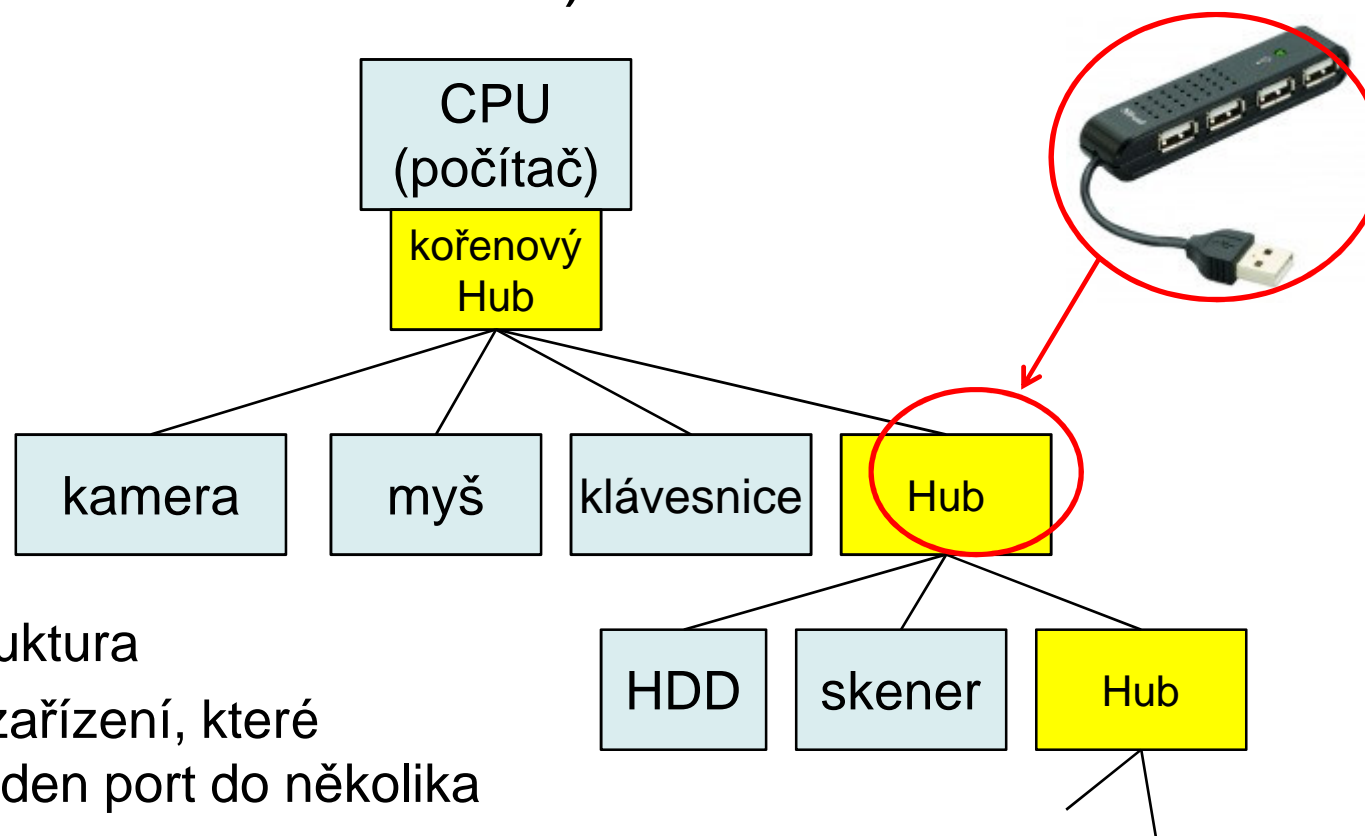
- Anglicky:
- Bus,
- point-to-point connection.

Ale pozor!

- Point-to-point
 - není totéž co
- peer-to-peer!
 - Peer-to-peer arch. = rovný s rovným
- a k tomu protějšek je
 - architektura klient-server!

Nenechte se zmást... Sběrnice nebo point-to-point?

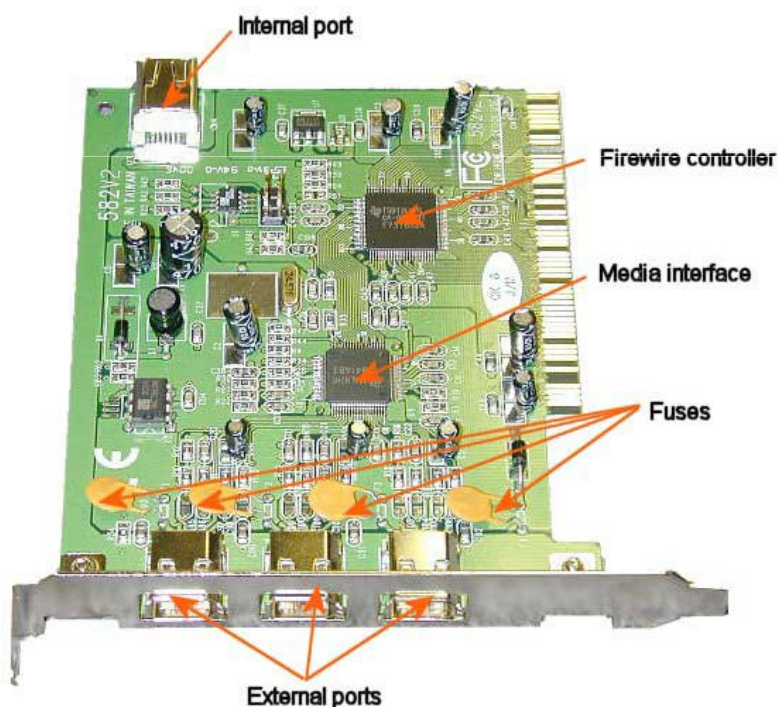
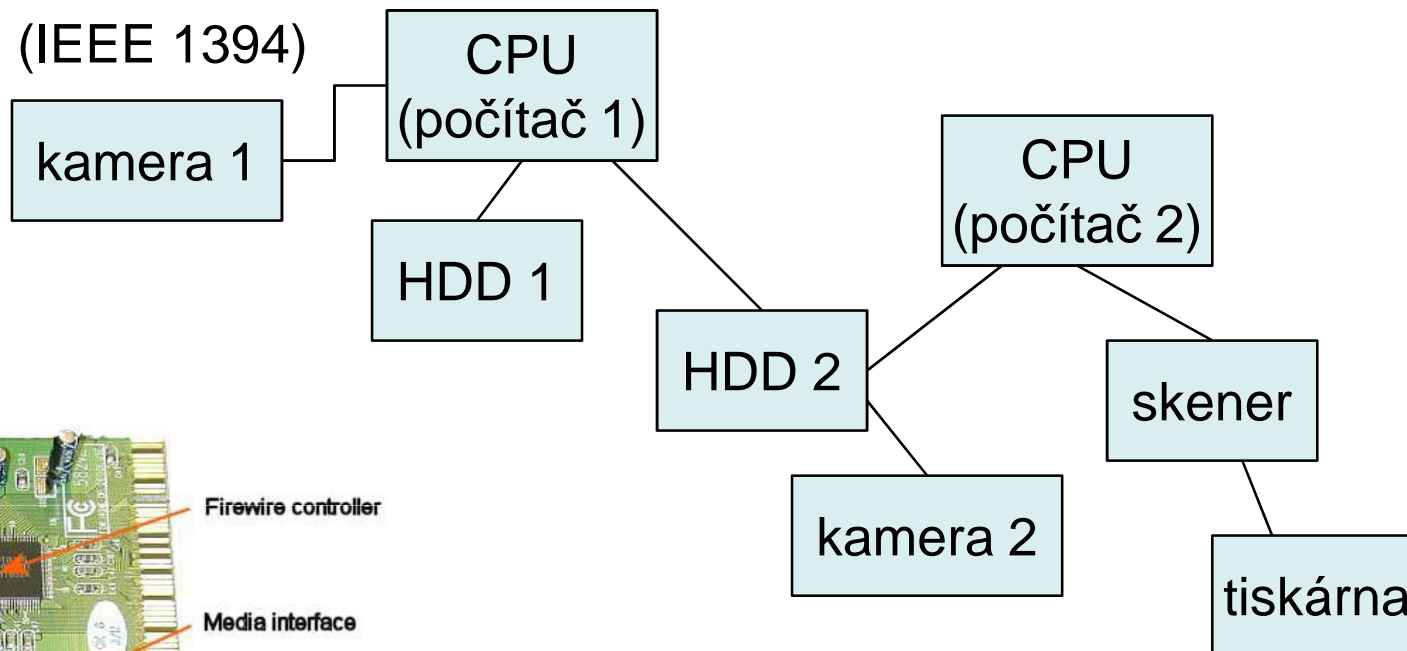
- **USB (Universal Serial Bus)**



- stromová struktura
- USB hub je zařízení, které expanduje jeden port do několika dalších
- V angličtině pod pojmem **bus** můžeme rozumět jednak **sběrnici** (dle české terminologie), ale také **kolekci vodičů...**

Nenechte se zmást... Sběrnice nebo point-to-point?

- **FireWire** (IEEE 1394)



- Každé zařízení se může chovat jako „hub“
- Zařízení komunikují **peer-to-peer** (skener může posílat data do tiskárny bez účasti počítače, současně kamera 2 může ukládat data na HDD 2)

Začneme od začátku...

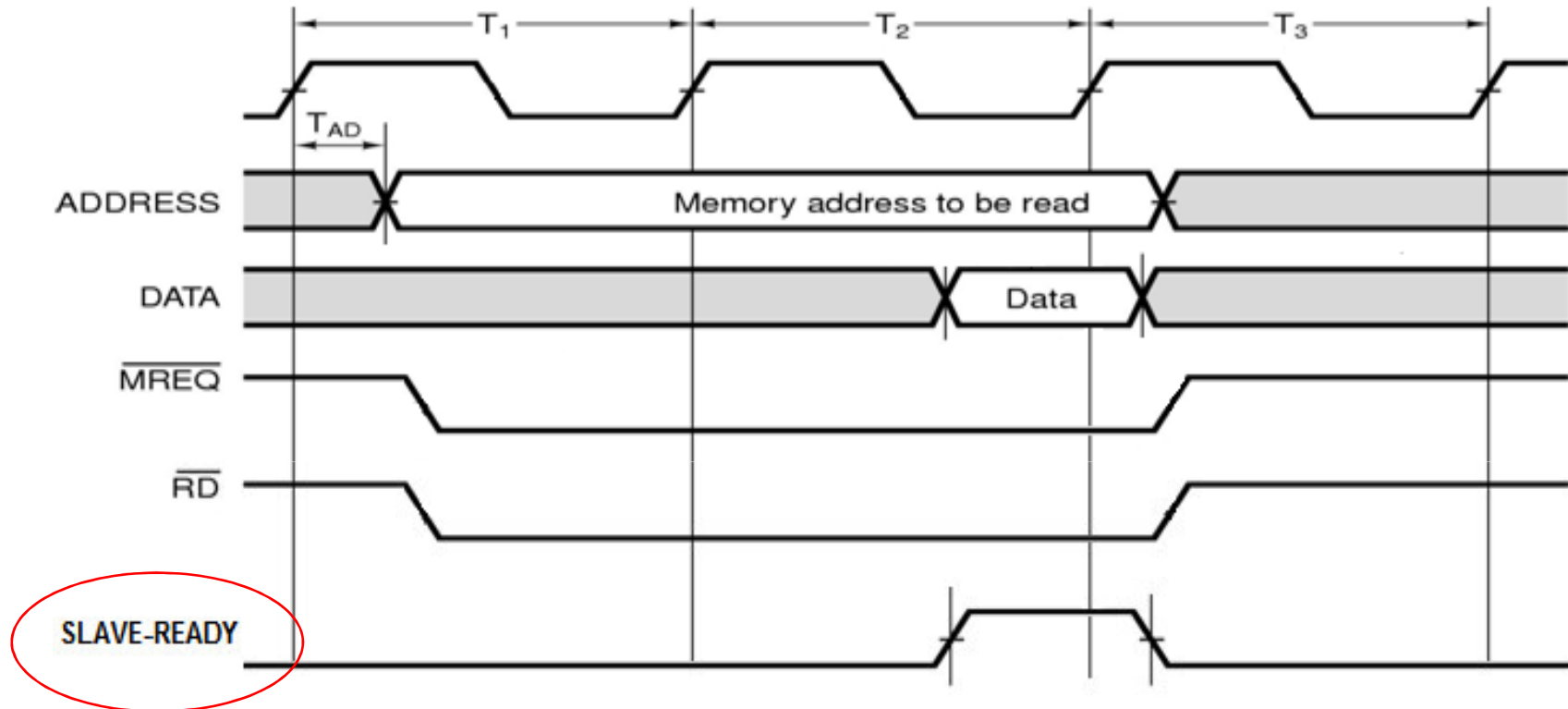
Terminologie

- **Interfejs** = interface = rozhraní = propojení.
 - Společná komunikační část sdílená dvěma systémy, zařízeními nebo programy.
 - Zahrnuje i prvky této hranice a doplňkové řídicí obvody určené k jejich propojení.
- Sběrnice x dvoubodový spoj.
- Adresová, datová, řídicí sběrnice.
- Brána.
- Multiplexovaná/oddělená sběrnice.
- Procesorová, systémová, lokální, V/V sběrnice.

Terminologie

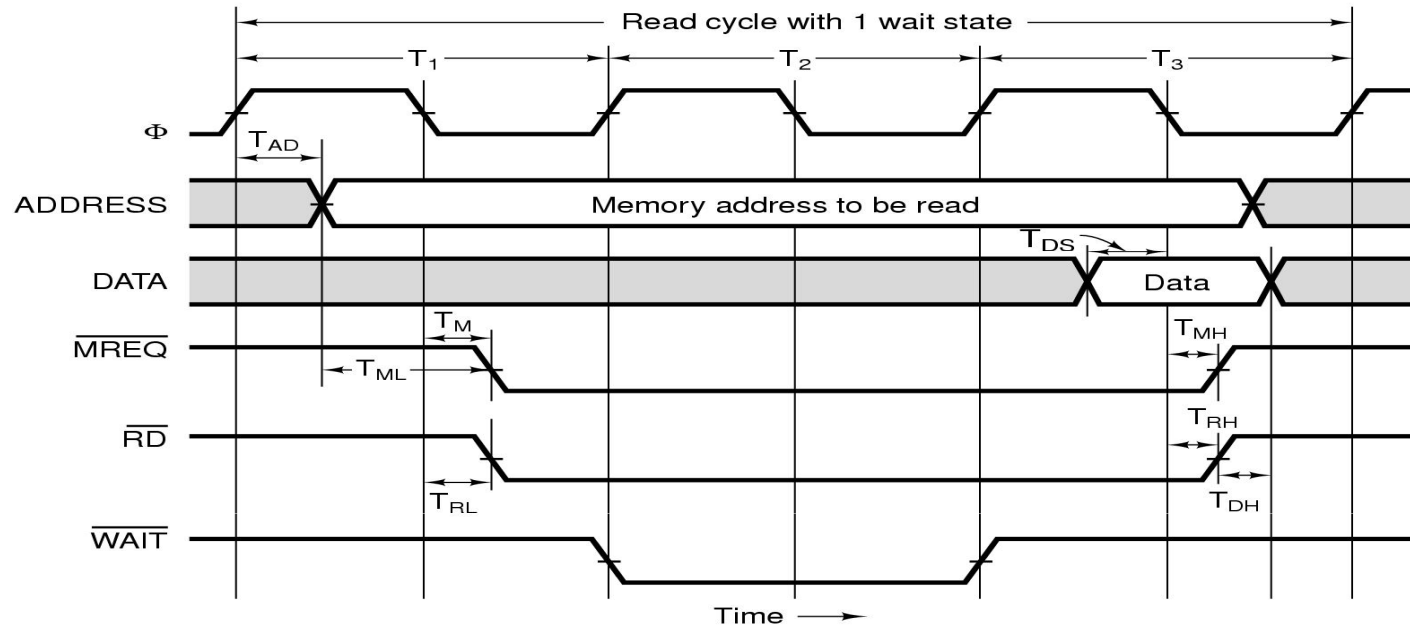
- Synchronizace přenosu údajů interfejsem. Možnosti:
 - **asynchronní**,
 - **synchronní**,
 - pseudosynchronní,
 - izochronní.
- Pozn.:
 - následujícím časovým diagramům, signálovým sledům, se obvykle říká **protokol** sběrnice.
- Uvidíte jeden sběrnicový cyklus.

Příklad synchronního přenosu - čtení



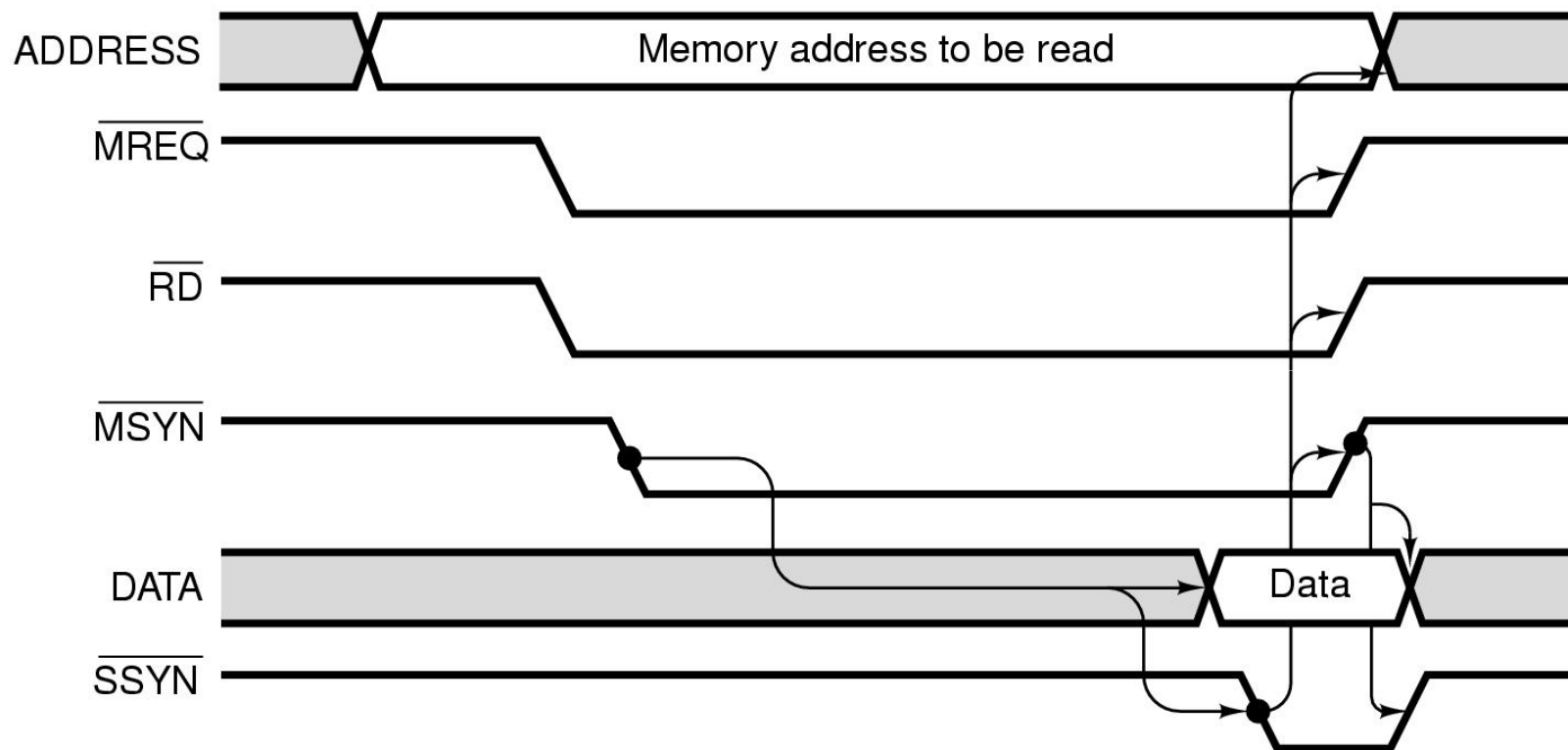
- **Diskuze:** Jak by fungoval přenos, pokud bychom neměli Slave-Ready signál? Pamatujte, jedná se o sběrnici.. Jaký to má důsledek pro ostatní (všechna) zařízení?

Příklad synchronního přenosu – jiný příklad - čtení

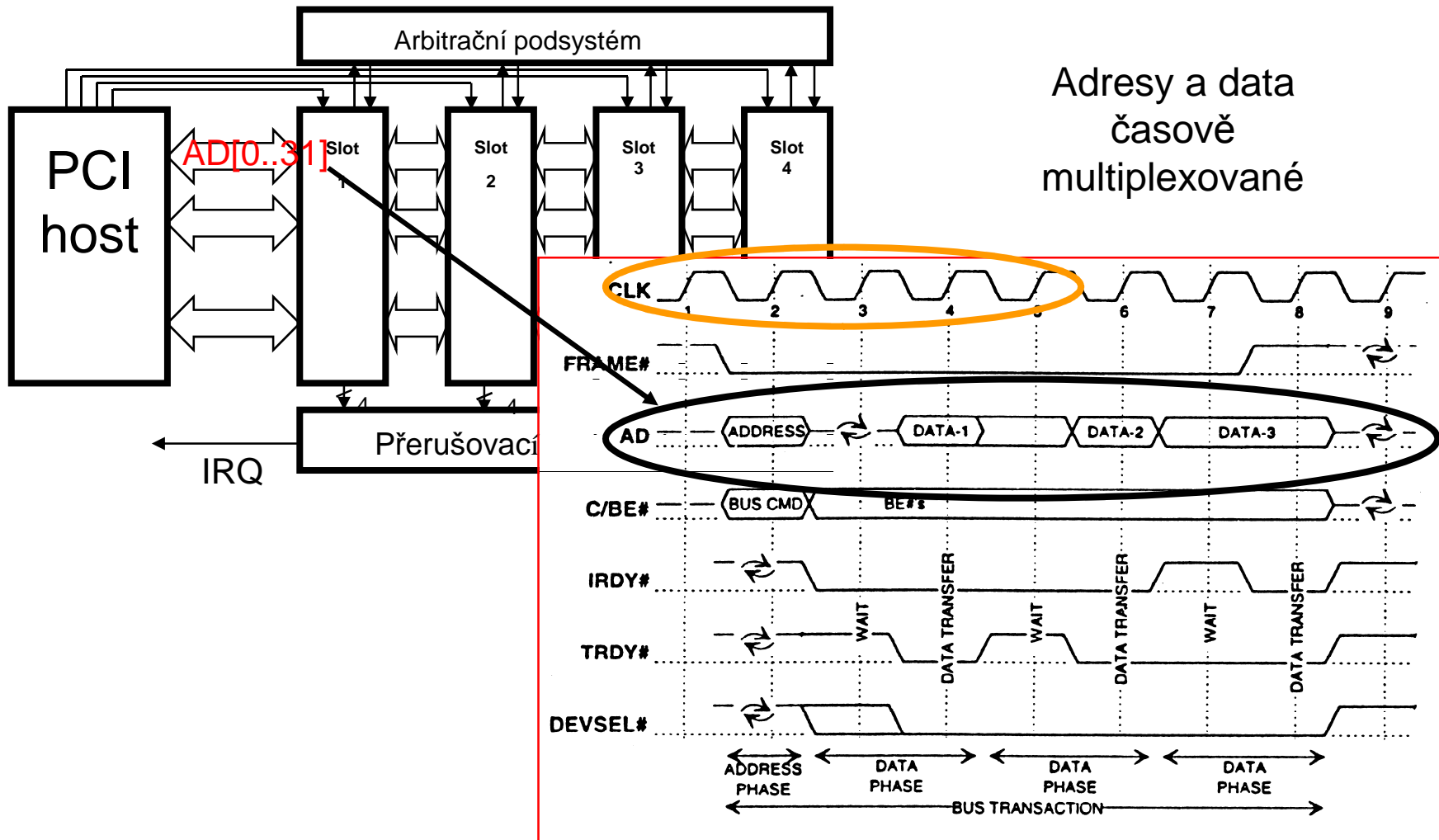


Symbol	Parameter	Min	Max	Unit
T_{AD}	Address output delay		11	nsec
T_{ML}	Address stable prior to \overline{MREQ}	6		nsec
T_M	\overline{MREQ} delay from falling edge of Φ in T_1		8	nsec
T_{RL}	\overline{RD} delay from falling edge of Φ in T_1		8	nsec
T_{DS}	Data setup time prior to falling edge of Φ	5		nsec
T_{MH}	\overline{MREQ} delay from falling edge of Φ in T_3		8	nsec
T_{RH}	\overline{RD} delay from falling edge of Φ in T_3		8	nsec
T_{DH}	Data hold time from negation of \overline{RD}	0		nsec

Příklad asynchronního přenosu - čtení

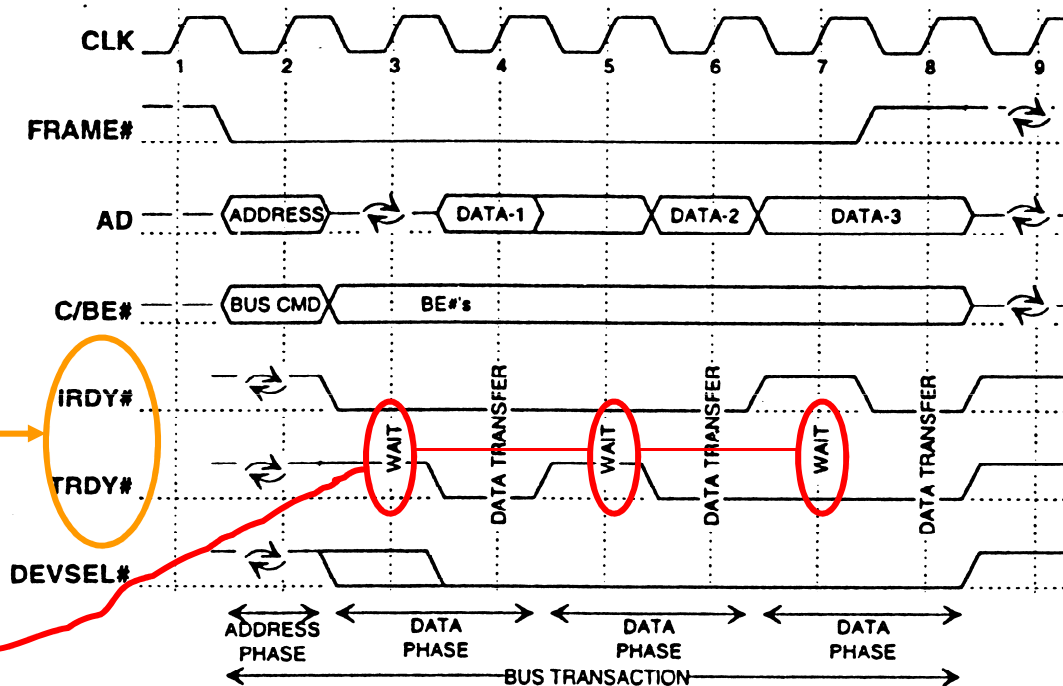


Multiplexovaná sběrnice?




Jde to i jinak než synchronně nebo asynchronně?

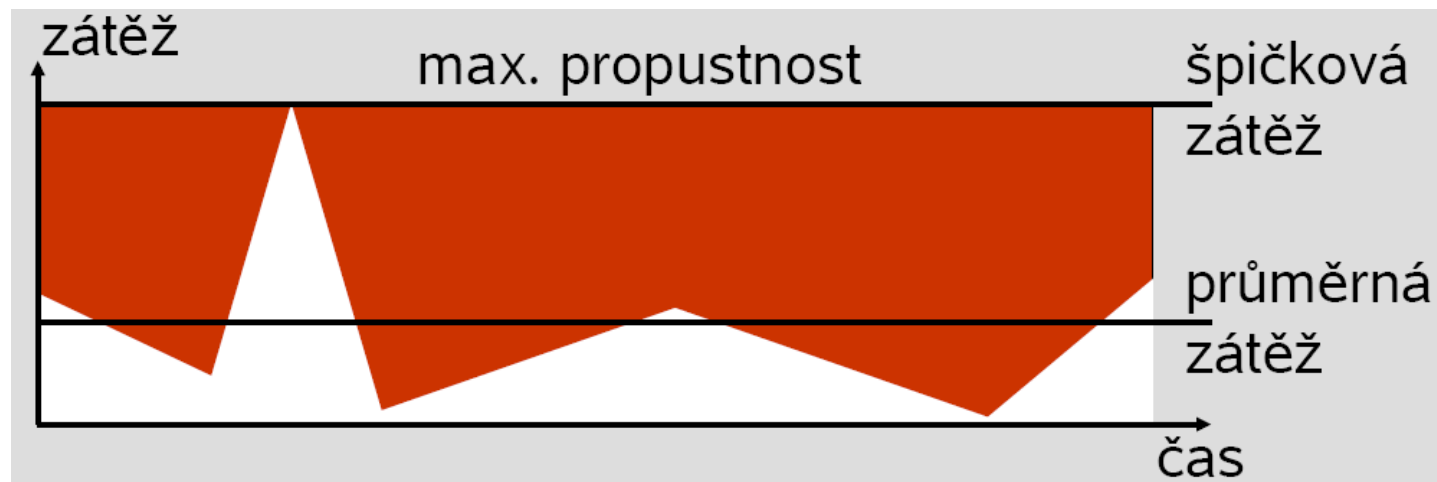
Stavové signály, kterými zařízení (iniciátor nebo target) žádá o vložení **WAIT-**taktů



Ano, pseudosynchronně!

Průměrná a špičková zátěž

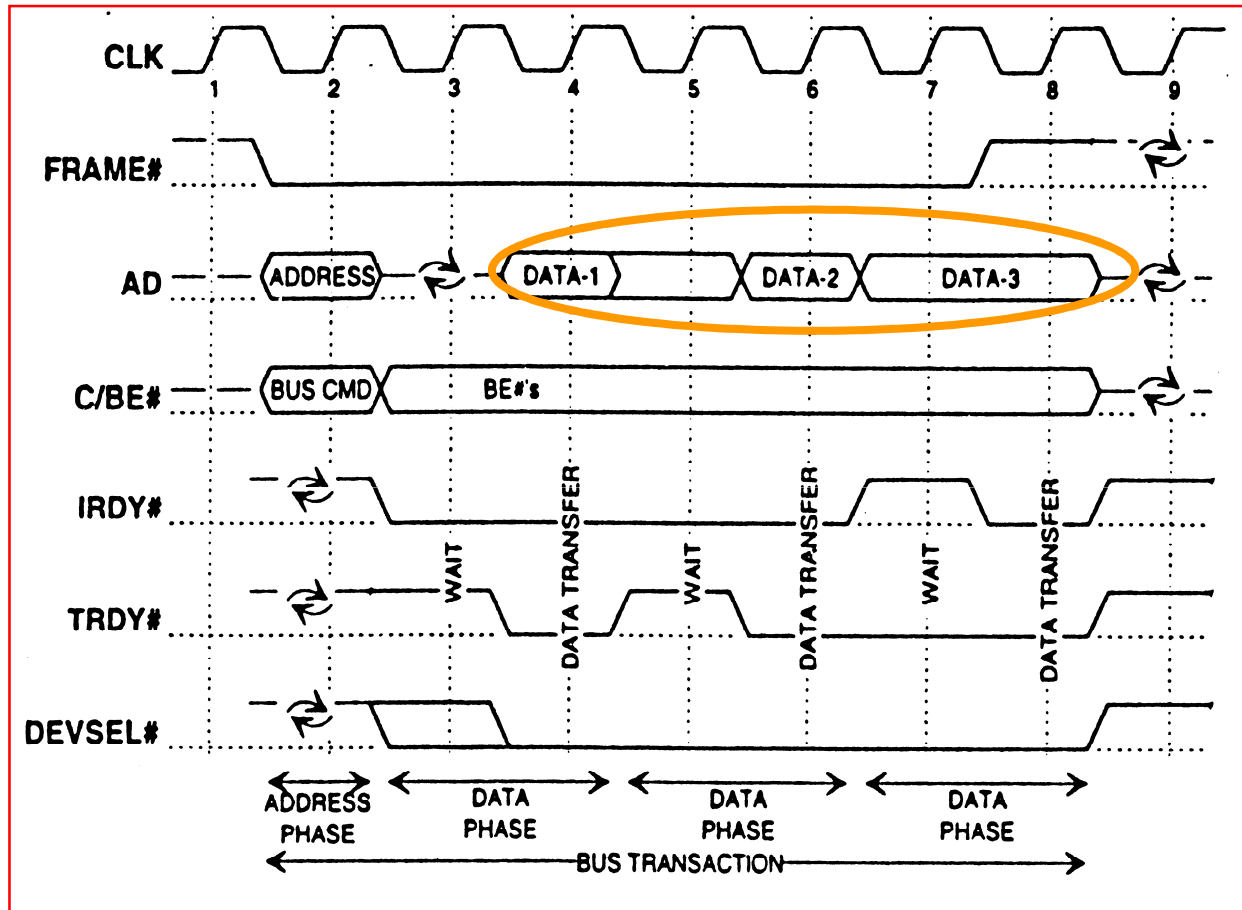
- zátěž: objem přenášených dat za čas (časový interval)
 - čas $\rightarrow 0$... špičková/aktuální zátěž,
 - čas $\rightarrow \infty$... průměrná zátěž.
- Nevyužitá propustnost 



A kdy je synchronizace **izochronní**?

- V izochronním přenosu se přenáší údaje s **konstantní průměrnou rychlostí!**
- Jinak: za určitý časový interval se přenesou vždy stejný objem dat, ale okamžitá rychlost přenosu nemusí být stále stejná.
- Typické pro moderní multimediální zařízení.
- Řešení: používá se několik souběžných přenosových kanálů, jedním kanálem se obsluhuje několik periférií, atd.
- Připomenutí:
 - synchronní přenos – přenos konstantní okamžitou rychlostí,
 - asynchronní přenos – zařízení jsou z hlediska časování nezávislá.

Souvislý režim (burst mode)



Mimoходом: AD část této sběrnice je multiplexovaná.

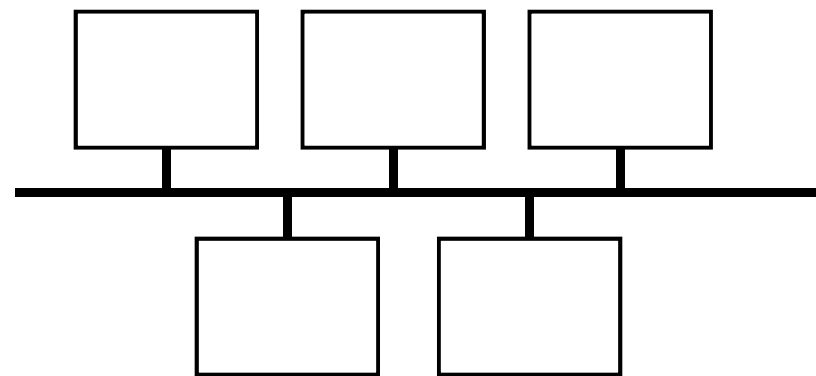
Standardní rozhraní používaná v PC

- **PCI** - sběrnice
- **PCI Express (PCIe)** – point-to-point
- **USB** – point-to-point
- **Firewire (IEEE 1394)** – point-to-point
- **Serial ATA (SATA)** – point-to-point
- **Serial Attached SCSI (SAS)** – point-to-point
(SCSI = Small Computer System Interface)

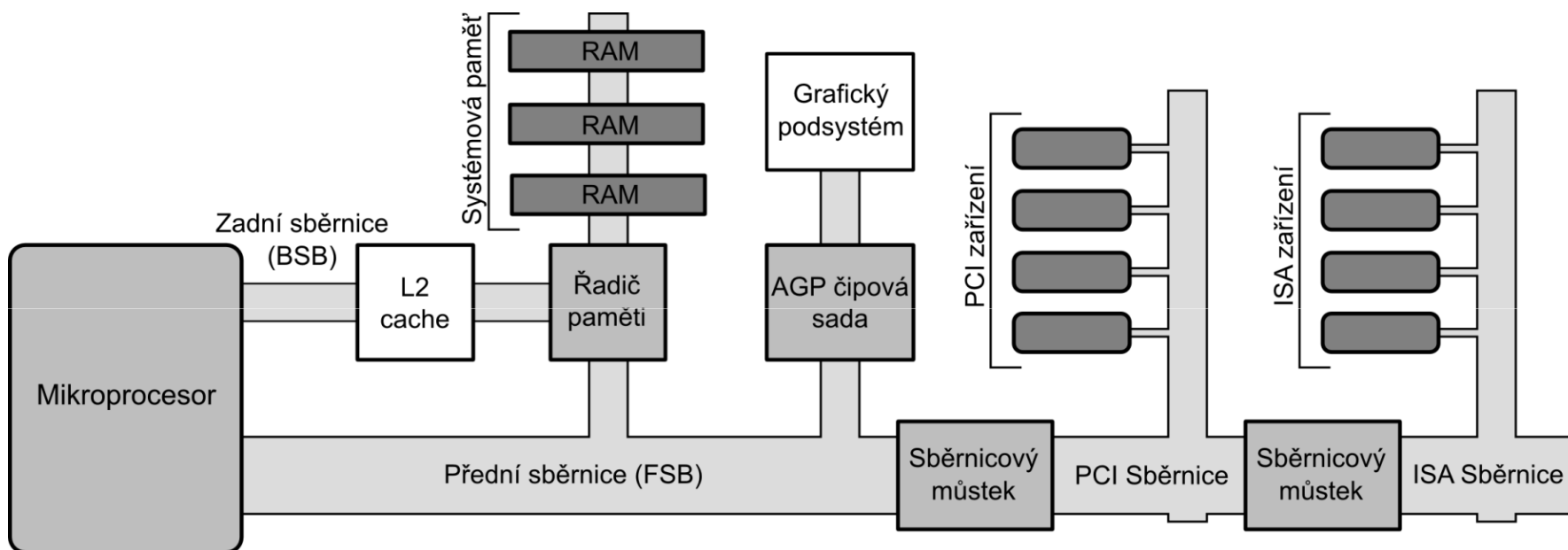
Dále se pro propojení procesorů, procesoru-chipsetu používá:

- **Hyper Transport (HT)** – point-to-point
- **QPI (QuickPath Interconnect)** – point-to-point
- processor-chipset: **DMI (Direct Media Interface)** – point-to-point
- processor-chipset: **FDI (Flexible Display Interface)** – point-to-point (používá Intel pokud je grafika v CPU)

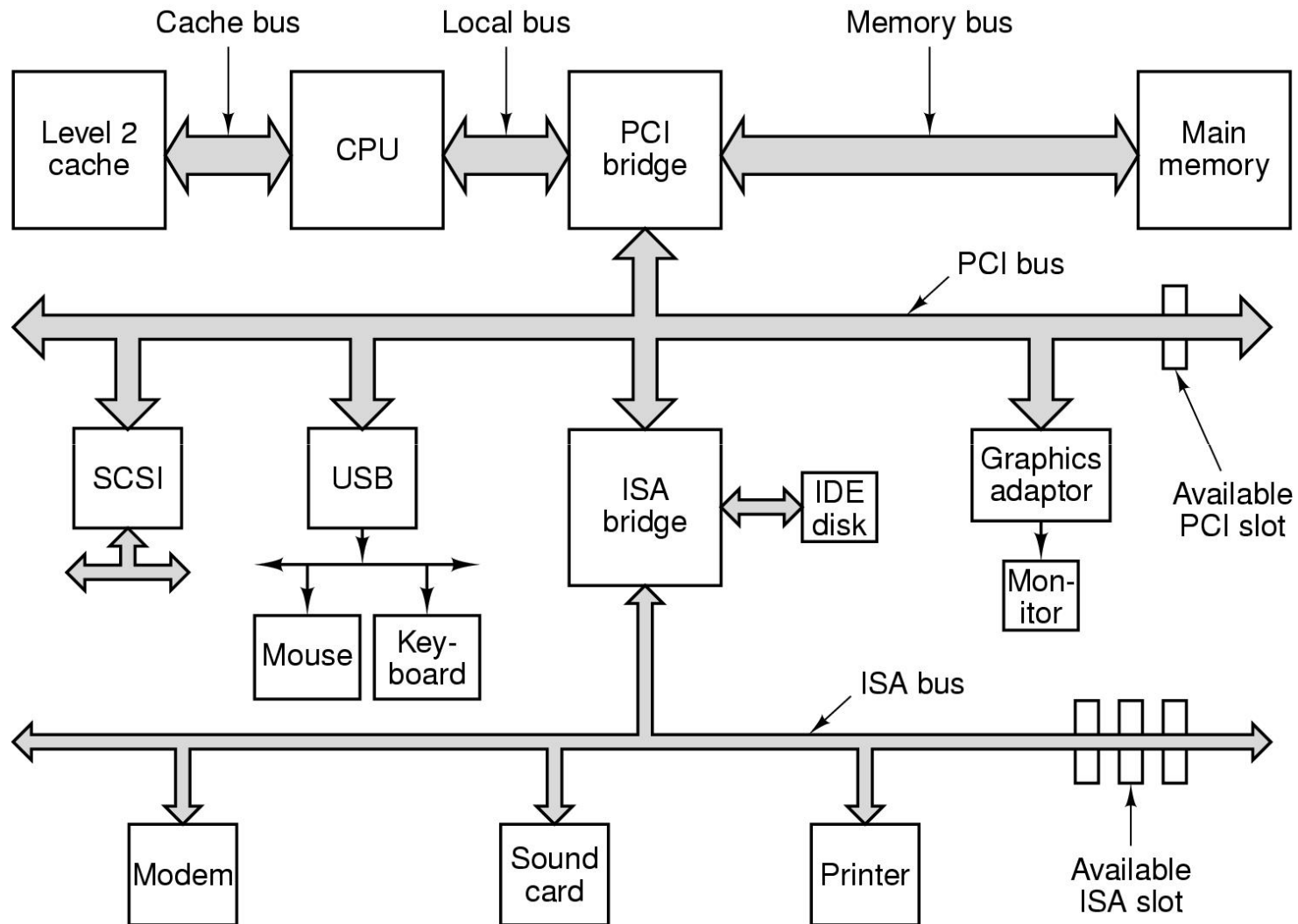
Sběrnice PCI



PC architektura ze začátku milénia ...



Totéž graficky pojednáno trochu jinak



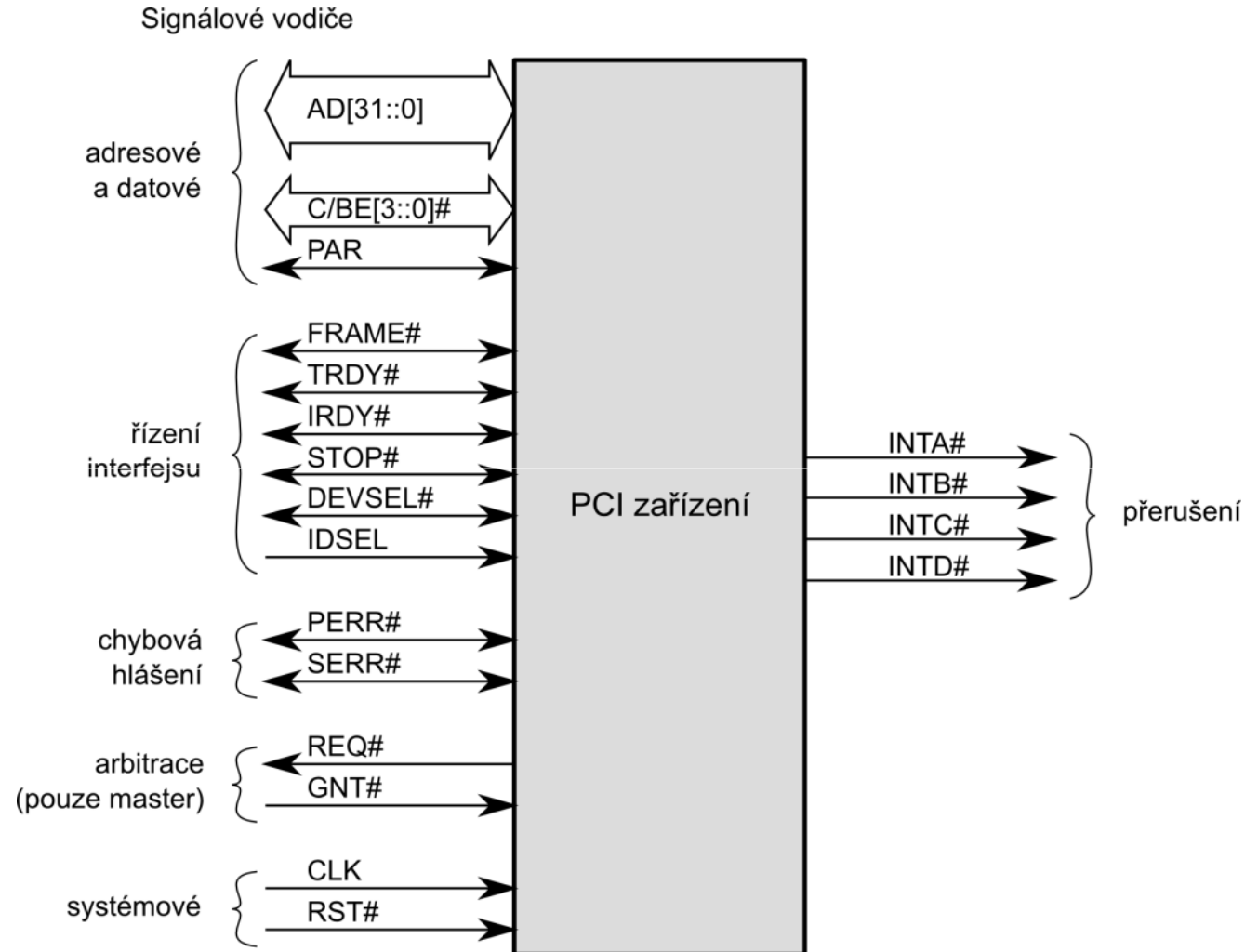
PCI terminologie I.

- Každé sběrnice transakce se zúčastní 2 zařízení:
- Initiator (iniciátor) x Target (cíl nebo podřízený).
 - Initiator = Bus Master,
 - Target = Slave.
- Nesouvisí to ale s tím, kdo bude data vysílat a kdo je bude přijímat!
- Kdy je sběrnice typu Multimaster?
 - Existuje-li více potenciálních Bus Masterů!
- Kdo pak ale rozhoduje o tom, kdo se stane aktuálním Masterem?
 - Arbitr sběrnice.
- Musí to být jedno nějaké konkrétní zařízení?
 - Může (centralizovaný, ale arbitr může být i decentralizovaný).

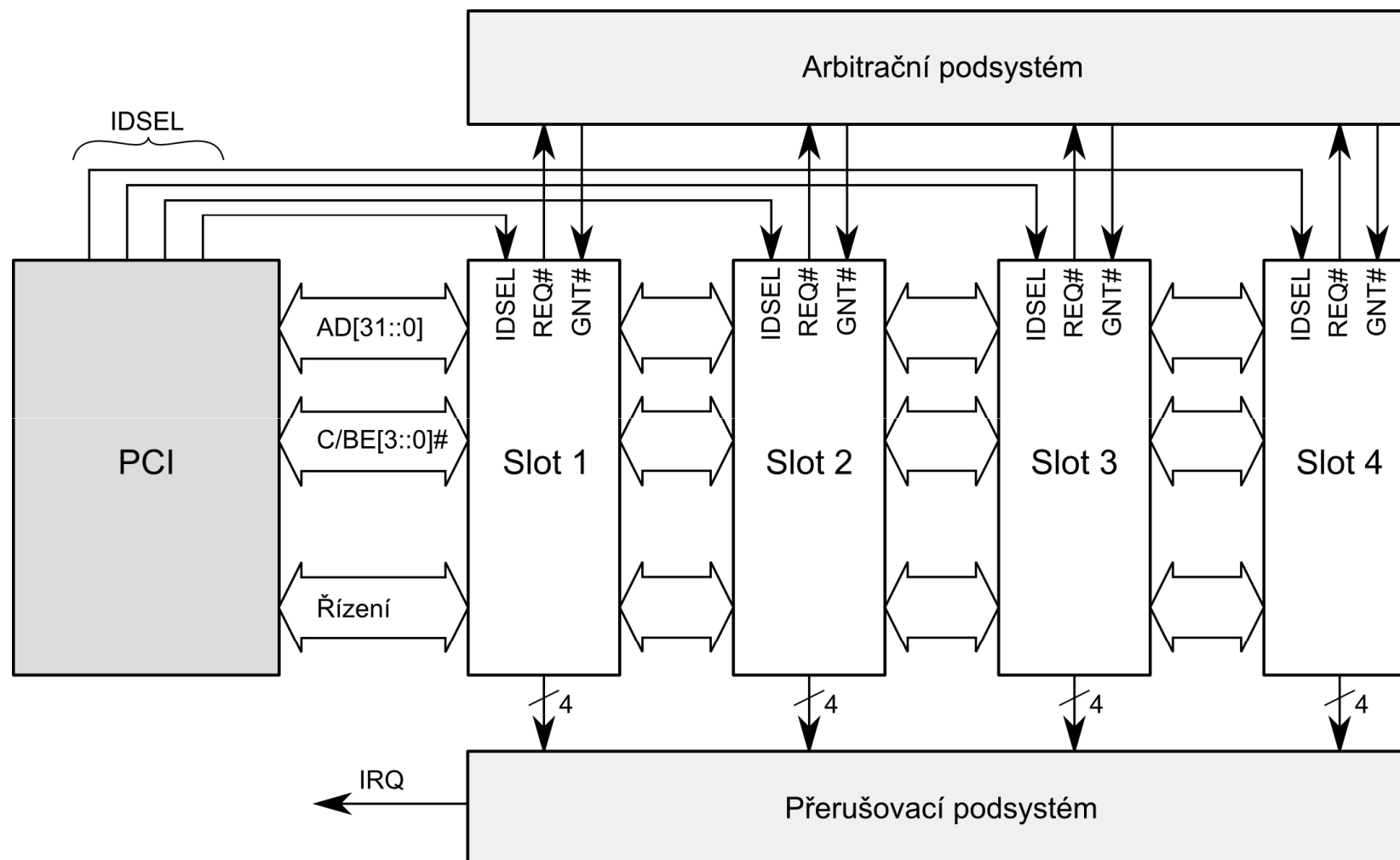
PCI terminologie II.

- Pro časování sběrnicevého cyklu je vztažným okamžikem náběžná hrana hodin,
- sběrnicevý cyklus má (obvykle)
 - adresovou a
 - datovou fázi.
- Ukončení přenosu údajů (sběrnicevého cyklu) je možné.
- Synchronizace přenosu - pseudosynchronní.

PCI signály – 32-bitová verze

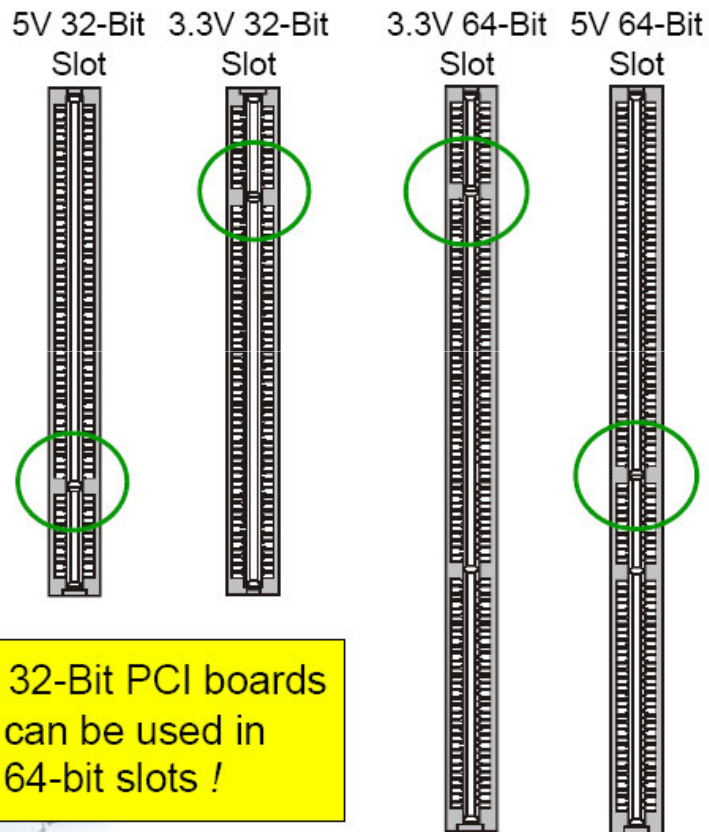


PCI - architektura

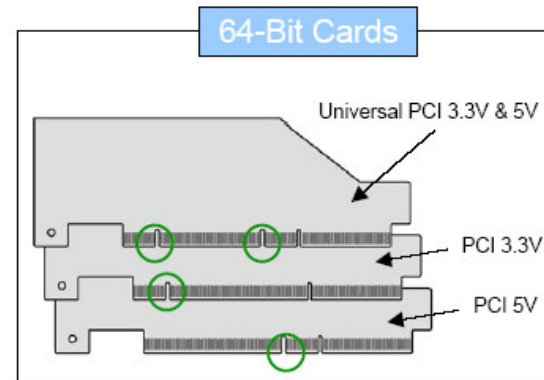
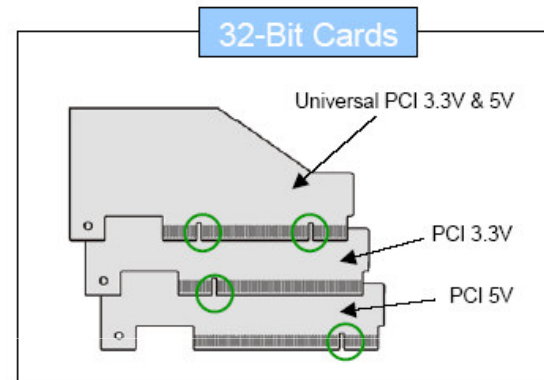


Napěťové verze PCI

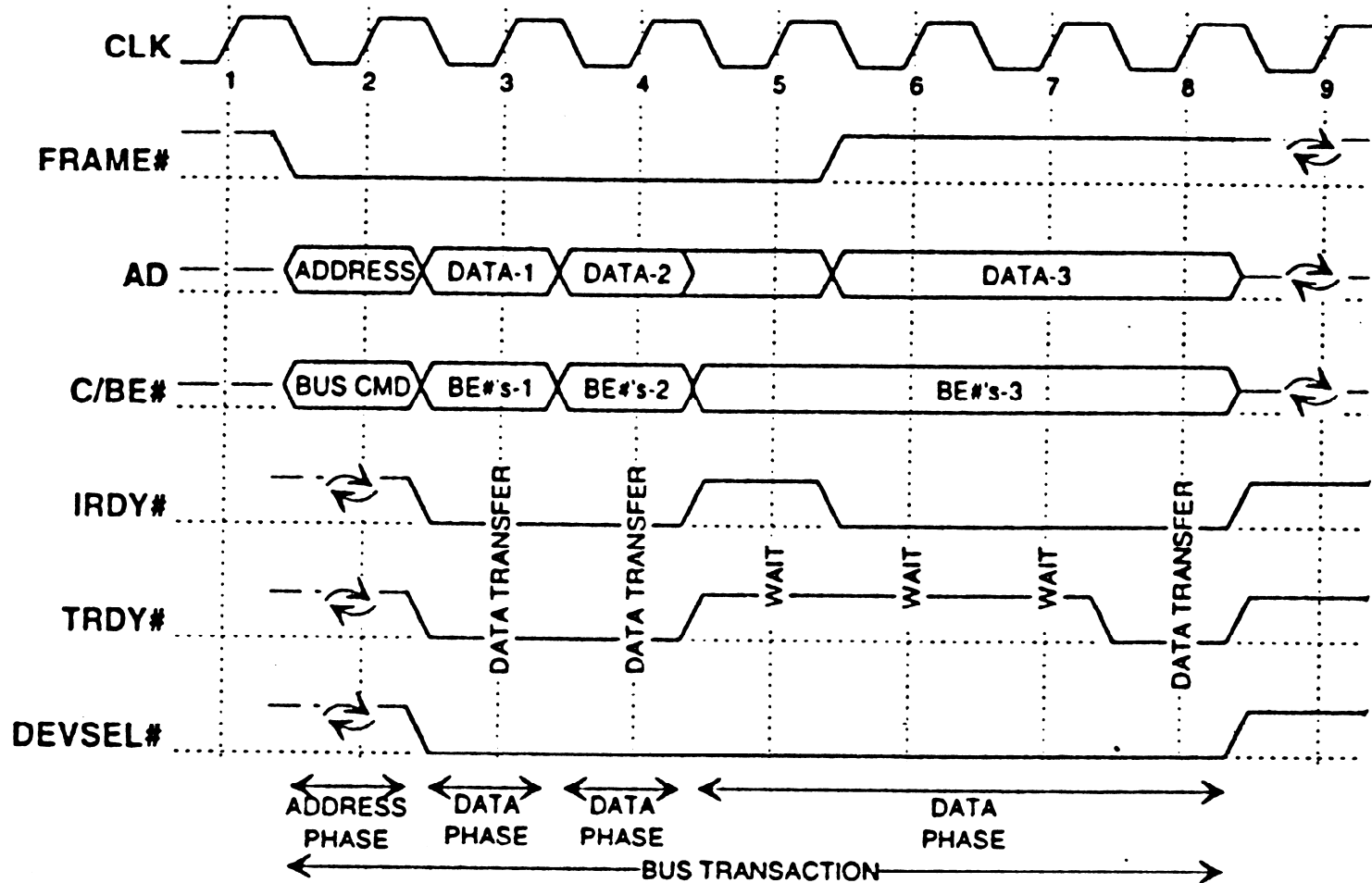
32-Bit vs 64-Bit Slots/Boards



▶▶ 32-Bit PCI boards can be used in 64-bit slots !



Signálový sled „Zápis“



Význam jednotlivých vodičů

- **CLK** – clock
- **Frame#** – Posílá iniciátor kvůli indikaci délky transakce (je deaktivován během předposledního přenosu)
- **AD** – 32-bitové adresní/datové vodiče (64-bitové)
- **C/BE#** – vodiče command/byte-enable
- **IRDY#** – signál „initiator-ready“
- **TRDY#** – signál „target-ready“
- **DEVSEL#** – Odezva ze zařízení indikující, že zařízení rozpoznalo jeho adresu a je připraveno pro přenos dat
- ... (později uvidíte další)

Význam bitů C/BE[3..0]#

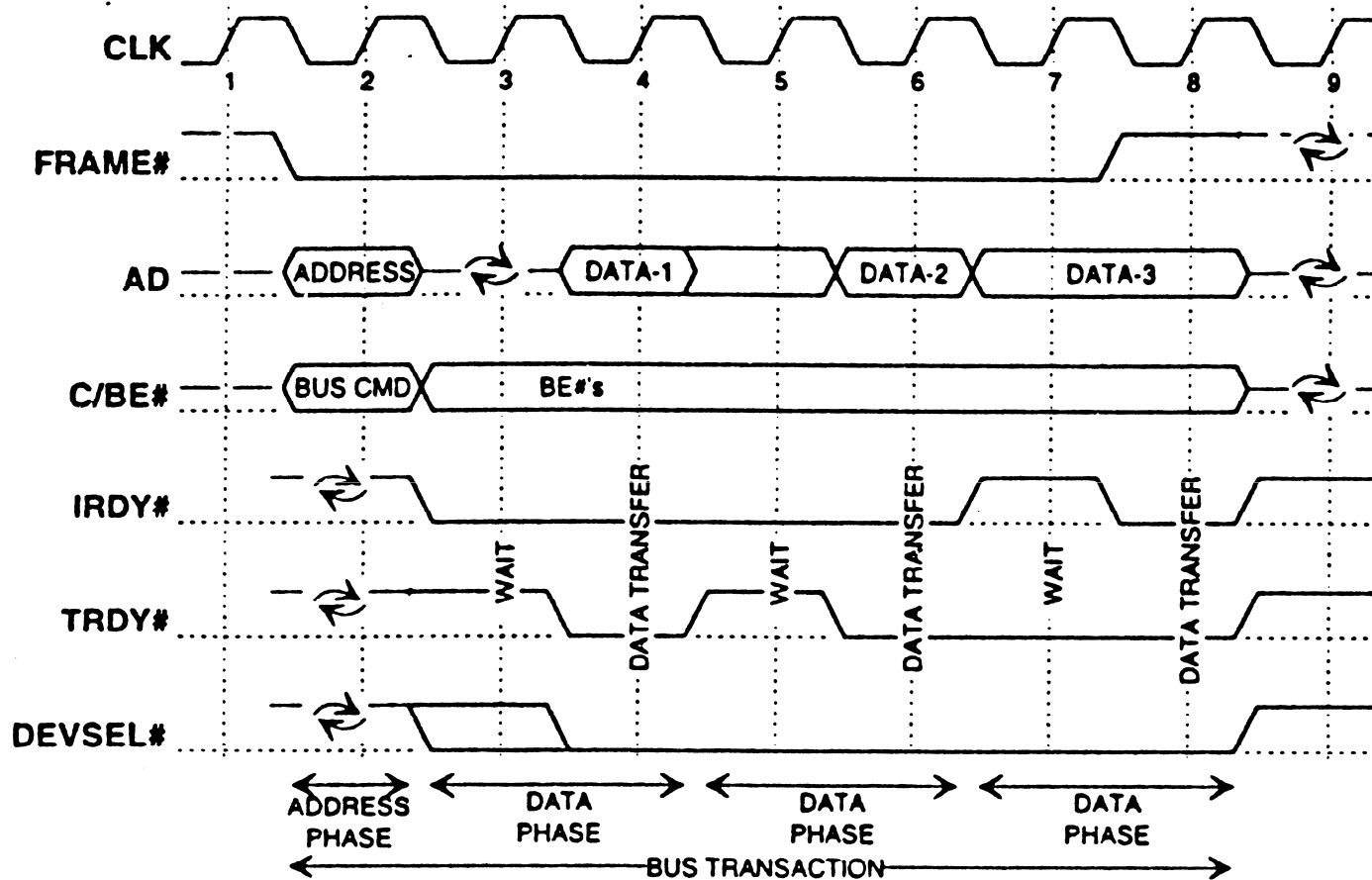
C/BE[3..0]#	Typ příkazu
0000	Potvrzení prerušení (Interrupt Acknowledge)
0001	Speciální cyklus (Special Cycle)
0010	Čtení z portu (I/O Read)
0011	Zápis na port (I/O Write)
0100	Rezervováno (Reserved)
0101	Rezervováno (Reserved)
0110	Čtení z paměti (Memory Read)
0111	Zápis do paměti (Memory Write)
1000	Rezervováno (Reserved)
1001	Rezervováno (Reserved)
1010	Konfigurační čtení (Configuration Read)
1011	Konfigurační zápis (Configuration Write)
1100	Memory Read Multiple
1101	Dual Address Cycle
1110	Memory Read Line
1111	Memory Write and Invalidate

Jak se z C/BE bitů vyrobí signály (např.) MEMR, MEMW, IOR, IOW, atd.?

Všimli jste si?

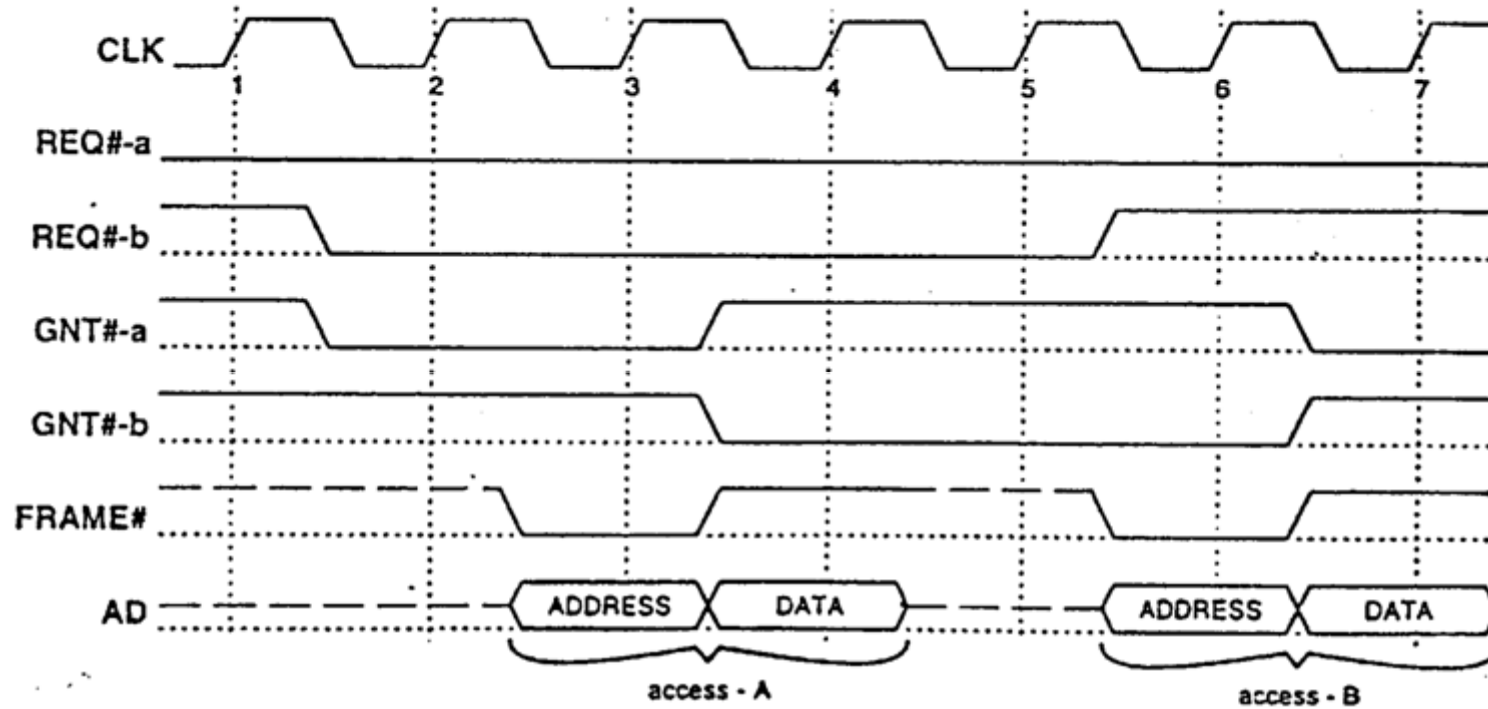
- Délku přenášeného bloku určuje signál Frame.
- Jednorázový i souvislý (Burst) přenos údajů je možné „přibrzdit“ vkládáním čekacích taktů (pseudosynchronní synchronizace)!

Signálový sled „Čtení“

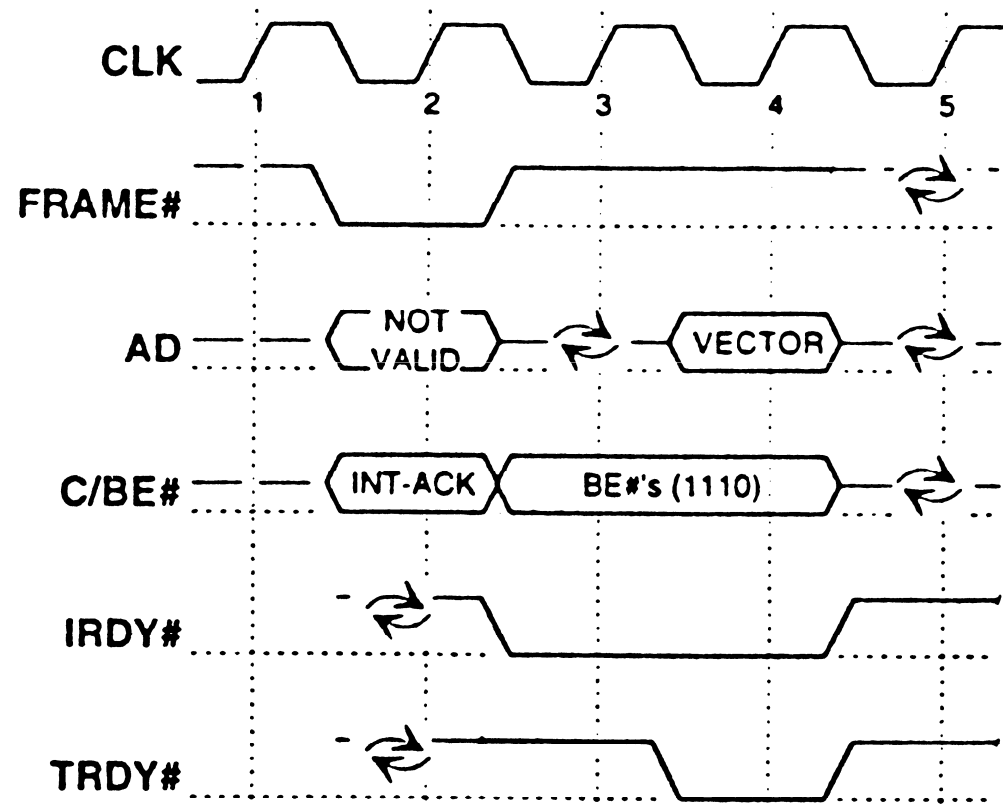


Takovéto průběhy budete na cvičeních měřit (logickým analyzátořem).

Arbitrace o řadič sběrnice



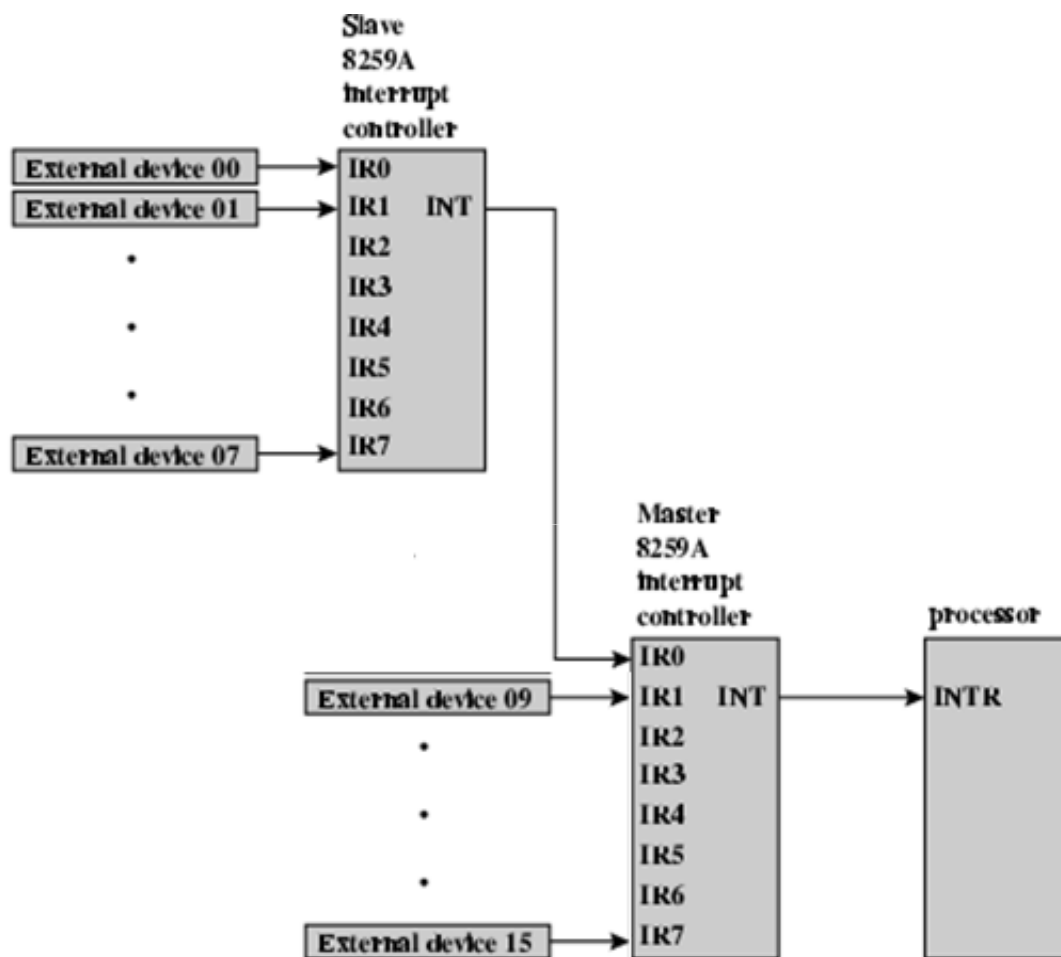
Signálový sled „Potvrzení přerušení“



Problém:

- Procesor musí uložit informace o právě probíhajícím programu (aby se po zpracování přerušeni mohl vrátit) a to něco stojí (čas).
- Řadič přerušeni vnutí procesoru vektor přerušeni, ze kterého se odvodí startovací adresa obsluhy. I to něco stojí.

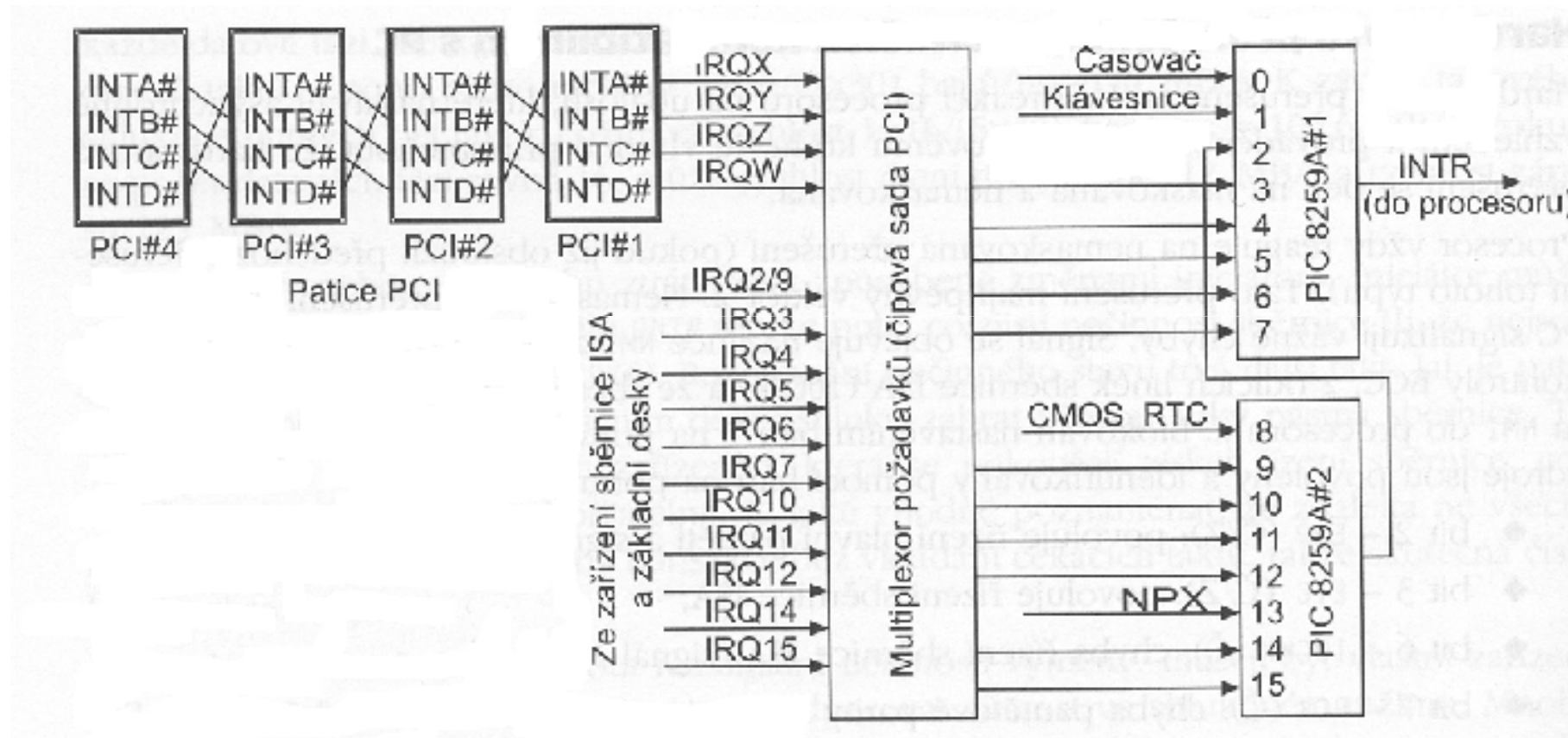
Studie: V/V s přerušením



Typické obsazení u PC:

IRQ	Použití
0	časovač (na systémové desce)
1	klávesnice
2	kaskádní propojení
8	hodiny reálného času
9	volné nebo řadič SCSI u syst. desek PCI
10, 11	volné
12	volné nebo port myši PS/2
13	volné nebo matematický koprocessor
14	1. řadič disku IDE
15	volné nebo 2. řadič disku IDE
3	COM2
4	COM1
5	LPT2 nebo volné
6	řadič diskety
7	LPT1

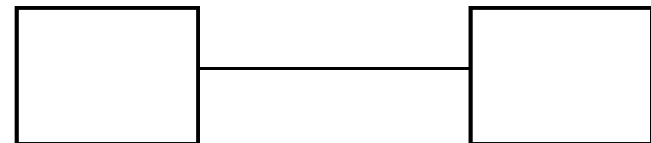
Podrobnější studie přerušovacího systému PC



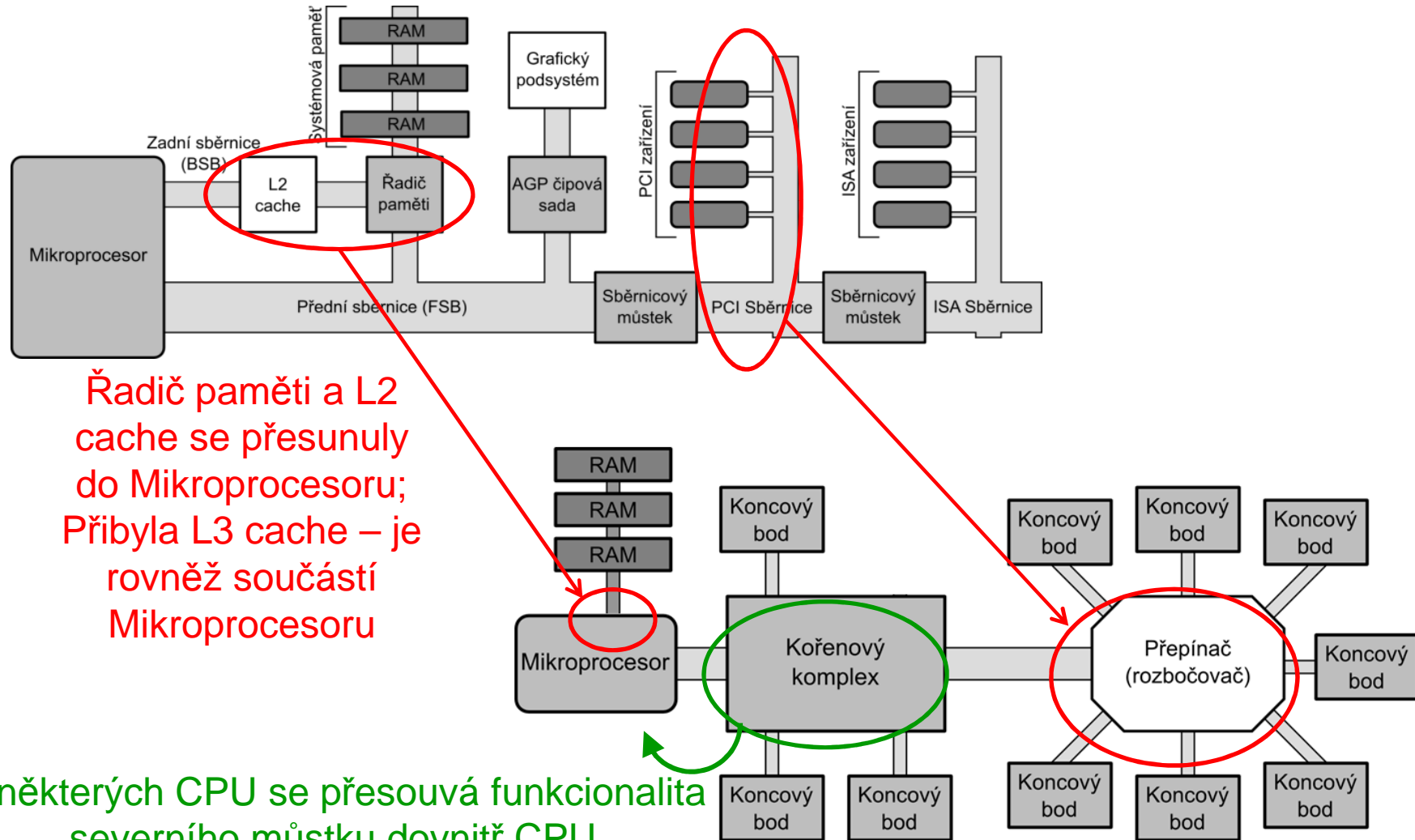
Rekapitulace metodiky

- Všimněte si: s PCI jsme postupně seznamovali tak, že jsme studovali signálové sledy
 - jak přenáší údaje (zápis, čtení),
 - jak se o ní arbitruje,
 - a nakonec jak se řeší žádost o přerušení.
-
- Moje doporučení: postupujte takto vždy, když se seznamujete s novou sběrnicí.

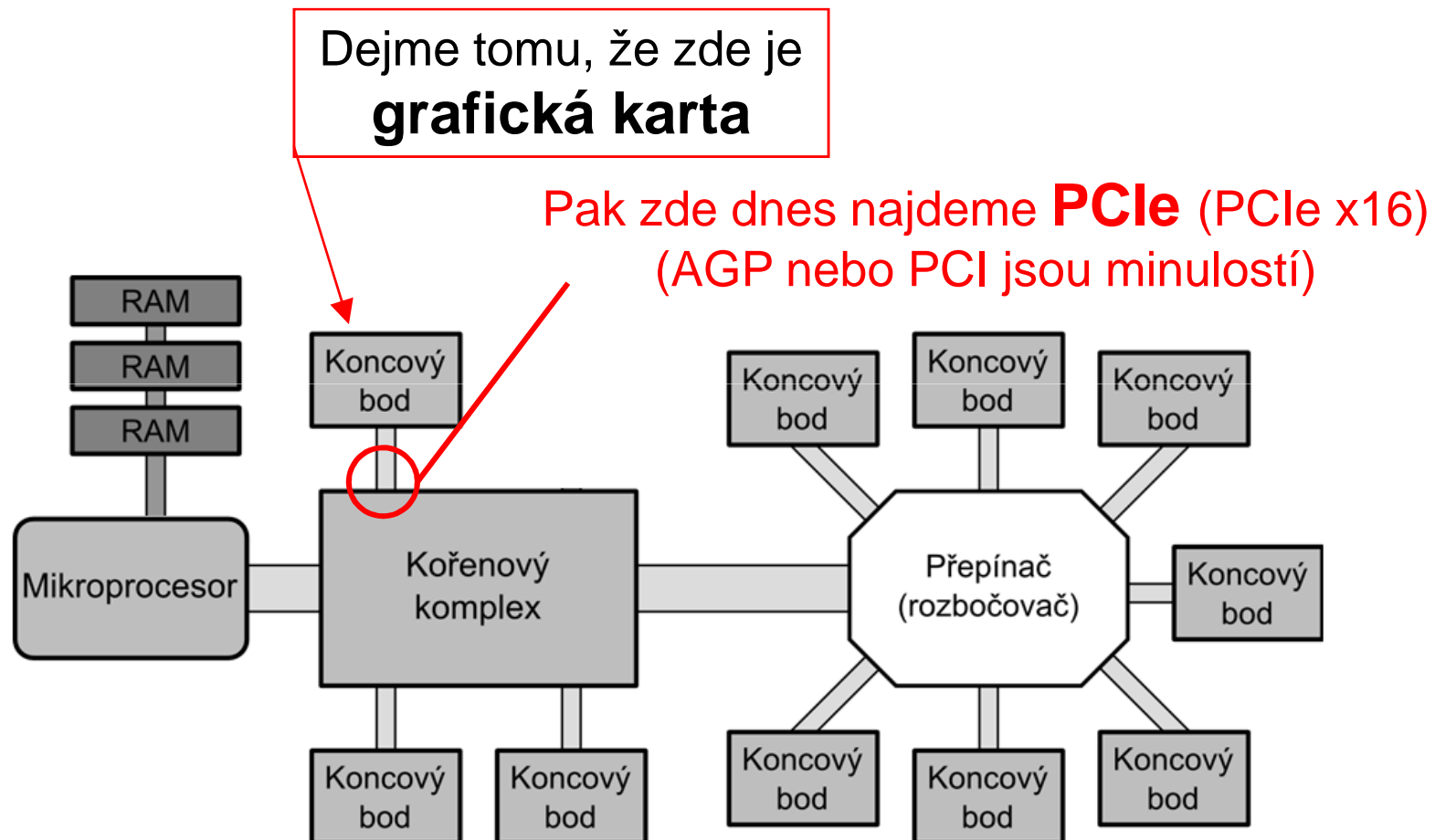
Modernizace PC architektury – PCIe



Sdílenou PCI sběrnici nahradil sdílený přepínač



Architektura dnešního PC



Architektura dnešního PC

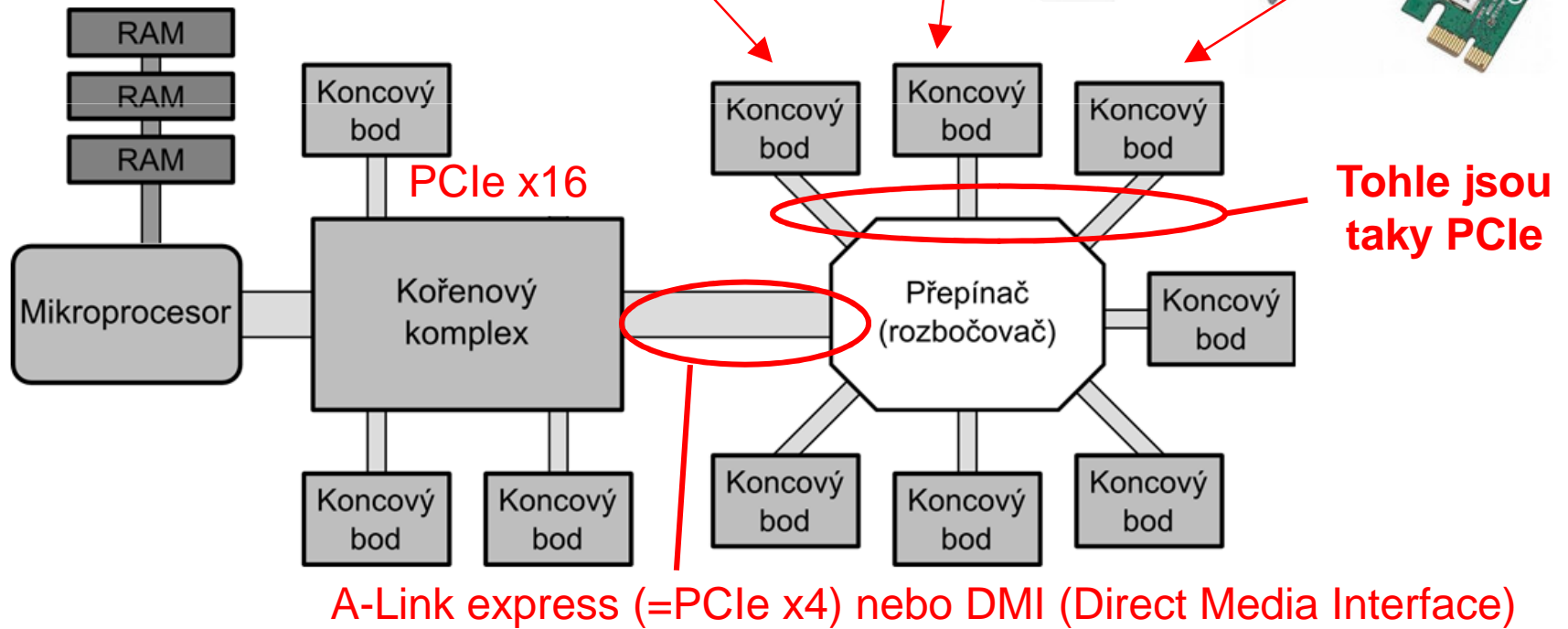
Máte málo USB portů?



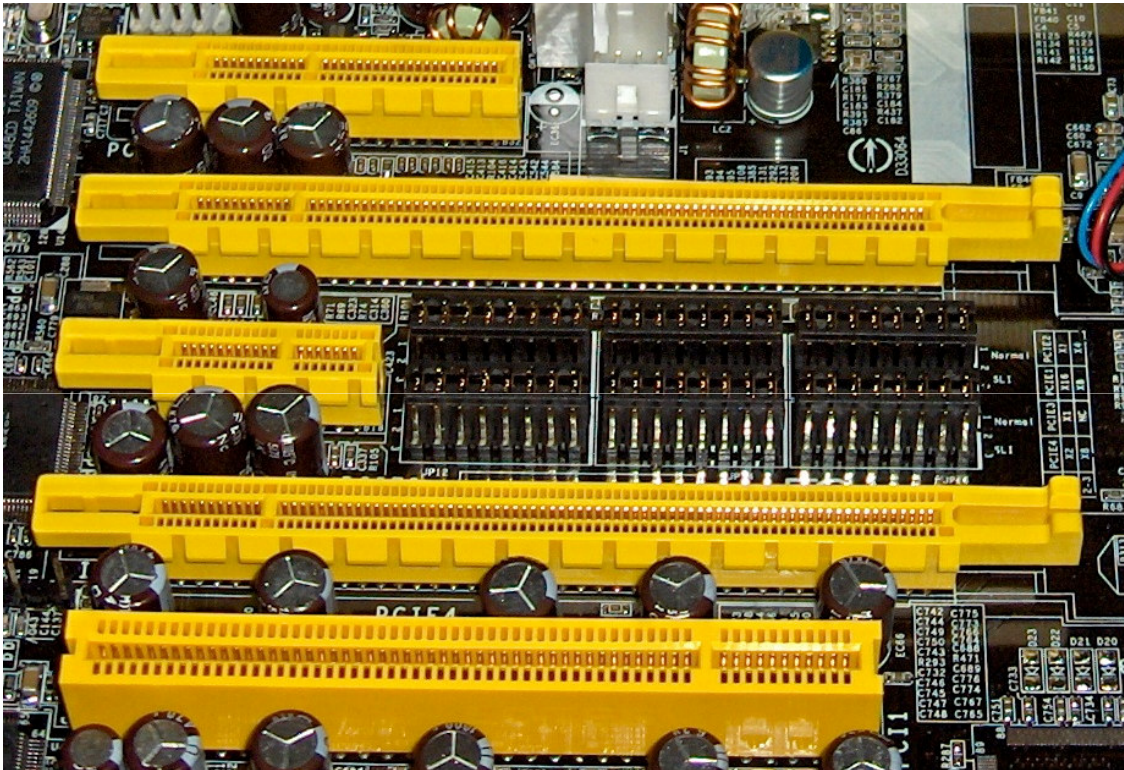
Televize v počítači?



Wi-fi?



PCIe příklad systémové desky



PCI Express x4,

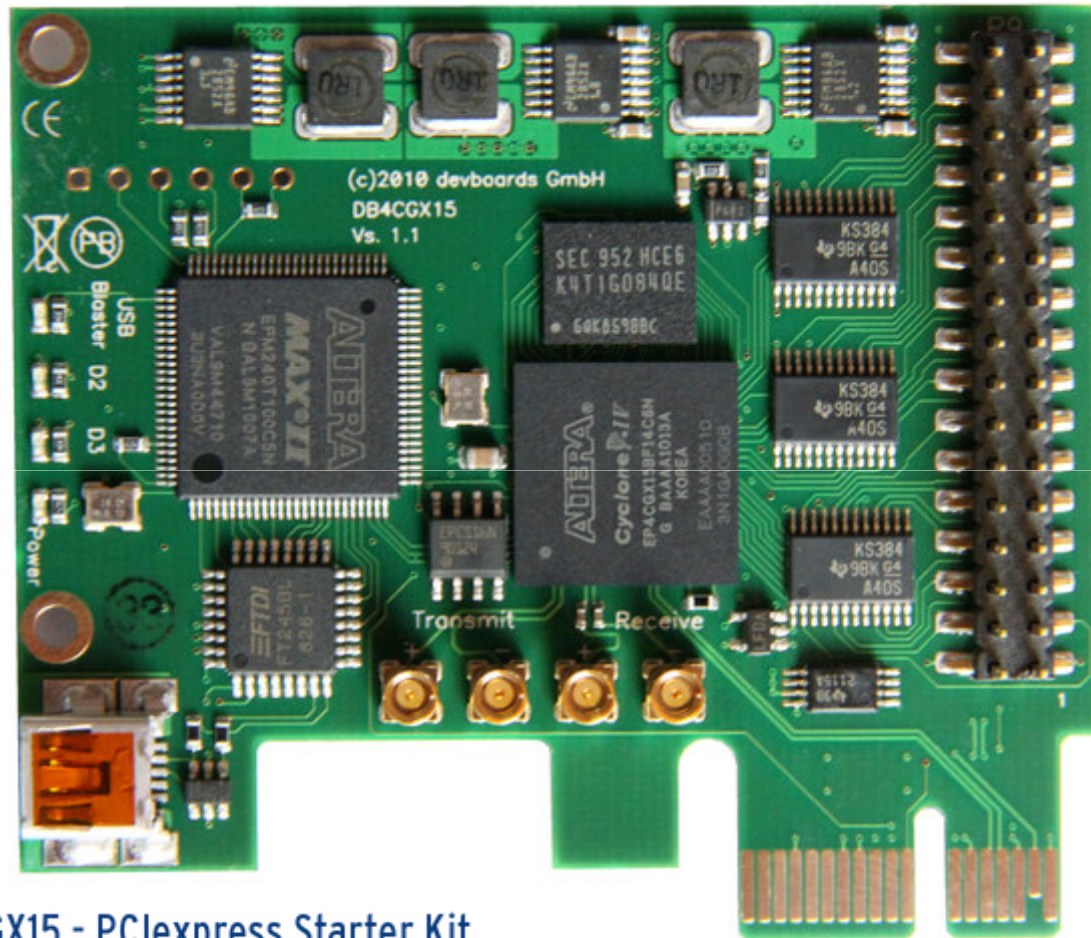
x16,

x1 a

x16 sloty,

spolu se standardním 32b PCI
slotem
na desce LanParty nF4 Ultra-D
jednoho výrobce (DFI).

S jednou takovou kartou budete na cvičeních experimentovat



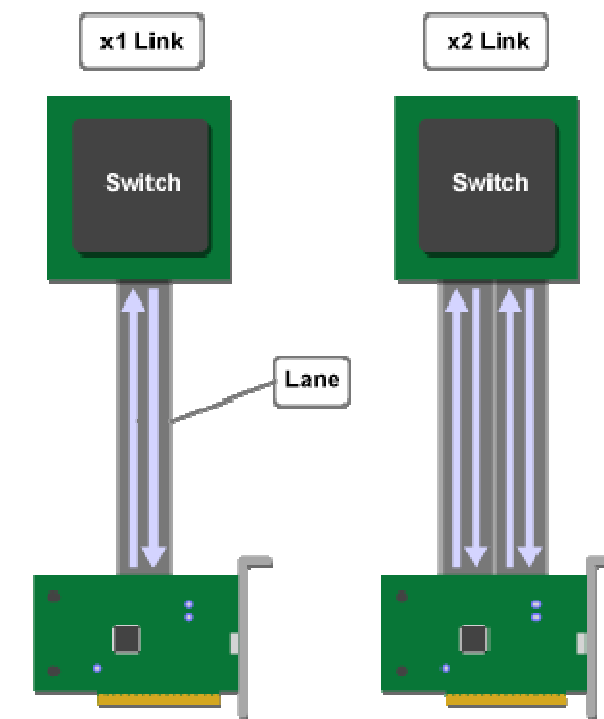
DB4CGX15 - PCIe Express Starter Kit
Development board for PCIe Express applications

Budoucnost PCI?

- Více než 10-ti letá historie je v PC světě předlouhá. Svědčí o úspěchu, ale vnucuje otázku: co bude dál?
 - PCI Express neboli PCIe?
 - Nebo něco úplně jiného?
- Je několik dalších ambiciózních řešení.
- PCI se prosadilo i do průmyslového prostředí jako základ stavebnice.
- **Důležité: PCIe je z pohledu SW kompatibilní s PCI.** To například umožňuje použít stejné konfigurační procedury (proces tzv. enumerace – viz. další přednáška). **Počítač, který používá PCIe může používat existující operační systémy a aplikace, které byly navrženy pro systém používající PCI !!!**

Přenos údajů, PCIe linka, PCIe proud

- Spojení mezi PCIe zařízením a přepínačem se nazývá linka (link) s nesymetrickým způsobem přenosu signálu (rozdílové vodiče).
- Každá linka se skládá z jednoho nebo více proudů (lane).
- Proud tvoří 2 páry vodičů, 1 přijímací a 1 vysílací.
- Jeden proud v každém směru:
 - v1.0: 250 MB/s (2.5 GT/s)
 - v2.0: 500 MB/s (5 GT/s)
 - v3.0: 985 MB/s (8 GT/s)
 - v4.0: 1969 MB/s (16 GT/s)

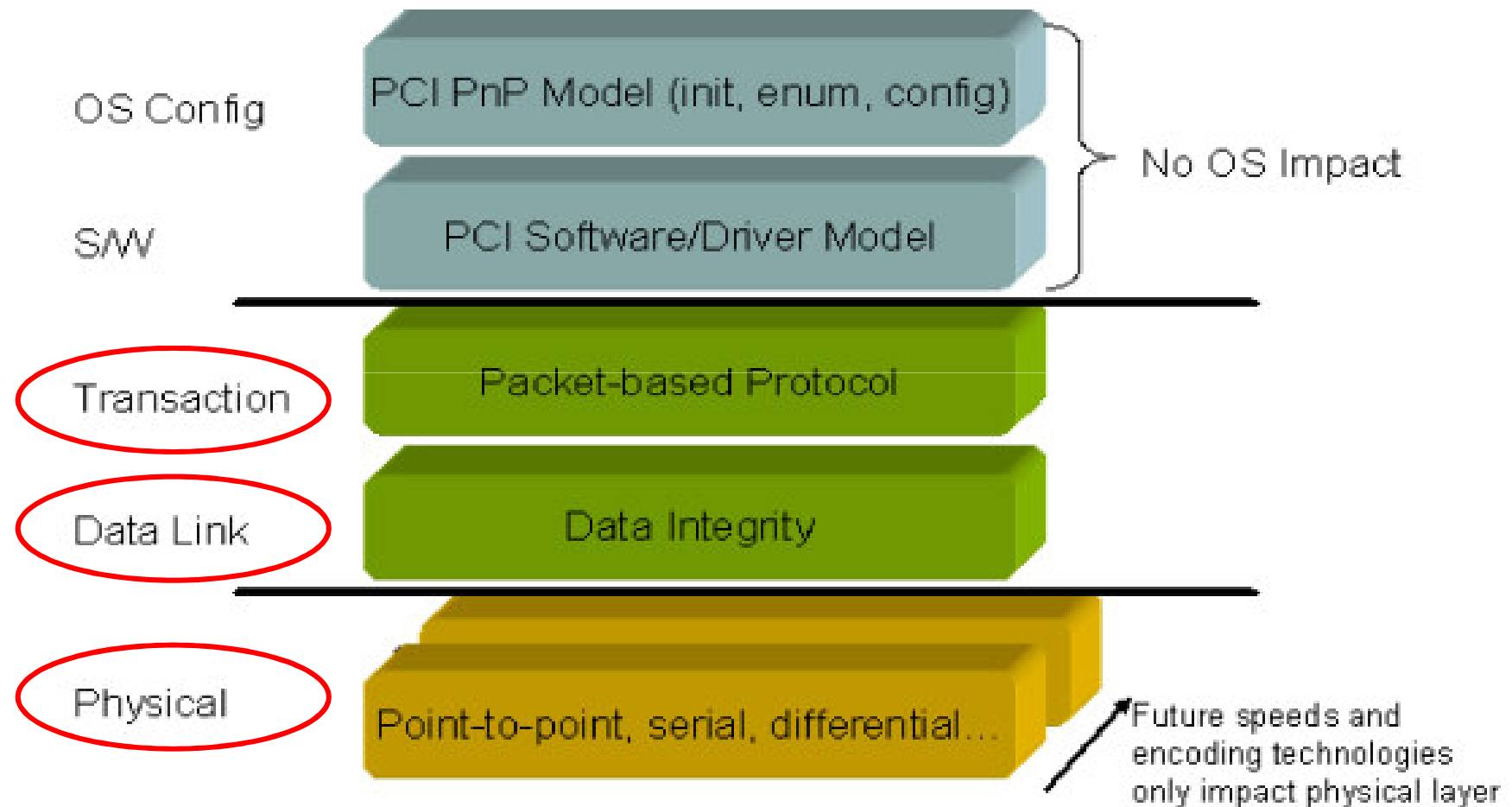


Existují: x1, x2, x4, x16, x32

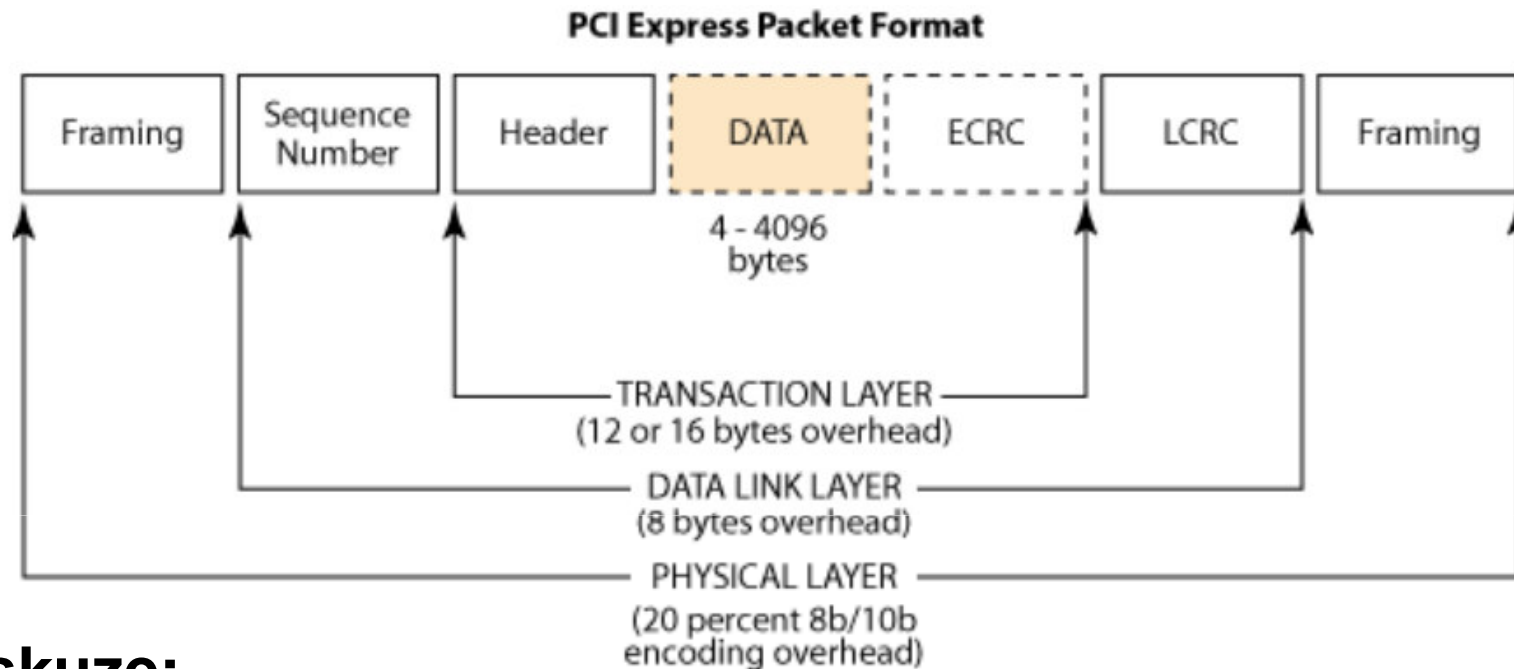
PCIe Bus Speed (100 MHz) x PCIe Multiplier
= PCIe Base Link Frequency

GT/s = Giga Transfers per Second

PCIe vrstvy



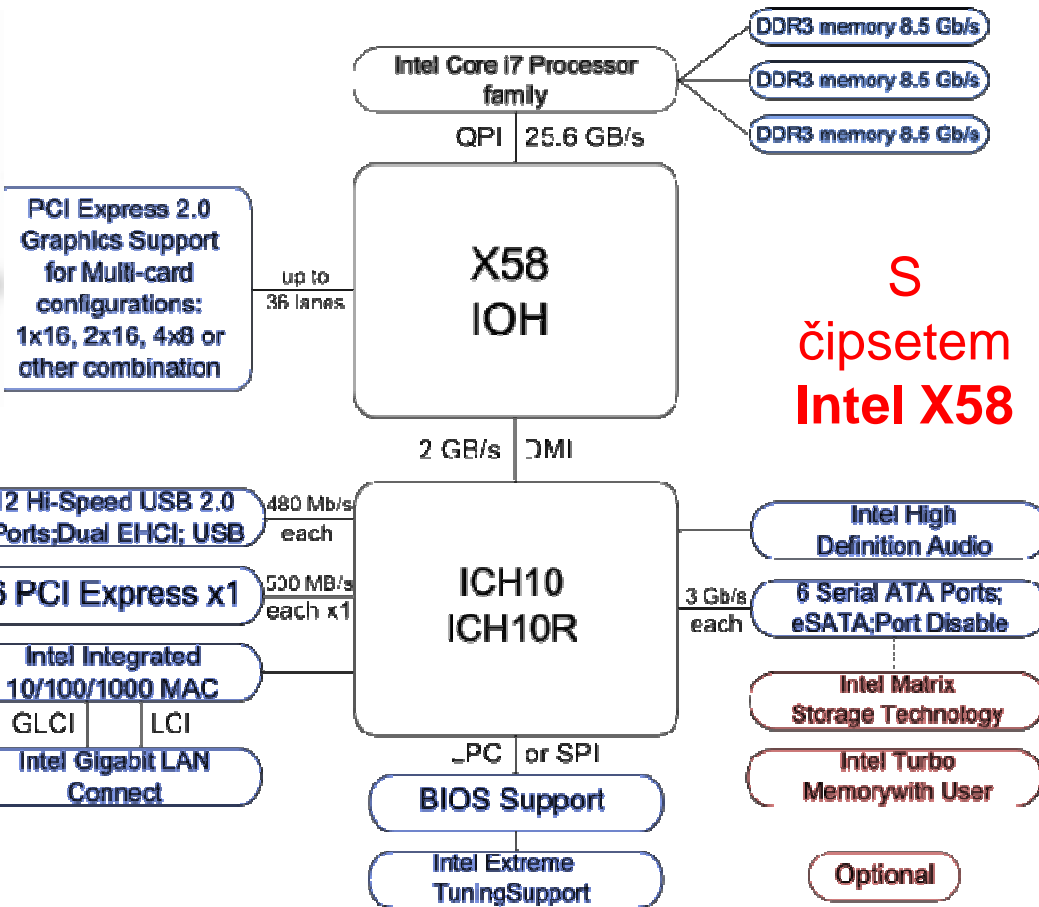
Formát paketu PCIe



Diskuze:

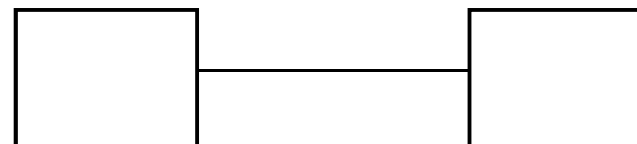
- Délka dat paketu může být od 4B do 4096B
- PCIe nemá mechanismus pro přerušování přenosu paketů (lidově řečeno: když se začalo, musí se dokončit)
- Velmi dlouhé pakety tedy snižují celkovou propustnost systému
- Naopak, u krátkých paketů je velký podíl overhead/délka

Systemová deska z 02/09, opět jen jako příklad:



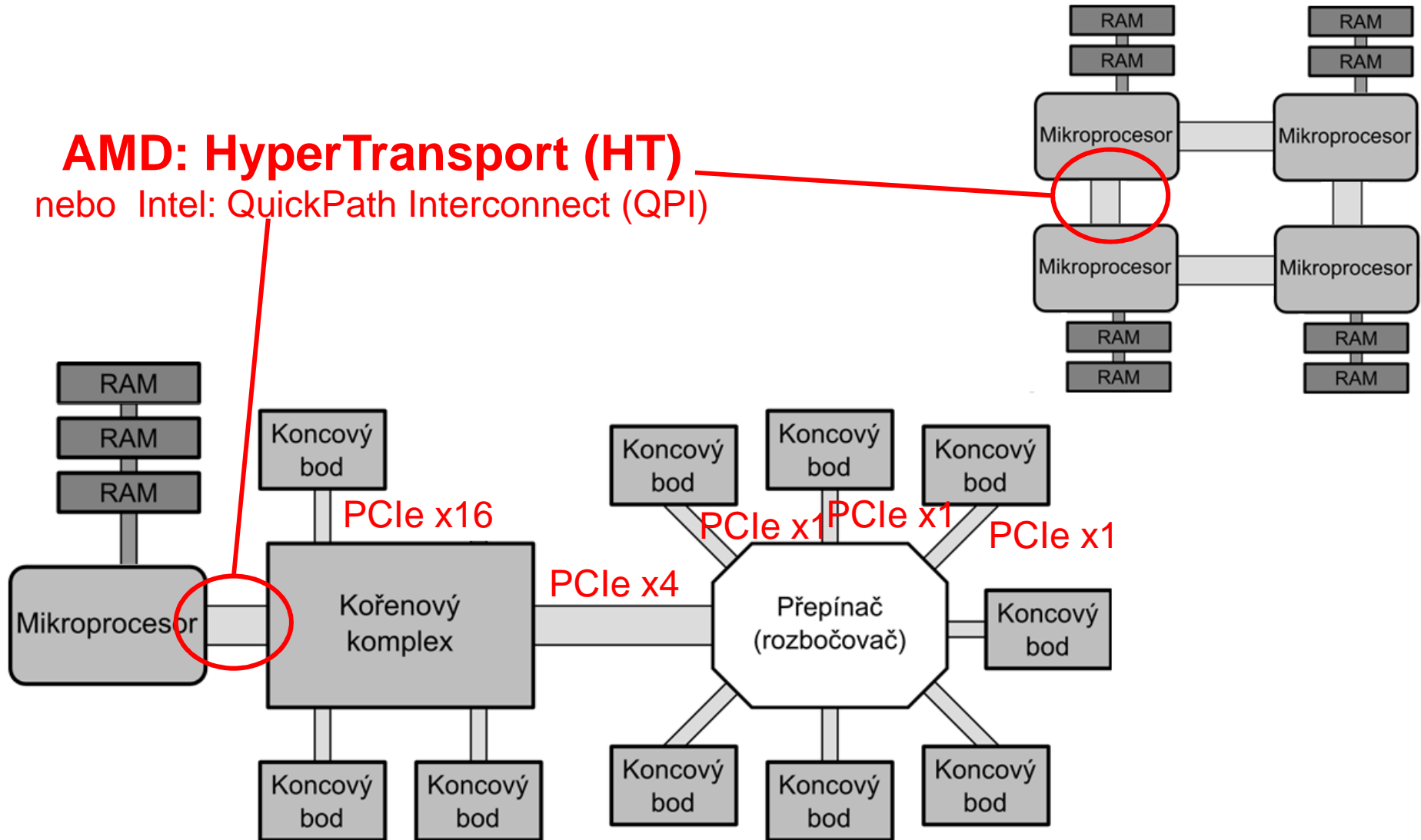
Zdroj původního odkazu:
http://www.svethardware.cz/art_doc-2E98BCAFAE7771A1C1257551005B666F.html

HyperTransport



Architektura dnešního PC

AMD: HyperTransport (HT)
nebo Intel: QuickPath Interconnect (QPI)

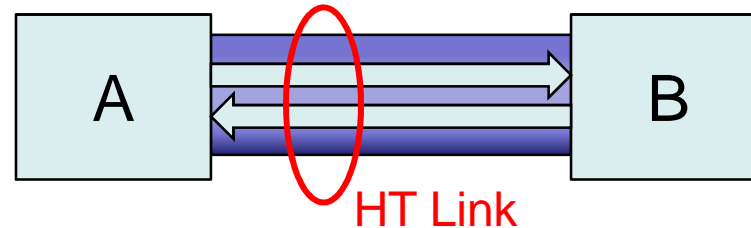


HyperTransport

- U procesorů AMD je to prakticky systémová sběrnice (nahrazuje FSB – Front-Side Bus).
- Výhradně spojuje dvě jednotky – dvoubodový spoj.
- Provádí sériový přenos po paketech.
- Linka šířky 2 až 32 bitů (v jednom směru)
- Má vysokou propustnost – max. 25,5 GB/s (3.2 GHz × 2 transfery za hod. cyklus × 32 bitů na linku)
- Na okraj: **HyperTransport eXpansion (HTX)** – konektor pro připojení periférií - podpora přímého přístupu do CPU a RAM (DMA)

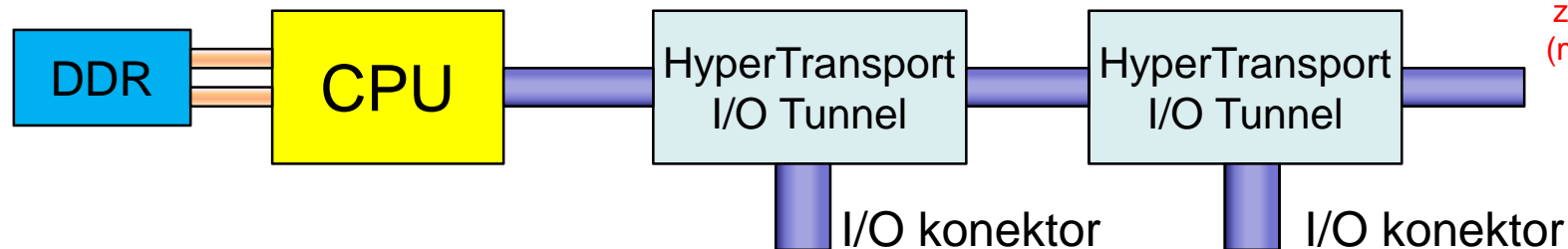


HyperTransport

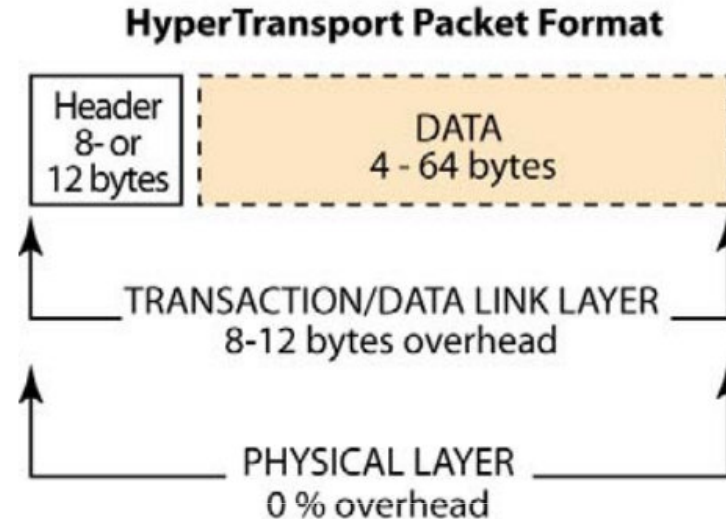


- Každým směrem point-to-point spojení o šířce 2, 4, 8, 16 nebo 32 bitů
- Délka paketu je násobkem 4B
- První slovo v paketu vždy obsahuje „command field“, pak mohou následovat adresa a data
- Stejný protokol bez ohledu na šířku linky
- Pozor: Šířka linky v bitech neudává počet použitých vodičů!
Například pro 2 bity každým směrem: 26 vodičů (8 data + 4 GND + 4 clock + 2 Vht + 4 contr + Reset# + PWROK + LDTSTOP#/LDTREQ#); 4 bity – 36 vodičů (16+6+...); 8 bitů – 57; 16 bitů – 105; 32 bitů – 199 (128+37+16+10+...)

Vzpomeňme si na začátek přednášky (motivační příklad)..

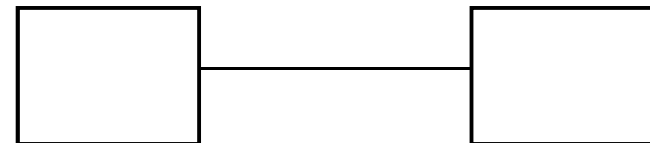


Formát paketu HT



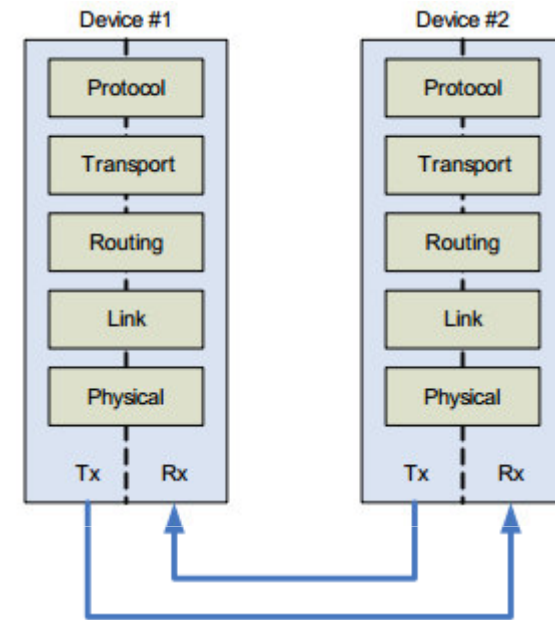
- Overhead je 8-12 B. To je výrazně méně než u PCIe
- Umožňuje Priority Request Interleaving – požadavek/příkaz s vysokou prioritou (max 8 B dlouhý) může být vložen do potenciálně dlouhého datového přenosu s nižší prioritou – významný rozdíl vůči PCIe

QuickPath Interconnect



QuickPath Interconnect

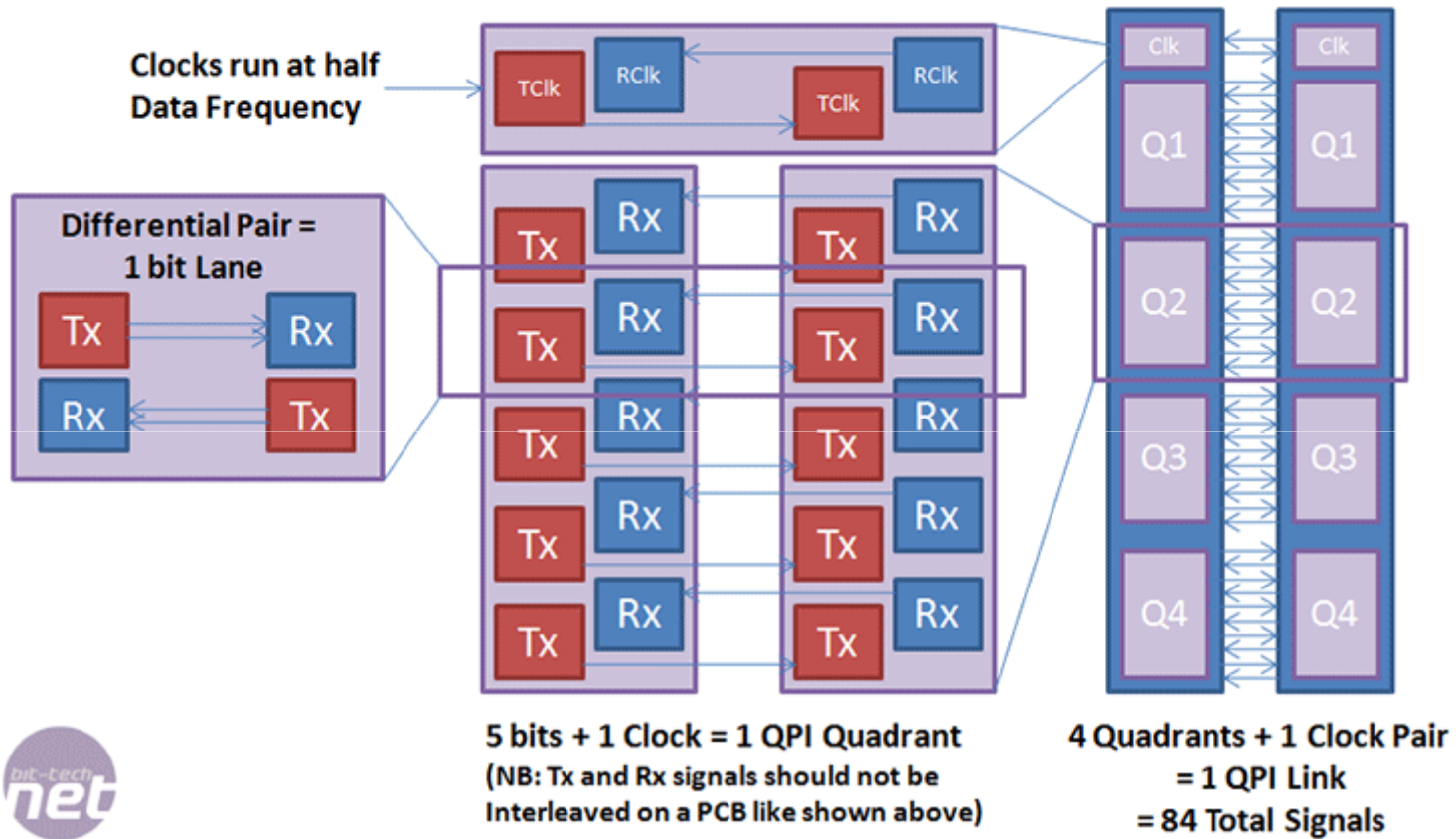
- Reakce na uvedení HyperTransport
- Má s HyperTransport mnoho společného
- U procesorů Intel je to prakticky systémová sběrnice (nahrazuje FSB – Front-Side Bus).
- Výhradně spojuje dvě jednotky – dvoubodový spoj.
- Provádí sériový přenos po paketech.
- Linka šířky 5, 10 a 20 bitů (v jednom směru) – pro 20 bitů v každém směru potřebuje 84 vodičů $(=(20+\text{clock}) \times 2 \times 2 \text{ směry})$
- Plná šířka tvoří 20 bitů. Ta je rozdělena na kvadranty. Jeden kvadrant = 5 bitů



Více zde: <http://www.intel.com/content/dam/doc/white-paper/quick-path-interconnect-introduction-paper.pdf>

Nebo zde: <http://www.drdobbs.com/go-parallel/article/print?articleId=221600290>

QuickPath Interconnect



<http://www.bit-tech.net/hardware/cpus/2008/11/03/intel-core-i7-nehalem-architecture-dive/6>