

MAM

1. Úvod do předmětu

Stanislav Vítek

Katedra radioelektroniky

České vysoké učení technické v Praze

Základní informace o kurzu

Přednášející: Stanislav Vítek

Cvičící: Petr Skalický, Ondřej Nentvich, Josef Krška

Web předmětu: <https://cw.fel.cvut.cz/wiki/courses/b2m37mam/start>

Hodnocení: <https://cw.fel.cvut.cz/wiki/courses/b2m37mam/start#hodnoceni>

2. přednáška

Syntéza obvodového řadiče a architektura procesoru

Hlavní témata

Syntéza obvodového řadiče (převod konečného automatu na hardware)

- Kódování stavů: binární, Grayův kód, kódování jeden-z-n
- Logika následujícího stavu: kombinační obvody pro přechody stavů
- Výstupní logika: vytváření řídicích signálů
- Praktický příklad: řadič vysílače sériové linky UART

Obecné schéma procesoru

- Základní komponenty: načítání, dekodování, vykonávání, zpětný zápis
- Datová cesta: registrový soubor (R0-R15), návrh ALU, rozhraní paměti
- Řídicí jednotka: cyklus instrukce, vytváření řídicích signálů

Praktické aplikace

- Návrh jednoduchého procesoru
- Převod konečného automatu na hardware
- Optimalizace řídicí logiky

3. přednáška

Architektury mikroprocesorů - ARM vs. RISC-V, pipelining

Hlavní témata

RISC vs CISC

- RISC: jednoduché instrukce, pevná délka, architektura načti/ulož
- CISC: složité instrukce, proměnná délka, mikrokód
- Praktické srovnání: ARM proti x86 (výkon, spotřeba, náklady)

Architektura ARM podrobně

- Vývoj rodiny ARM: ARM7, ARM9, Cortex-M, Cortex-A
- Instrukční sady: ARM 32-bitový, Thumb (16-bitový), Thumb-2 (smíšený)
- Organizace registrů a podmíněné vykonávání
- Praktické využití ve vestavěných systémech

Architektura RISC-V

- Instrukční sada s otevřeným zdrojovým kódem: modulární návrh, rozšíření
- Základní instrukční sady: RV32I, RV64I
- Úrovně oprávnění: stroj, supervizor, uživatel
- Ekosystém: nástroje pro vývoj, HW implementace

Implementace pipeline

- Pipeline s 5 stupni: načítání → dekódování → vykonávání → paměť → zpětný zápis
- Hazardy: strukturální, datové (čti-po-zápisu), řídicí
- Řešení: předávání dat, zastavování, předpověď větvení
- Výkon: analýza cyklů na instrukci, kompromisy frekvence hodin

4. přednáška

Adresní prostor a správa paměti

Hlavní témata

Mapa paměti Cortex-M4

- Standardní rozložení paměti: oblasti kódu, paměti SRAM, periferií, externí paměti
- Přesměrování paměti při spuštění a přemístění tabulky vektorů
- Atributy oblastí paměti: normální proti zařízení
- Praktická organizace: flash paměť, SRAM, mapování periferií

Jednotka ochrany paměti

- Zásady jednotky ochrany paměti: ochrana založená na oblastech
- Přístupová oprávnění: práva čtení/zápisu/spouštění
- Konfigurace oblasti: základní adresa, velikost, atributy
- Zpracování chyb: chyby správy paměti

Systémy vyrovnávací paměti a hierarchie paměti

- Hierarchie vyrovnávací paměti: L1, L2, sjednocená vs. rozdělené
- Organizace vyrovnávací paměti: přímé mapování, množinově asociativní
- Zásady vyrovnávací paměti: průchozí zápis, zpětný zápis, nahrazování
- Důsledky pro výkon: hit rates, šířka pásma

5. přednáška

Vnitřní periferie a komunikace s procesorovým jádrem

Hlavní témata

Architektura sběrnic (AMBA)

- Protokoly AMBA: AHB (vysoký výkon), APB (nízká spotřeba)
- Rozhodování sběrnice: na základě priority, kruhové
- Vstup/výstup mapovaný do paměti: přístup k registrům, sémantika nestálosti
- Můstky sběrnic: převod AHB na APB, převod protokolů

Systém přerušení (vnořený vektorový řadič přerušení, NVIC)

- Funkce: úrovně priority, přednostní zpracování, řetězení na konci
- Zpracování přerušení: tabulka vektorů, přepínání kontextu
- Praktické aspekty: návrh obslužných rutin, kritické sekce
- Optimalizace: latence přerušení, vnořování

Řadič přímého přístupu do paměti DMA

- Vlastnosti: přenosy paměť-paměť, přenosy periférií
- Správa kanálů: priorita, rozhodování (arbitrace), konfigurace
- Synchronizace: koordinace procesoru a řadiče

6. přednáška

Programování - od kódu v jazyce C ke strojovému kódu

Hlavní témata

Proces kompilace a optimalizace

- Fáze kompilace: předzpracování, kompilace, sestavování, linkování
- Úrovně optimalizace: -O0 až -O3, -Os pro velikost
- Vytváření kódu: přidělování registrů, plánování instrukcí
- Ladicí informace: DWARF, ladění na úrovni zdrojového kódu

Programování v assembleru ARM

- Kódování instrukcí: 32bitový ARM, 16bitový Thumb
- Zpracování dat: aritmetické, logické, posuvné operace
- Instrukce načítání/ukládání: režimy adresování, zarovnání
- Instrukce větvení: podmíněné skoky, volání funkcí

Konvence volání (AAPCS)

- Standard AAPCS: použití registrů, předávání parametrů
- Správa zásobníku: rámce zásobníku, místní proměnné
- Prolog/epilog funkce: ukládání/obnovování registrů
- Optimalizace: listové funkce, ocasní volání

Smíšené programování v C a assembleru

- Vložený assembler: syntaxe GCC, omezení
- Vnitřní funkce kompilátoru: operace SIMD, systémové instrukce
- Paměťové bariéry: záruky pořadí, volatilita
- Úvahy o výkonu

7. přednáška

Časovače a systémy pulzně-šířkové modulace

Hlavní témata

Architektura časovače a správa hodin

- Typy časovačů: základní, obecné, pokročilé
- Zdroje hodin: vnitřní, vnější, předdělíče
- Režimy časovače: jednorázový, nepřetržitý, řízený
- Synchronizace: řetězení časovačů, master-slave

Vytváření pulzně-šířkové modulace a řízení motorů

- Zásady: poměr střídý, frekvence, rozlišení
- Režimy: zarovnání na hranu, zarovnání na střed
- Vícekanálová modulace: fázové vztahy, dead time
- HW vs. SW PWM

Pokročilé funkce časovačů

- Komplementární výstupy: vkládání mrtvého času, funkce přerušení
- Rozhraní kodéru: kvadrurní dekodování, snímání polohy
- Zachycení vstupu: měření šířky pulzu, frekvence
- Porovnání výstupu: přesné časování, vytváření průběhů

Praktické aplikace

- Řízení motorů: bezkartáčové stejnosměrné motory, krokové motory
- Řízení servomotorů: zpětná vazba polohy, řízení PID
- Měření: počítadla frekvence, časový interval
- Správa napájení: spínané regulátory, stmívání

8. přednáška

Analogově-číslicové a číslicově-analogové převodníky a analogové rozhraní

Hlavní témata

Zásady analogově-číslicového převodníku a konfigurace

- Charakteristiky: rozlišení, rychlost vzorkování, přesnost
- Režimy převodu: jednorázový, nepřetržitý, prohledávací, vložený
- Referenční napětí: vnitřní, vnější, VDDA
- Úvahy o šumu: efektivní počet bitů, odstup signálu od šumu, celkové harmonické zkreslení

Vícekanálové snímání a přímý přístup do paměti

- Sekvencování kanálů: pravidelná skupina, přiřazení pořadí
- Optimalizace času vzorkování: přizpůsobení impedance zdroje
- Začlenění přímého přístupu: kruhové vyrovnávací paměti, snížení přerušení
- Současné vzorkování: režim dvojitého převodníku

Číslicově-analogový převodník a analogový výstup

- Architektura: žebřík R-2R, delta-sigma
- Výstupní režimy: povolená/zakázaná vyrovnávací paměť, tvarování šumu
- Vytváření průběhů: sinusové vlny, libovolné průběhy
- Převodník řízený přímým přístupem: nepřetržitý výstup

Úprava signálu a nejlepší postupy

- Analogový přední stupeň: zesílení, filtrování, ochrana
- Proti-aliasing: analogové filtry, převzorkování
- Kalibrace: korekce posunu, zesílení, teplotní kompenzace
- Úvahy o elektromagnetické kompatibilitě: stínění, uzemnění, rozvržení

9. přednáška

Komunikační protokoly a rozhraní

Hlavní témata

Univerzální asynchronní přijímač-vysílač - implementace a optimalizace

- Hardwarová implementace: vytváření přenosové rychlosti, převzorkování
- Přerušení proti přímému přístupu: srovnání výkonu, vyrovnávání
- Zpracování chyb: chyby rámcování, parity, přetečení
- Řízení toku: RTS/CTS, softwarové řízení toku

Protokoly sériového periferního rozhraní a inter-integrovaných obvodů

- Protokol sériového rozhraní: polarita/fáze hodin, více podřízených
- Protokol inter-integrovaných obvodů: rozhodování adres, natahování hodin
- Začlenění přímého přístupu: snížení zátěže procesoru
- Úvahy o více hlavních

Implementace univerzální sériové sběrnice

- Zásobník zařízení: výčet, popisovače, koncové body
- Třídy: komunikační zařízení, lidské rozhraní, velkokapacitní úložiště
- Správa napájení: napájené ze sběrnice proti samonapájené
- Ladění: analyzátory protokolů

Ethernet a vysokorychlostní komunikace

- Fyzická/řídící vrstva: zpracování rámců, správa vyrovnávací paměti
- Sběrnice řadiče oblastní sítě: automobilové aplikace, zpracování chyb
- Bezdrátové protokoly: úvahy o začlenění
- Optimalizace výkonu: slučování přerušení, nulové kopírování

10. přednáška

Operační systémy reálného času

Hlavní témata

Koncepty reálného času a formální definice

- Formální definice: tvrdý/měkký reálný čas, hranice kolísání
- Časové vlastnosti: termín, perioda, doba vykonávání
- Charakteristiky: deterministické chování, založené na prioritě
- Teorie planovatelnosti: Liu & Layland limit

Algoritmy plánování a analýza planovatelnosti

- Analýza monotónní rychlosti: optimální přiřazení pevné priority
- Nejdříve nejbližší termín: optimalita dynamické priority
- Analýza času odezvy: holistická analýza, doba blokování
- Inverze priority: dědičnost priority, protokoly stropu

Synchronizace a meziprocesová komunikace s formálním ověřováním

- Primitiva synchronizace: formální sémantika, správnost
- Detekce zablokování: algoritmus bankéře, grafy přidělování zdrojů
- Kontrola modelu: modely UPPAAL, ověřování časování
- Kompoziční ověřování: uvažování předpoklad-záruka

Správa paměti a přepínání kontextu

- Analýza zásobníku: nejhorší doba vykonávání, detekce přetečení zásobníku
- Přidělování paměti: statická analýza, fondy paměti
- Přepínání kontextu: formální analýza časování
- Ověřené optimalizace

11. přednáška

Správa napájení a návrh s nízkou spotřebou

Hlavní témata

Základy spotřeby energie

- Složky spotřeby: dynamická, statická, vstupně-výstupní
- Oblasti napájení: jádro, periferie, vždy zapnuté
- Techniky měření: proudové sondy, profilování spotřeby
- Odhad životnosti baterie: kapacita, vybíjecí křivky

Režimy spánku a mechanismy probuzení

- Režimy spánku STM32: spánek, zastavení, pohotovost, vypnutí
- Uchování stavu: paměť RAM, registry, stav periférií
- Zdroje probuzení: přerušení, události, hodiny reálného času, vnější
- Latence probuzení: čas do plného provozu

Správa hodin a dynamické škálování napětí a frekvence

- Uzavírání hodin: řízení hodin periferií, dynamické uzavírání
- Správa fázového závěsu: doba spuštění, škálování frekvence
- Dynamické škálování napětí/frekvence
- Optimalizace stromu hodin

Vzory návrhu s nízkou spotřebou

- Událostmi řízené programování: stavové automaty, řízené přerušením
- Autonomie periferií: přímý přístup do paměti, hardwarové stavové automaty
- Koncepty senzorového uzlu: vyhrazené procesory s nízkou spotřebou
- Získávání energie: solární, kinetické, tepelné zdroje

12. přednáška

Algoritmy číslícového zpracování signálů a optimalizace

Hlavní témata

Základy číslicového zpracování signálů a aritmetika s pevnou řádovou čárkou

- Aritmetika s pevnou řádovou čárkou: formát Q, saturace, přetečení
- Implementace filtrů: FIR, IIR, biquad sekce
- Konvoluce: lineární, kruhová, překrývání-sčítání
- Okenní funkce: Hamming, Hanning, Blackman

Implementace a optimalizace rychlé Fourierovy transformace

- FFT základ-2: decimace v čase/frekvenci
- Optimalizace paměti: výpočet na místě, bit-reversal
- Otočné faktory: vytváření, optimalizace úložiště
- FFT reálných hodnot: zlepšení účinnosti

Operace SIMD a instrukce násobení-sčítání

- SIMD Cortex-M4: zabalená aritmetika, duální 16bitové operace
- Instrukce SIMD: SADD16, SSUB16, SMLAD, SMUAD
- Vektorizace: podpora kompilátoru, ruční optimalizace
- Měření výkonu: počítání cyklů

Aplikace číslicového zpracování signálů v reálném čase

- Zpracování zvuku: filtry, efekty, komprese
- Řízení motorů: polně orientované řízení, prostorová vektorová modulace
- Komunikace: modulace, demodulace, oprava chyb
- Fúze senzorů: Kalmanovy filtry, komplementární filtry

13. přednáška

Strojové učení ve vestavěných systémech

Hlavní témata

Strojové učení a neuronové sítě na mikropočítačích

- Strojové učení na mikropočítačích: omezení, paměťové limity
- Základy neuronových sítí: perceptron, dopředné sítě
- Kvantizace: 8bitová, 16bitová celočíselná aritmetika
- TensorFlow Lite Micro: rámec, nasazení modelu

Techniky optimalizace pro strojové učení ve vestavěných systémech

- Komprese modelu: prořezávání (prunning), sdílení vah, destilace
- Implementace s pevnou řádovou čárkou: trénování s ohledem na kvantizaci
- Optimalizace paměti: operace na místě
- CMSIS-NN: optimalizovaná jádra pro ARM Cortex-M

Umělá inteligence na okraji a hardwarová akcelerace

- Dedikované AI akcelerátory: neural processing units (NPU)
- Optimalizace SIMD: vektorizované operace
- Vlastní instrukce: rozšíření DSP, operace násobení-sčítání
- Heterogenní výpočty: koordinace procesor+grafický procesor+jednotka zpracování neuronů

Nové technologie a budoucí trendy

- Neuromorfní výpočty: sítě s bodovými neurony, řízené událostmi
- Kvantové výpočty: kvantové algoritmy, kvantové snímání
- Přibližné výpočty: aplikace tolerantní k chybám
- Budoucí trendy: rozšíření umělé inteligence RISC-V, architektury chipletů

14. přednáška

Bezpečnost a šifrování ve vestavěných systémech

Hlavní témata

Bezpečnostní hrozby a formální bezpečnostní modely

- Formální bezpečnostní modely: Dolev-Yaov model, výpočetní modely
- Taxonomie útoků: pasivní proti aktivním útokům, modelování hrozeb
- Bezpečnostní vlastnosti: důvěrnost, integrita, dostupnost
- Formální ověřování: ověřování protokolů, bezpečnostní důkazy

Bezpečné spuštění (boot) a řetězec důvěry

- Řetězec důvěry: formální modely důvěry, přenosná důvěra
- Číslicové podpisy: matematické základy, eliptické křivky
- Ověřování certifikátů: infrastruktura veřejného klíče, ověřování řetězce certifikátů
- Bezpečné úložiště: hardwarové bezpečnostní moduly, správa klíčů

Šifrovací algoritmy a formální ověřování

- Symetrické šifrování: formální specifikace AES, bezpečnost režimů
- Asymetrické šifrování: bezpečnostní předpoklady RSA, eliptické křivky
- Hašovací funkce: odolnost proti kolizím, formální vlastnosti
- Analýza šifrovacích protokolů

Postranní kanálové útoky a protiopatření

- Modely útoků: útoky na časování, formální modely analýzy spotřeby
- Protiopatření: algoritmy s konstantním časem, maskovací schémata
- Hardwarová bezpečnost: TrustZone, bezpečné enklávy