

## Číslicový obvod můžeme realizovat:

- ❖ Klasickou logikou MSI a LSI – na ústupu
- ❖ PLD - (CPLD, LCA, FPGA)
- ❖ Procesory
  - Jednočipovými
  - Signálovými
  - VLIW

## Volbu ovlivňuje:

♣ Složitost řešení

♣ Spotřeba

♣ Rychlosti odezvy

♣ Ceně

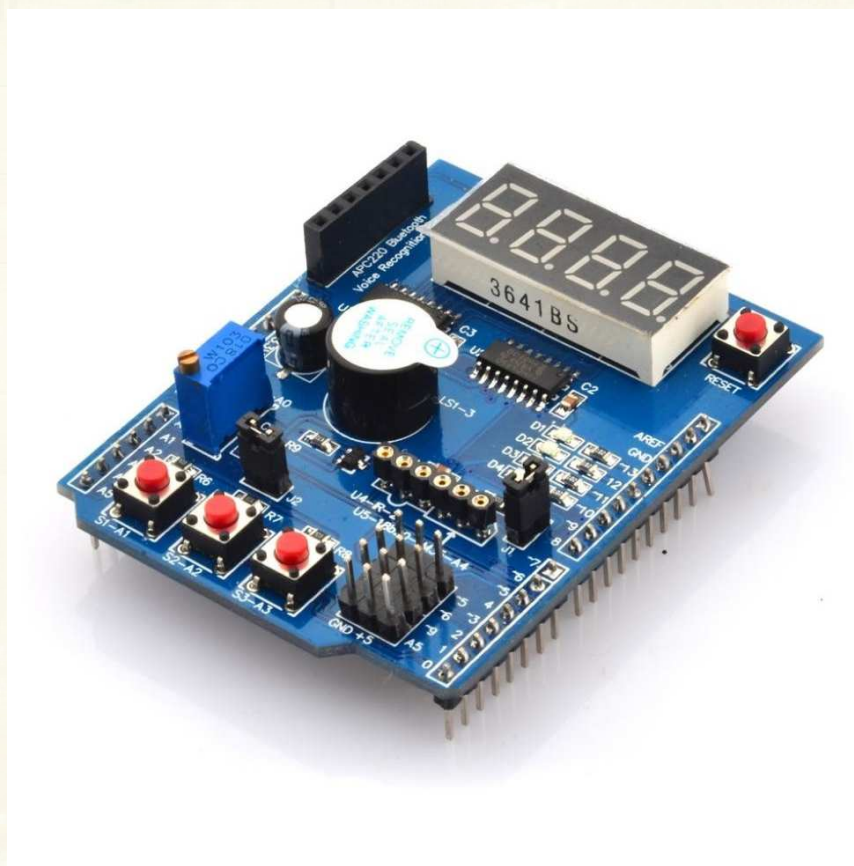
## K návrhu procesorové jednotky potřebujeme tyto znalosti:

- ❖ Základy LKO a LSO (DIT)
- ❖ Jazyk C a Assembler (Programování, MAM)
- ❖ Základy mikroprocesorové techniky (MAM)
- ❖ Architekturu daného procesoru (MAM)

# OBVODOVÁ REALIZACE LSO V PLD

## Cvičení 1 až 4 – realizace úloh na PLD

**Cíl:** Realizace sériově ovládaného dynamického displeje



Modul je vývodově kompatibilní s PLD DE10\_Lite i s vývojovými deskami s procesory ARM – NUCLEO.

**Výhoda:** Možnost srovnání obvodového a procesorového řešení

### Cvičení 1 až 4 – co budeme potřebovat k řešení úloh na PLD

- **Návrh čítače** – binárního, dekadického
- **Využití funkce dekodéru** – 1 ze 4
- **Použití multiplexoru** – výběr jedné hodnoty ze čtyřech
- **Návrh převodníku BCD-7 segmentů** – návrh LKO
- **Návrh řadiče** – obvodového, mikroprogramovatelného
- **Využití funkce posuvného registru**
  - tvorba sériové posloupnosti
- **Aplikace paměťové funkce** – registry, latch, paměť
- **Přenos po společných vodičích** – sběrnice

S využitím těchto funkcí se seznámíme v návrhovém **Quartus II**

## VÝVOJOVÉ PROSTŘEDÍ QUARTUS II

- ❖ Vytvoření projektu (File – New Project Wizard) – Next – Working directory – Name project – Next – Device – Next – Finish
- ❖ Nakreslení schéma (File – New – Block Diagram/Schematic File)
- ❖ Hradla (Primitives – Logic) a obvody TTL (Others – Maxplus2)
- ❖ Vstupy (Primitives – Inputs), Výstupy (Primitives – Output)
- ❖ Překlad, přiřazení vývodů (Pin Planer), Simulace
- ❖ Kreslení složitějších schémat, kombinace typů souborů - AHDL, schéma, VHDL, použití TTL obvodů.
- ❖ Vytvořené schéma má příponu gdt.
- ❖ Zápis v HDL jazyce (VHDL File)
- ❖ State machine file
- ❖ Univerzitní simulátor (Funkční, časová – pro FPGA není)

## OVLÁDÁNÍ LOGICKÉHO OBVODU $\mu$ P

- ❖ Návrh LKO schématem v prostředí Quartus II
- ❖ Překlad návrhu, vytvoření Univerzitní simulace, grafická interpretace vstupních signálů pro simulaci, simulace funkční a časová.
- ❖ Návrh LSO z TTL obvodů schématem a simulace jeho chování.
- ❖ Stanovení časových parametrů pro jeho správnou činnost z katalogu jednotlivých logických řad.
- ❖ Programová realizace LKO
- ❖ Programové ovládání LSO TTL obvodů