

## A/D PŘEVODNÍK NA PROCESORU ARM – OBECNĚ

Procesor ARM je vybaven 12-bitovým A/D převodníkem s postupnou aproximací, ke kterému můžeme připojit až 42 multiplexovaných kanálů tvořených 40 externími a dvěma interními zdroji signálu.

- **A/D převod** může být v jednoduchém, spojitém, snímacím nebo diskontinuálním režimu.
- **Výsledek** může být uložen se zarovnáním doleva nebo doprava.
- **Analogový hlídač** umožňuje detekovat překročení uživatelem definované horní a dolní prahové hodnoty vstupního napětí.
- **Převod** je vždy prováděn maximální frekvencí systémových hodin. Během převodu je výrazně snížena spotřeba procesoru.
- **Převod** může být naprogramován na 12, 10, 8 nebo 6 bitový.
- **Na konci** pravidelných nebo vložených převodů může být generováno přerušení.
- **Ve snímacím režimu (SCAN)** můžeme zrealizovat převody v naprogramovaném pořadí.

## A/D PŘEVODNÍK NA PROCESORU ARM – OBECNĚ

- **Pro každý kanál** můžeme stanovit individuální čas vzorkování.
- **Převod** může být odvozen od vzestupné nebo sestupné hrany externího signálu. Doba převodu A/D je 1  $\mu$ s při kmitočtu 16 MHz a až 4  $\mu$ s při 4 MHz nezávisle na hodinovém kmitočtu APB.
- **Při plné rychlosti** musí být ADC napájen v rozsahu 2,4 až 3,6 V. Pro nižší rychlosti 1,8V. Vstupní napětí převodníku musí ležet v intervalu  $\pm V_{REF}$ .
- Procesor je vybaven zdrojem **referenčního napětí**  $V_{REFINT}$  o typické hodnotě 1,21V (1,18 ÷ 1,24V). Pro **přesnější měření** si nejprve změříme hodnotu referenčního napětí  $V_{REFINT\_DATA}$ , ke které provedeme přepočítání naměřené hodnoty s  $V_{REFINT} = 1.21V$ .
- **Pro přesná měření** využijeme v procesoru uloženou kalibrovanou hodnotu napěťové reference  $V_{REFINT\_CAL}$  při 30°C a  $V_{DDA} = 3.3 V$  v adresovém prostoru 0x1FFF7A2A ÷ 0x1FFF7A2B. Změřením aktuální hodnoty napěťové reference v kanálu 17 získáme hodnotu  $V_{REFINT\_DATA}$ .

- **Hodnotu neznámého napětí** pak vypočteme ze vztahu

$$V_x = \frac{3,3 * V_{refint\_cal} * ADC\_data_x}{V_{refint\_data} * FULL\_scale}$$

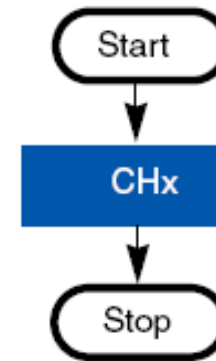
Kde  $ADC\_data_x$  je změřená hodnota napětí v kanále  $x$  a  $FULL\_scale$  je největší hodnota pro nastavený bitový rozsah 12 bitů ( $2^{12}-1=4095$ ) nebo pro 8 bitů ( $2^8-1=255$ ).

- **Kompensace referenčního napětí v závislosti na teplotě.** Pro opravdu přesná měření je třeba korigovat hodnotu referenčního napětí v závislosti na teplotě. V takovém případě stanovíme teplotu pomocí teplotního čidla a provedeme korekci na změřenou teplotu. Závislost není výrobcem specifikována, garantovaná odchylka je maximálně 10mV v celém rozsahu teplot.

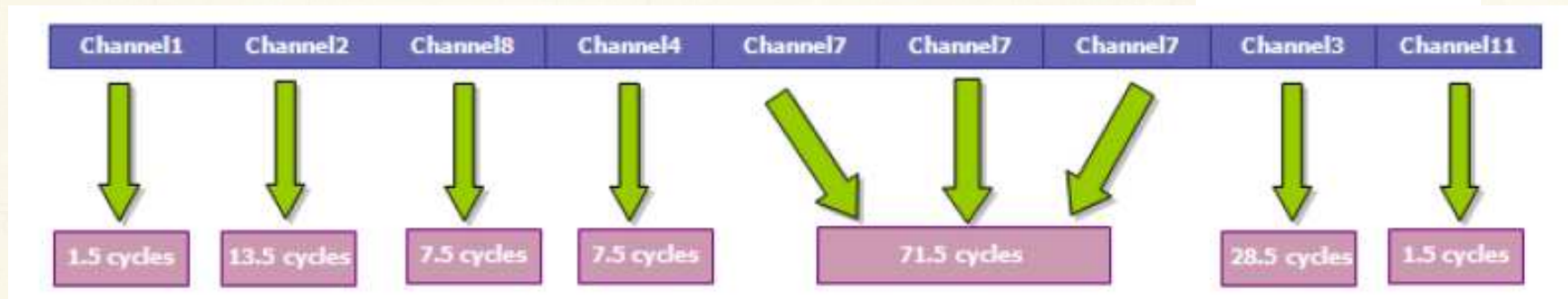
# A/D PŘEVODNÍK NA PROCESORU ARM – OBECNĚ

## ○ Jednoduchý A/D převod

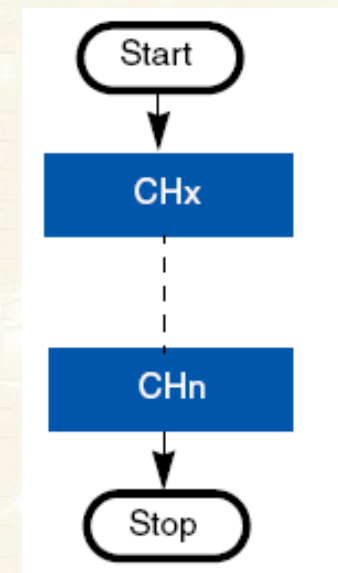
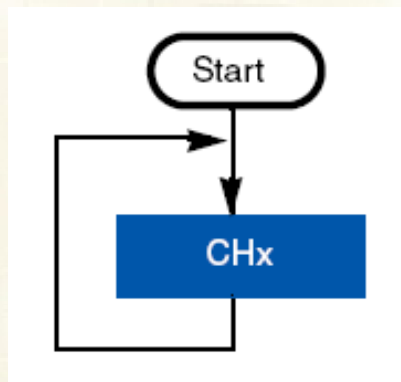
Single-channel, single conversion mode



Multichannel (scan), single conversion mode



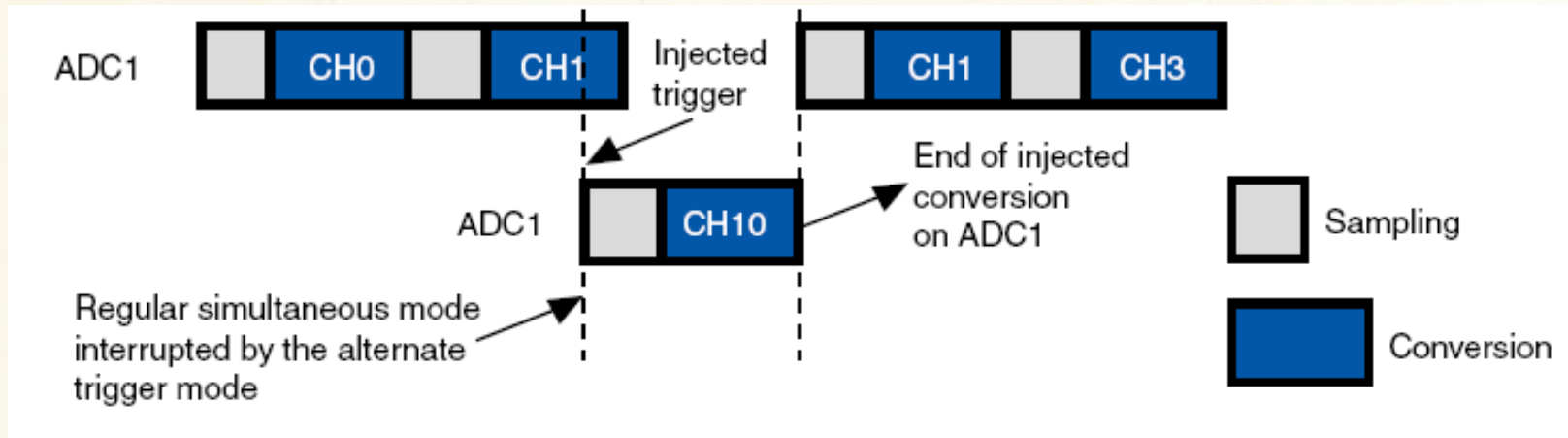
Single-channel,  
continuous conversion mode



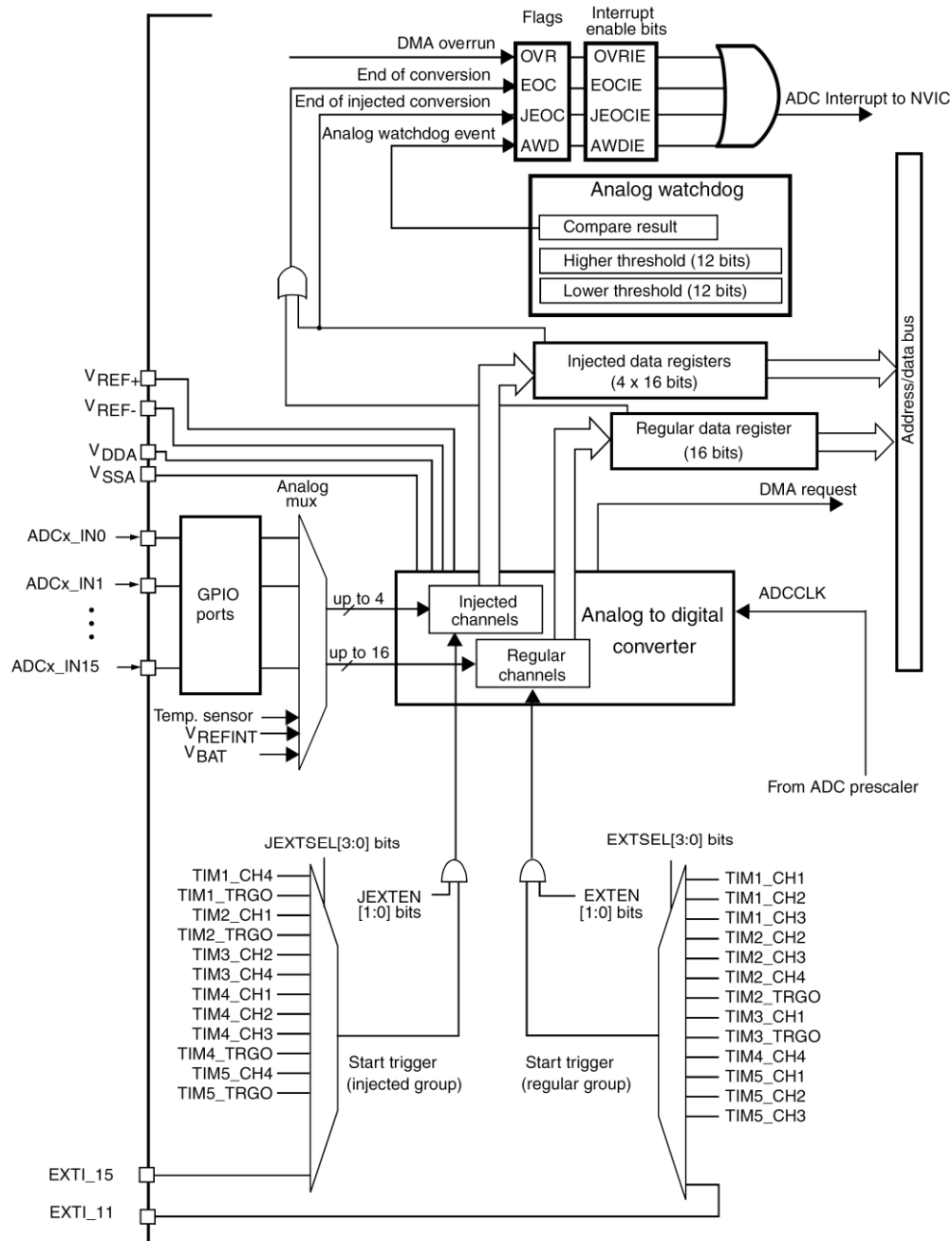


# A/D PŘEVODNÍK NA PROCESORU ARM – OBECNĚ

## ○ Injektovaný převodní mód



# A/D PŘEVODNÍK NA PROCESORU ARM F401 – OBECNĚ



Procesor má 16 multiplexovaných kanálů organizovaných do regulární a injektované skupiny. Skupina se skládá ze sekvence převodů jednotlivých kanálů v naprogramovaném pořadí.

Regulární skupina až 16 kanálů v pořadí určeném registry ADC\_SQRx a počtem kanálů v registru ADC\_SQR1.

Injektovaná skupina má 4 kanály konfigurované registrem ADC\_JSQR.

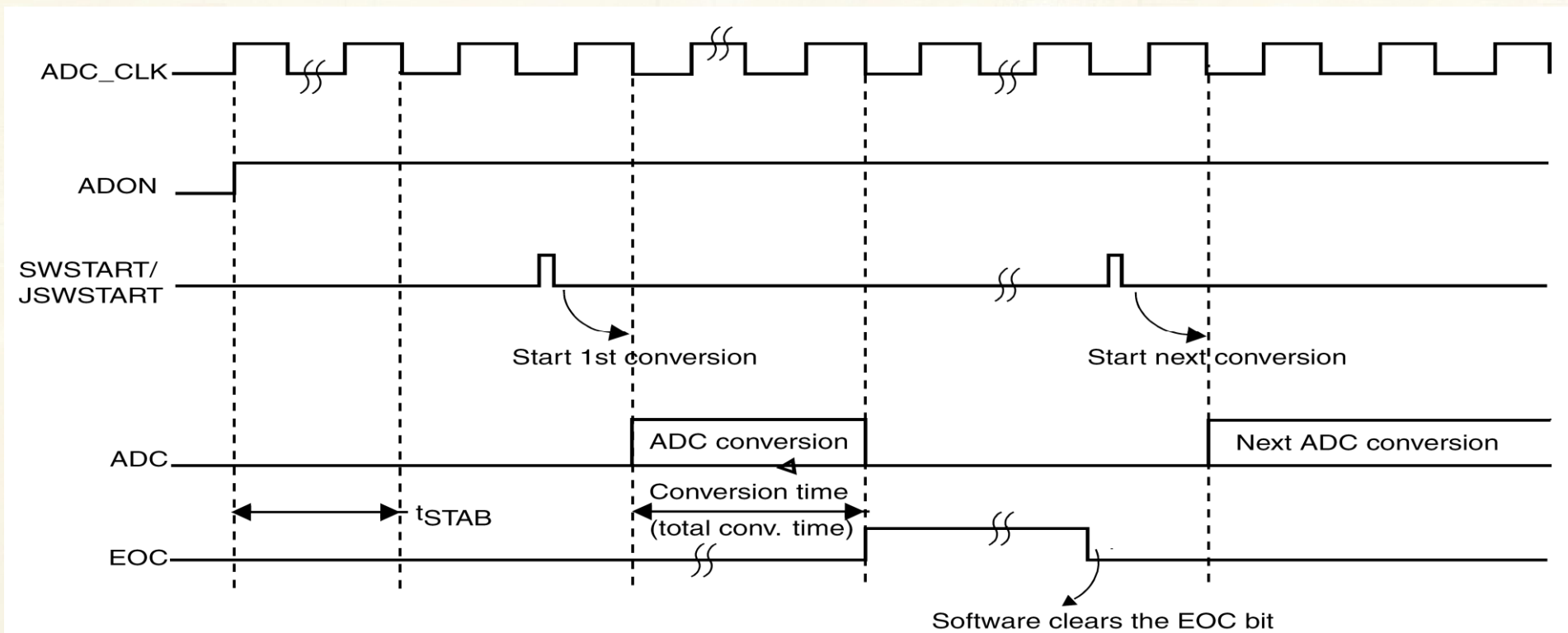
Kanál 17 – interní reference

Kanál 18 – měření baterie VBAT a teplotní senzor.

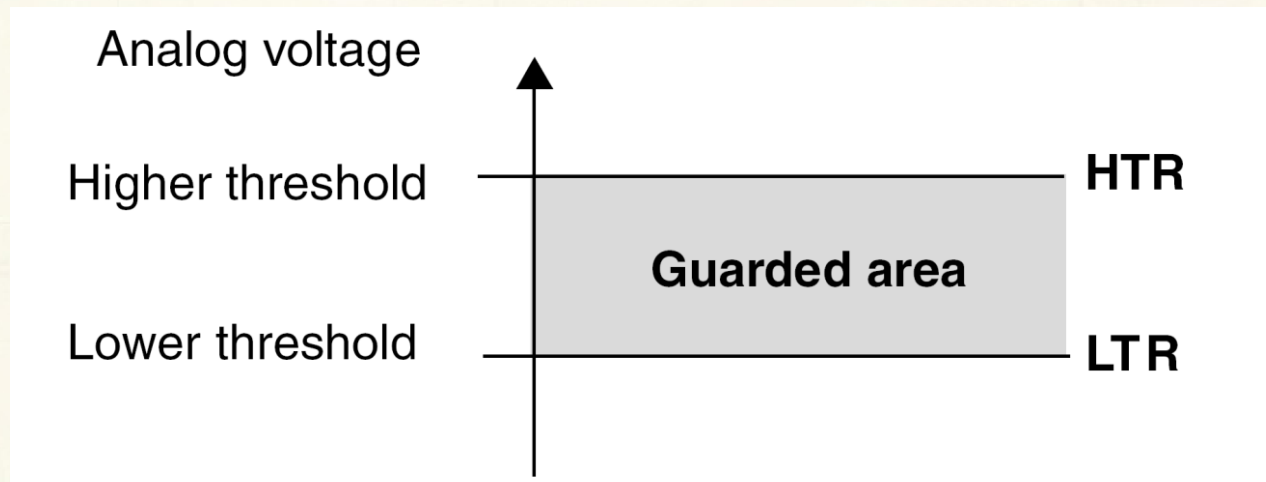
## A/D PŘEVODNÍK NA PROCESORU ARM – OBECNĚ

**Single conversion mód** – jeden převod při bitu  $CONT=0$  spuštěný SWSTART bitem v ADC\_CR2 nebo JSWSTART pro injektovaný kanál. Převedená hodnota v ADC\_DR registru oznámená ukončením převodu EOC a příznakem přerušení EOCIE.

**Continuous conversion mode** – pro  $CONT=1$  spuštěný stejně a indikovaný po každém převodu stejně jako single mód. Časování převodů je zobrazeno na obrázku.



**Analogový watchdog** – umožňuje indikovat ADC převod napětí, které je mimo stanovený rozsah napětí. V takovém případě je při převodu nastaven bit AWD. Meze se stanovují ve spodních 12 bitech registrů ADC\_HTR a ADC\_LTR. Přerušení se povoluje bitem AWDIE v ADC\_CR1 registru.



**Skenovací mód** – je nastaven bitem SCAN v ADC\_CR1 registru. Po nastavení provádí převod všech zvolených kanálů. Po ukončení převodu pokračuje v převodu následujícího kanálu. Po ukončení skupiny pokračuje od prvního kanálu pokud je nastaven bit CONT.



## A/D PŘEVODNÍK NA PROCESORU ARM – OBECNĚ

Je-li nastaven bit DMA, pak DMA kontrolér zajišťuje přenos převedených hodnot skupiny do SRAM po každém převodu. Bit EOC je nastaven v registru ADC\_SR:

- Na konci každé skupiny převodů při vynulovaném bitu EOCS.
- Na konci každého převodu kanálu ve skupině, pokud EOCS=1.

**Programovatelný čas vzorkování kanálu** - ADC vzorkuje vstupní napětí po určitém počtu cyklů ADCCLK, které lze upravit pomocí bitů SMP [2:0] v registrech ADC\_SMPR1 a ADC\_SMPR2. **Každý kanál může mít jinou dobu vzorkování.** Celková doba převodu se vypočítá takto:  $T_{conv} = \text{doba vzorkování} + 12 \text{ cyklů}$ .

**Režim rychlé konverze** – je dán nejkratší dobou vzorkování kanálu (3 cykly) a případně snížením přesnosti převodu. Bity RES jsou slouží k výběru počtu bitů dostupných v datovém registru. Minimální doba převodu je pro každé rozlišení následující:

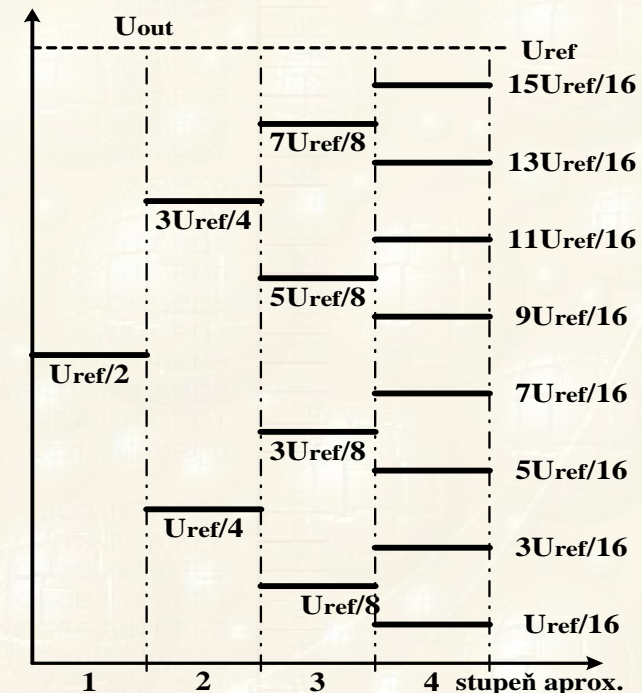
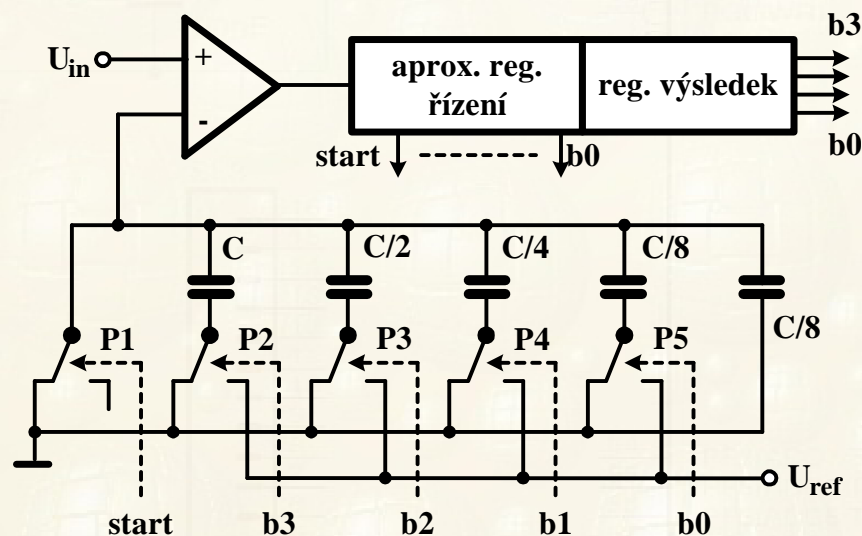
- 12 bitů:  $3 + 12 = 15$  cyklů ADCCLK,
- 10 bitů:  $3 + 10 = 13$  cyklů ADCCLK,
- 8 bitů:  $3 + 8 = 11$  cyklů ADCCLK
- 6 bitů:  $3 + 6 = 9$  cyklů ADCCLK.

# A/D PŘEVODNÍK NA PROCESORU ARM – S POSTUPNOU APROXIMACÍ

Na obrázku je ideové schéma převodníku s postupnou aproximací. Ve skutečnosti je na vstupu kapacita, představující obvod S/H, která se účastní převodu ve struktuře s přeléváním náboje viz. přednáška.

## ➤ Chování vstupu převodníku ARM.

- Vliv doby vzorkování na aperturové zkreslení.
- Vliv přepínání (multiplexování) kanálů.
- Omezení frekvenčního rozsahu vstupního napětí.
- Vliv vzorkovacího kmitočtu a frekvence vzorkovaného signálu.

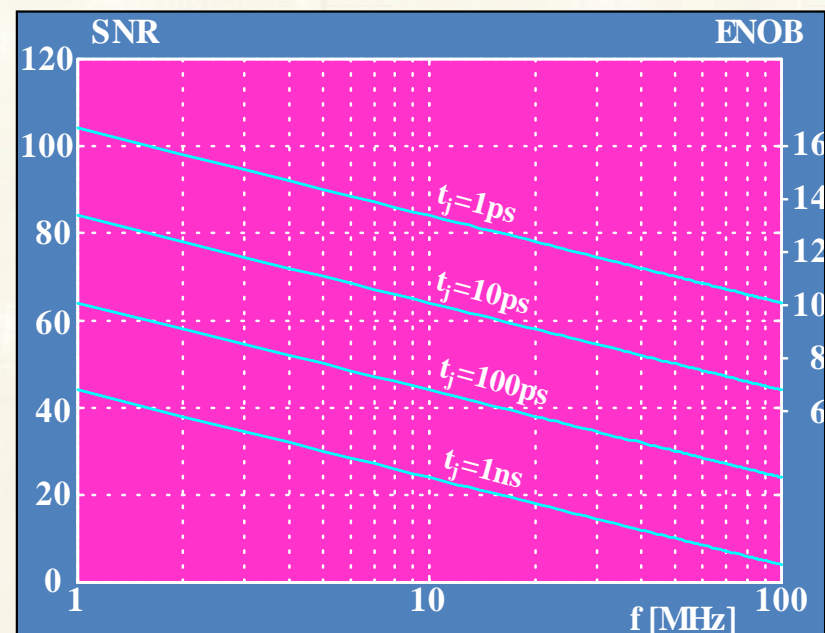
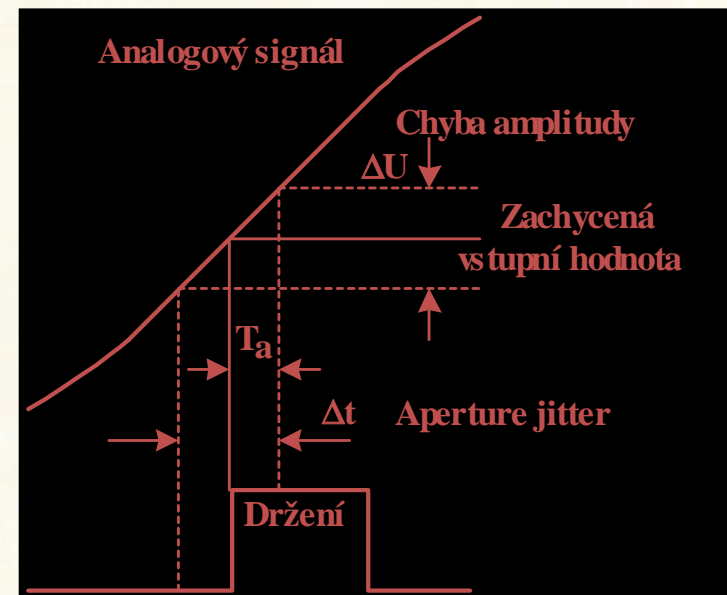


## VLIV APERTUROVÉHO ZKRESLENÍ

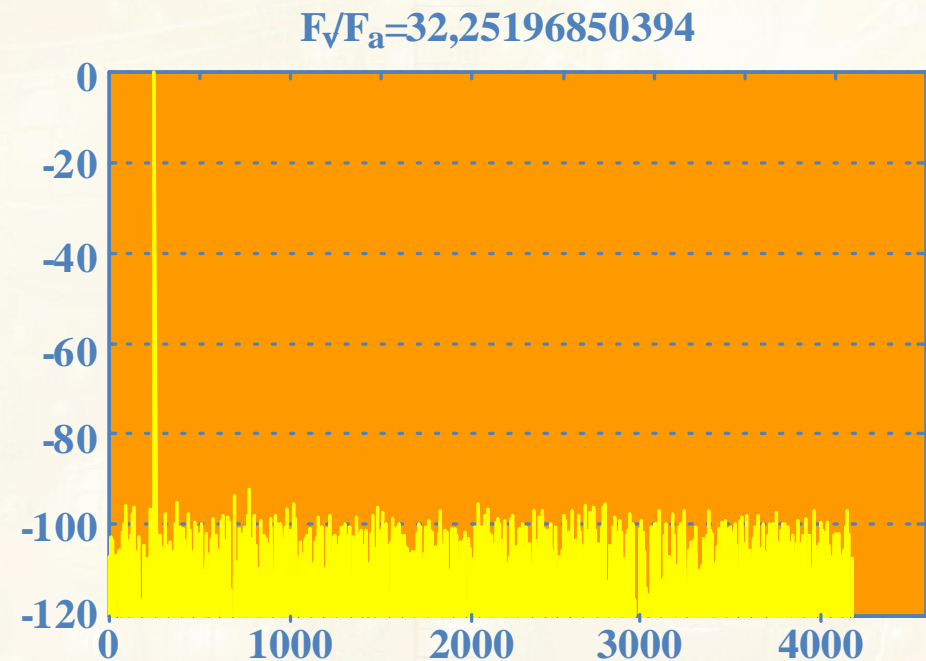
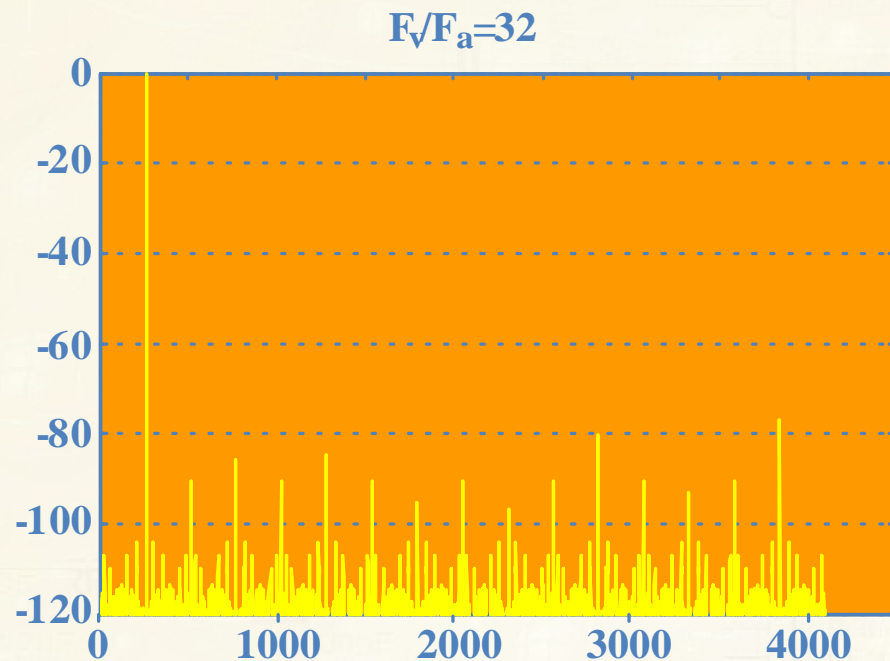
Pokles SNR A/D převodníku se vstupním kmitočtem lze vydedukovat z obrázku. Jev se nazývá doba odběru vzorku  $T_a$  a způsobuje při vzorkování časově proměnného signálu s časovou změnou  $du/dt$  chybu

$$du_a = \frac{du}{dt} \cdot T_a$$

Stejné problémy vytváří i nestabilita (nepokoj) vzorkovacího kmitočtu, který způsobuje, že neodebíráme signál v přesně definovaných okamžicích, ale s určitým zpožděním nebo předstihem. Obě změny potom degradují poměr SNR jak vyplývá z obrázku.



# VLIV POMĚRU KMITOČTŮ VZORKOVÁNÍ A VZORKOVANÉHO

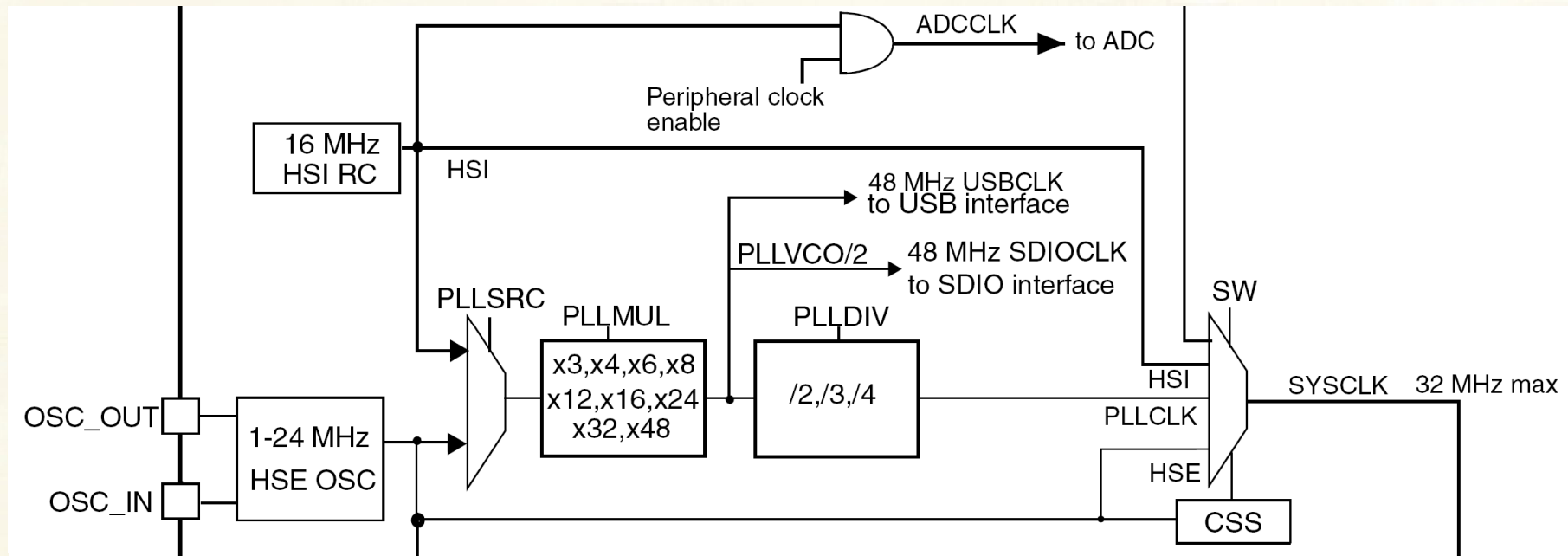


Digitalizace harmonického signálu soudělným vzorkovacím kmitočtem vede k tomu, že ze signálu odbíráme stále stejné hodnoty zasažené stejnou kvantizační chybou. Na druhém obrázku je situace zobrazena pro necelistvý poměr obou kmitočtů. Pokud není přítomen šum, může se tento jev nepříznivě projevit v poměru SFDR.



## A/D PŘEVODNÍK NASTAVENÍ

Hodinový signál pro A/D převodník je vyvedený přímo z oscilátoru HSI o kmitočtu 16MHz. Jestliže povolíme hodiny pro převodník, může být jeho kmitočet vydělen hodnotou 1, 2 nebo 4 bity **ADCPRE** v **ADC\_CCR**.



# A/D PŘEVODNÍK INICIALIZACE

```
void Inicializace_ADC(void)
{
    // Inicializace HSI hodin je již v SystemCoreClockSetHSI
    // RCC->CR |= ((uint32_t)RCC_CR_HSION);
    // setbit(RCC->CR, 0); // Povolení HSI
    // while ((RCC->CR & RCC_CR_HSIRDY) == 0);
    // while (!getbit(RCC->CR, 1)); // Čekej až bude HSI stabilní
    // Inicializace ADC

    RCC->APB2ENR |= RCC_APB2ENR_ADC1EN;
    // setbit(RCC->APB2ENR, 8); // Povolení hodin pro ADC1
    ADC->CCR &= ~ADC_CCR_TSVREFE; // Zakázání teplotního senzoru
    ADC->CCR |= ADC_CCR_ADCPRE_1; // Předdělič ADC = HSI/4
    ADC1->SQR1 &= ~ADC_SQR1_L; // Jeden převod
    ADC1->SQR5 &= ~ADC_SQR5_SQ1; // Všechny převody z kanálu 0 (tj. PA_0)
    // clearbit(ADC1->SQR3, 0); // 1st conversion in regular sequence will be from
    // channel 0
    // clearbit(ADC1->SQR3, 1); // reset state - all conversions from channel0 (PA_0)
    // clearbit(ADC1->SQR3, 2); // this is just an example
    // clearbit(ADC1->SQR3, 3);
    // clearbit(ADC1->SQR3, 4);

#ifdef BIT12
    ADC1->CR1 &= ~ADC_CR1_RES // 12 bitová konfigurace
    // clearbit(ADC1->CR1, 24); // 12-bit resolution (Tconv = 15 ADCCLK cycles)
    // clearbit(ADC1->CR1, 25); // Reset state
#endif
    ADC1->CR2 &= ~ADC_CR2_ALIGN; // Zarovnání doprava
    // clearbit(ADC1->CR2, 11); // Right alignment, reset state
#ifdef HISAMP
    ADC1->SMPR3 |= ADC_SMPR3_SMP0 // Vzorkování každé 480 cykly
    // setbit(ADC1->SMPR2, 0); // channel0 sample rate: 480 cycles
    // setbit(ADC1->SMPR2, 1);
    // setbit(ADC1->SMPR2, 2);
#endif
    ADC1->CR2 |= ADC_CR2_ADON; // Spuštění ADC převodníku
}
```

# ZAPOJENÍ ČTYŘMÍSTNÉHO DYNAMICKY OVLÁDANÉHO DISPLEJE

Čtyřmístný 7 segmentový displej se společnými anodami je ovládán dvěma obvody 74595 kaskádně zapojenými. Do obvodů se informace ukládá bit po bitu přes sériový vstup (IO vývod 14, Nucleo-PB8) následovaný náběžnou hranou hodinového impulsu SRCLK (IO vývod 11, Nucleo-PA8). Po zapísání všech 16 bitů se obsah posuvných registrů překopíruje náběžnou hranou RCLK (IO vývod 12, Nucleo-PB5).

