

VÝVOJOVÉ PROSTŘEDÍ QUARTUS II

- ❖ Vytvoření projektu (File – New Project Wizard)
 - Next – Working directory – Name project – Next – Device – Next - Finish
- ❖ Nakreslení schéma (File – New – Block Diagram/Schematic File)
- ❖ Hradla (Primitives – Logic) a obvody TTL (Others – Maxplus2)
- ❖ Vstupy (Primitives – Inputs), Výstupy (Primitives – Output)
- ❖ Překlad, přiřazení vývodů (Pin Planer), Simulace
- ❖ Kreslení složitějších schémat, kombinace typů souborů - AHDL, schéma, VHDL.
- ❖ Vytvořené schéma má příponu gdt.
- ❖ Zápis v HDL jazyce (VHDL File)
- ❖ State machine file
- ❖ Univerzitní simulátor (Funkční, časová – pro FPGA není)

OVLÁDÁNÍ LOGICKÉHO OBVODU μ P

- ❖ Návrh LKO schématem v prostředí Quartus II
- ❖ Překlad návrhu, vytvoření Univerzitní simulace, grafická interpretace vstupních signálů pro simulaci, simulace funkční a časová.
- ❖ Návrh LSO z TTL obvodů schématem a simulace jeho chování.
- ❖ Stanovení časových parametrů pro jeho správnou činnost z katalogu jednotlivých logických řad.
- ❖ Programová realizace LKO
- ❖ Programové ovládání LSO TTL obvodu