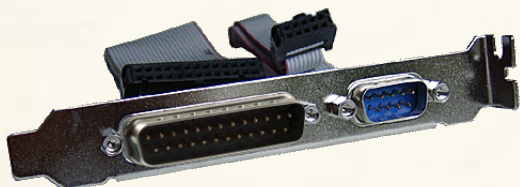
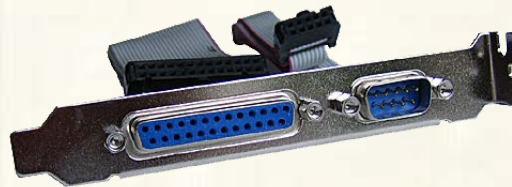


RS232 (TIA/EIA-232-F)

- ✚ Historické (1962, revize C pochází z roku 1969, revize F 1997) univerzální periferní sériové rozhraní
- ✚ Maximální doporučená rychlost 20 kbit/s, PC implementace 115 200 b/s, specifické implementace i více
- ✚ Maximální dosah 15 m (*revize C*), často je udáváno 25 m, dle revize F je omezen maximální kapacitancí kabelů 2500 pF; s kabely s nízkou kapacitancí je možné dosáhnout až několikrát větší vzdálenosti (900 m při rychlosti 2.4 kBaudu); pokud potřebujeme větší dosah, můžeme použít konvertor na proudovou smyčku 20 mA (až 6 km), nebo použít rozhraní RS-422, nebo RS-485
- ✚ Asynchronní přenos dat, každá strana má svůj generátor hodin, který se musí při přenosu každého bajtu synchronizovat
- ✚ V minulosti bylo toto rozhraní běžně používáno pro propojení počítače (DTE) s modemem (DCE), v této oblasti bylo postupně nahrazeno USB. Dosud je používáno hlavně u speciálních měřicích přístrojů (např. sružené a kombinované revizní přístroje), u pokladních systémů (např. IBM SurePOS 500) včetně periférií (dotyková část displejů, zákaznické displeje, čtečky karet, termální tiskárny, ...) a v průmyslu.
- ✚ V PC založeny na integrovaných obvodech UART, kompatibilních s i8250 / 16450 / 16550, COM port (Communications port, COM1 – COM4)



Historický PC bracket obsahující 2 konektory RS232 portu – starší DB25M a novější DE9M
(označovaný též nesprávně jako DB9P)



Novější varianta s DB25F a DE9M
DB25F není sériový, ale paralelní port LPT



Náhrada chybějícího RS232 portu
USB/RS232 redukcí na bázi čipu
FT232XX

D subminiature konektory: Canon, 1952; Značení: **DB25M**

D – prefix označující typ konektoru
(D subminiature)

B – rozměr konektoru; odpovídá počtu kontaktů

A ... 15

B ... 25

C ... 37

D ... 50

E ... 9

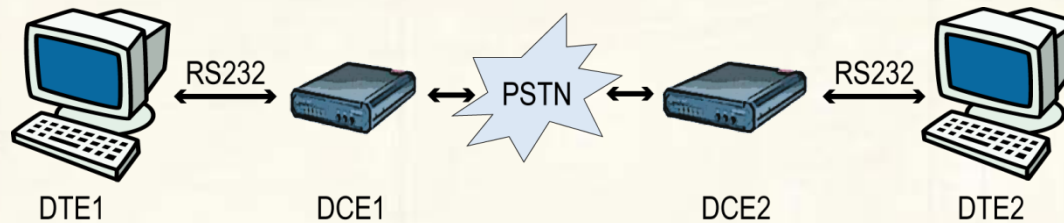
ve 2 řadách

M – provedení konektoru
M samec (male) / P (plug)
F samice (female) / S (socket)

25 – skutečný počet kontaktů

RS232 (TIA/EIA-232-F)

DTE / DCE zařízení



Rozhraní RS232 bylo původně určeno pro propojení mezi terminálem a modemem při komunikaci prostřednictvím nějaké jiné technologie (např. veřejné telefonní sítě)

DTE – Data Terminal Equipment (koncové datové zařízení) ~ PC; konektor samec

DCE – Data Communication Equipment (zařízení datové komunikace) ~ modem; konektor - samice

RS232 (TIA/EIA-232-F)



Neexistuje galvanické oddělení, uzemněné obvody PC jsou spojeny s uzemněnými obvody připojených periférií
Připojení / odpojení za chodu se proto přinejmenším nedoporučovalo...
U různých zásuvek / okruhů se může napětí zemí lišit o mnoho (desítek) voltů – riziko zničení rozhraní!

Napět'ové úrovně

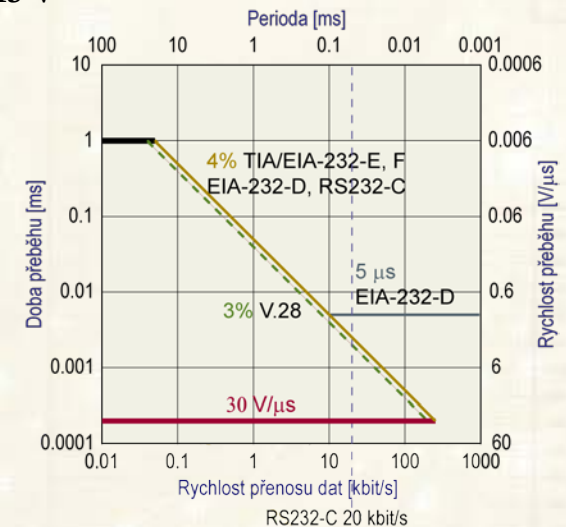
- TIA/EIA-232-F standard povoluje maximální napětí ± 25 V
- Na straně přijímače je ale vyžadován rozkmit napětí pouze ± 3 V (mrtvá zóna; rozdíl napětí mezi vysílačem a přijímačem je úbytek napětí na vnitřním odporu kabelu)
- Rozkmit výstupního napětí ± 15 V (u PC bylo často, vzhledem k napájecímu napětí, ± 12 V, moderní budiče jsou napájeny ze zdroje 0/5 V, výstupní napětí jsou získána z měniče napětí na čipu převodníků úrovní; pak je napětí ± 10 V i méně)

-15 V ... -5 V:	logická 1
+5 V ... +15 V:	logická 0
-3 V ... +3 V:	mrtvá zóna (<i>transition region</i>)

Maximální povolený rozdíl potenciálů zemí: 2 V (*proto ± 3 V a ± 5 V hranice mrtvé zóny a logických úrovní*)

Doporučené hodnoty napětí na výstupech vysílačů: -15 V ... -5 V / +5 V ... +15 V

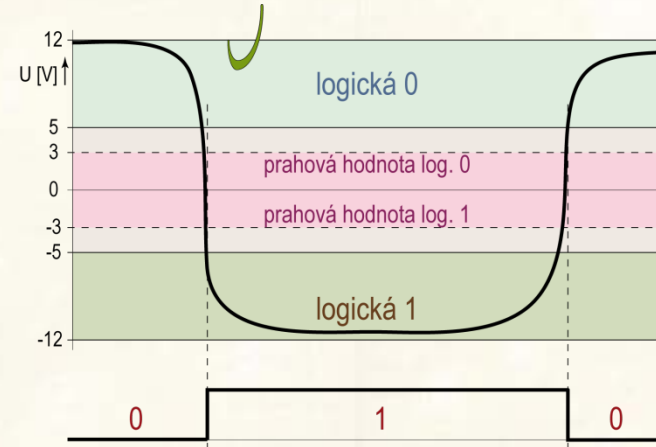
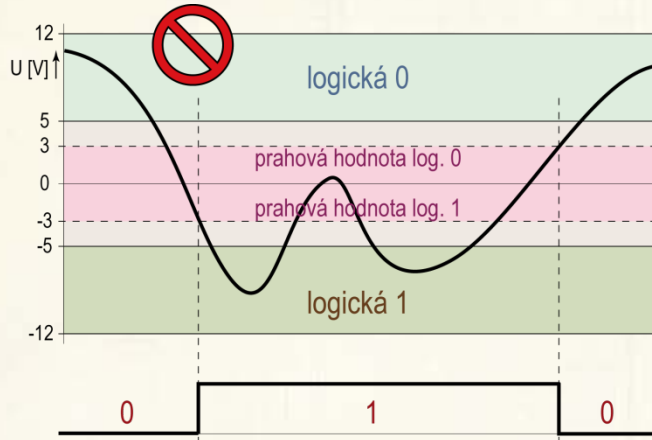
- Vstupní impedance 3 – 7 k Ω
- Výstupní proud (*odolnost proti zkratů!*)
norma připouští výstupní proud až 500 mA, IO mají obvykle cca 10 ... 30 mA
- Max. kapacita kabelu + vstupu 2500 pF – limituje maximální délku kabelu
- Požadavky na **časování**:
 - Strmost hran maximálně 30 V/ μ s
 - Průchod mrtvou zónou maximálně 1 ms (viz obrázek)
 - Signály by při průchodu mrtvou zónou neměly měnit směr
 - Doba průchodu mrtvou zónou max. 4% délky periody



Vztah mezi dobou přeběhu a rychlostí přenosu dat u RS232

RS232 (TIA/EIA-232-F)

Vyhovující a nevyhovující časový průběh signálu



Ačkoli je možné v literatuře občas nalézt obrázek, podobný tomu nalevo ilustrující význam prahových úrovní napětí, tento průběh nevyhovuje požadavkům ani strmostí, ani zákmitem v logické 1; různé obvody mohou tento signál vyhodnotit různě

RS232 (TIA/EIA-232-F)

Signály konektoru DE9 (pohled zepředu)

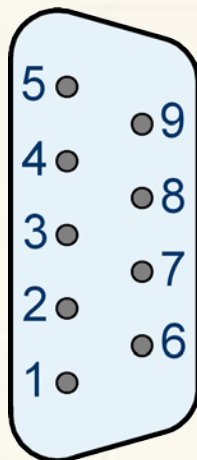
SG – Signal Ground

DTR – Data Terminal Ready

TD – Transmit Data

RD – Receive Data

DCD – Data Carrier Detected

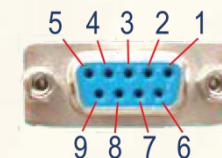
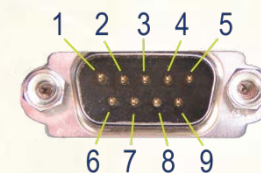


RI – Ring Indicator

CTS – Clear To Send

RTS – Request To Send

DSR – Data Set Ready



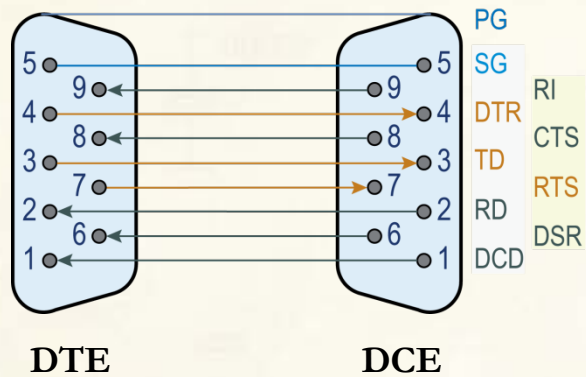
Signál	Funkce
DCD	<i>detekována nosná frekvence dat: DCE je připojen k telefonní lince (detekoval nosný signál vzdáleného modemu)</i>
RD (RxD)	<i>příjem dat: přenos sériových dat z modemu do DTE (např. PC)</i>
TD (TxD)	<i>přenos dat: přenos sériových dat z DTE do DCE (modemu)</i>
DTR	<i>datový terminál připraven: DTE (koncové datové zařízení) informuje DCE o tom, že je připraveno k výměně dat (např. že PC chce použít modem)</i>
SG (GND)	<i>zem: signálová zem</i>
DSR	<i>sada dat připravena: DCE (modem) oznamuje, že (dokončil vyjednávání s modemem na vzdálené straně a) je připraven přenášet data</i>
RTS	<i>požadavek na odeslání: DTE informuje modem, že je připraveno odeslat data (a čeká na potvrzení signálem CTS)</i>
CTS	<i>povolení odeslat: modem povoluje, aby DTE odeslal data (přechod zpět do log. 0 indikuje, že není možné pokračovat v odesílání /např. zaplněný buffer modemu/)</i>
RI	<i>příjem vyzvánění: indikuje, že modem přijímá signál vyzvánění</i>
PG	<i>Protected Ground (ochranné uzemnění): je připojeno ke krytu konektoru a stínění</i>

RS232 (TIA/EIA-232-F)

Základní typy kabelů

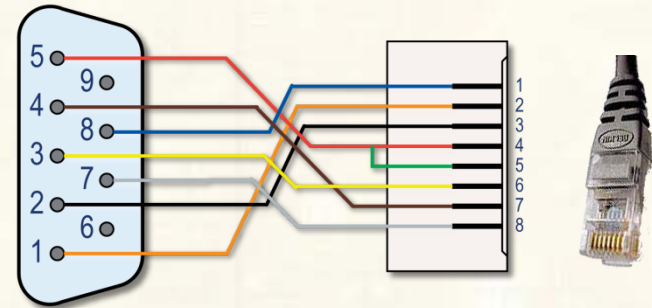
Úplný kabel

Přímé propojení DTE a DCE zařízení
Samičí (na straně DTE), samčí (DCE) konektor
Pohled ze strany kabelu



DB9F / RJ45

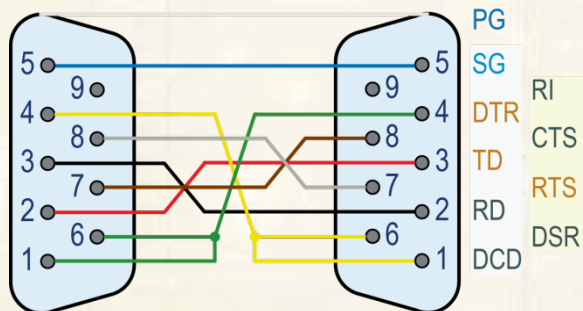
EIA-232-D
DB9F, samčí RJ45 konektor (existuje i varianta s DB9M)
Pohled ze strany kabelu / shora



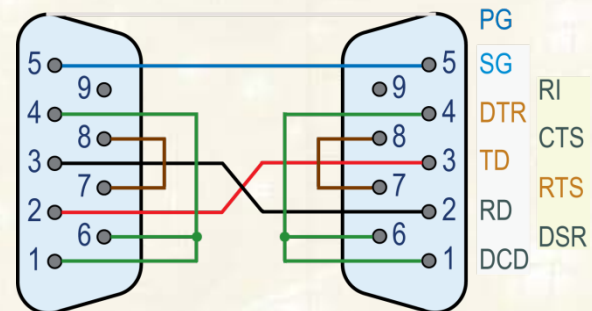
Nulový modem

Pro přímé spojení dvou DTE zařízení (PC) bez použití modemů (samice / samice)

Úplný

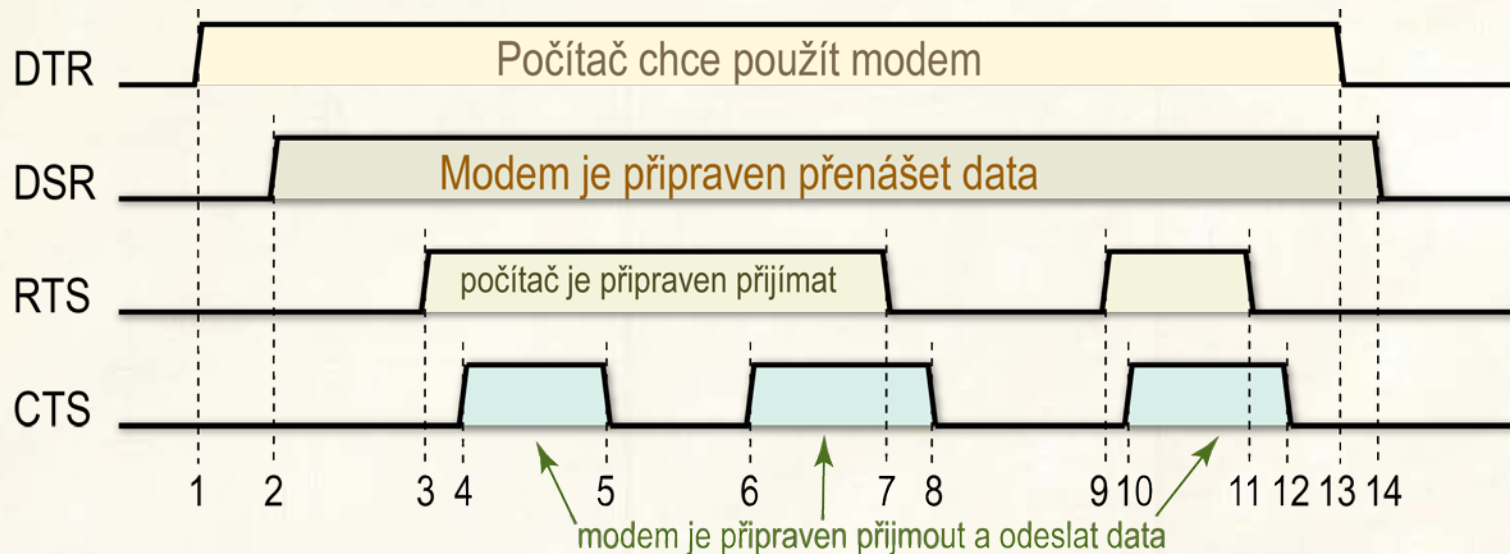


Minimální



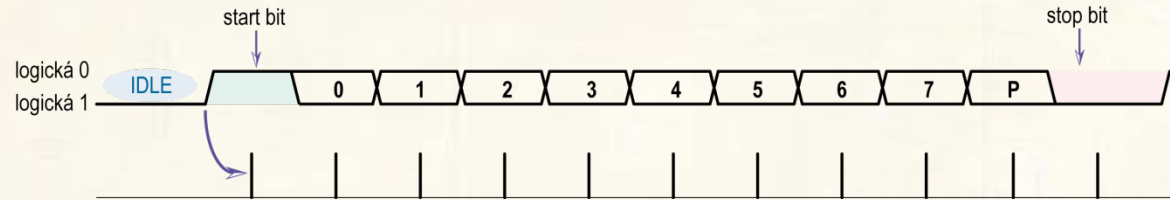
RS232 (TIA/EIA-232-F)

Základní řídicí signály a jejich sekvence



1. DTE zařízení nastavením signálu oznamuje, že chce použít modem
2. DCE zařízení (modem) nastavením signálu DSR potvrzuje, že bylo navázáno spojení
3. DTE zařízení nastavením RTS signálu oznamuje, že je připraven přijímat (a vysílat) data
4. DCE zařízení nastavením CTS signálu potvrdilo, že je schopno komunikovat
5. DCE zařízení není schopno dále přijímat data z DTE, poklesem logické úrovně to oznamuje DTE zařízení (*to nesmí dále vysílat*)
6. Opětovným nastavením CTS oznámilo DCE zařízení, že je schopno opět přijímat data
7. Poklesem logické úrovně DTE zařízení oznámilo, že není schopno přijmout z DCE další data (*DCE nesmí dále vysílat data do DTE*)
8. DCE poklesem logické úrovně na CTS potvrdilo RTS signalizaci
9. DTE je opět schopno přijímat data
10. DCE potvrzuje, že je rovněž schopno komunikovat
11. DTE opět ukončuje přijímání dat
12. DCE potvrzuje
13. DTE ukončuje vzájemnou komunikaci (žádá o zavěšení modemu)
14. DCE potvrdilo ukončení vzájemné komunikace (*modem je zavěšen*)

Asynchronní přenos na RS-232



👉 Předpokladem je, že přijímač i vysílač má nastavenou stejnou rychlost přenosu dat

- **Klidový stav linky:** logická 1 (anglicky „mark state“)
- **Start bit:** zahajuje přenos jednoho byte; linka přejde do stavu logické 0 („space state“)
Tímto okamžikem se synchronizuje interní generátor synchronizace přijímače; vynuluje se jeho čítač, použitý pro generování interních vzorkovacích impulsů, které vzorkují napětíovou úroveň následujících bitů (ideálně) uprostřed jejich periody
- **Datové bity:** běžně 5 – 8, LSB je odeslán jako první
- **Paritní bit:** není povinný, vysílač i přijímač musí používat stejný typ parity
Používala se SUDÁ parita (počet jedničkových bitů + parity bit = sudé číslo, LICHÁ parita, SPACE parity – vždy v nule a MARK parity – vždy v 1)
- **Stop bit:** logická 1 (tedy stejně, jako klidový stav); používá se, aby mohlo dojít k resynchronizaci přenosu v případě chyby (jinak by přijímač považoval první datový bit s úrovní logické 0 za start bit, pokud by ten skutečný start bit nezachytil), cílové zařízení v této době obvykle zpracovalo přijatý byte, u nejpomalejších zařízení mohl být tento bit zdvojený
- **Standardní přenosová rychlost:** 50, 300, 600, 1200, 2400, 4800, 9600, 19200, 38400, 57600, 115200
- **Frekvence oscilátoru:** např. 1.008 MHz = 105 × 9600 baud, 840 × 1200 baud
1.8432 MHz = 6 × 115200 baud, 192 × 9600 baud, 1536 × 1200 baud
4.608, 7.3728, 15.360 MHz

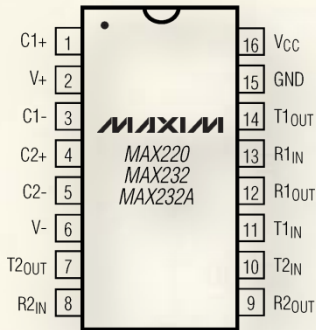
RS232 (TIA/EIA-232-F)

- Frekvence oscilátoru:** mikrokontroléry často používají frekvence oscilátorů, jako 1.0 MHz, 8.0 MHz (AVR Mega), 32 MHz (AVR Xmega)... které nejsou celočíselným násobkem naprosté většiny standardních přenosových rychlostí ⇒ **odchylka přenosové rychlosti**, při větších chybách není komunikace se zařízením, které pracuje na standardní přenosové rychlosti možná!!!

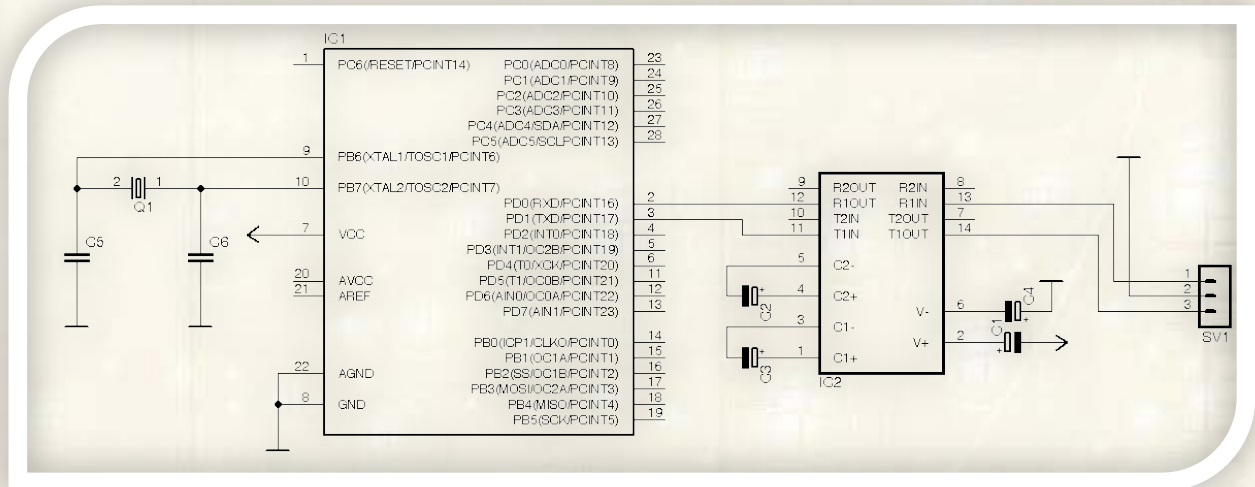
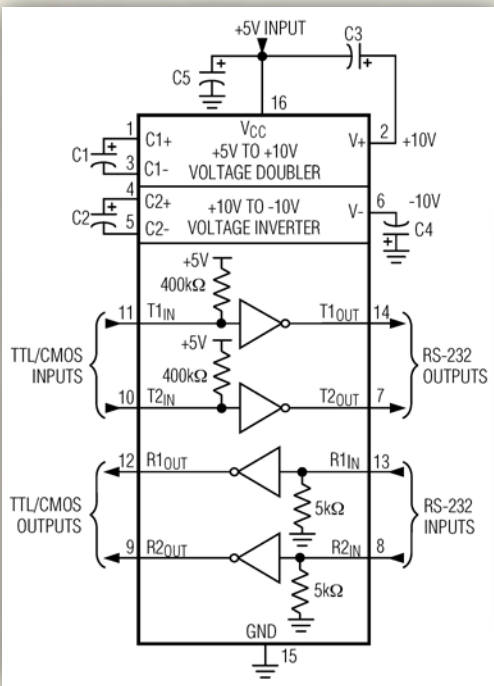
kbps	fosc = 1 MHz				fosc = 1.8432 MHz		fosc = 8 MHz			
	UBRR	Error	UBRR	Error	UBRR	Error	UBRR	Error	UBRR	Error
2400	25	0.2%	51	0.2%	47	0.0%	207	0.2%	416	-0.1%
4800	12	0.2%	25	0.2%	23	0.0%	103	0.2%	207	0.2%
9600	6	-7.0%	12	0.2%	11	0.0%	51	0.2%	103	0.2%
14.4k	3	8.5%	8	-3.5%	7	0.0%	34	-0.8%	68	0.6%
19.2k	2	8.5%	6	-7.0%	5	0.0%	25	0.2%	51	0.2%
28.8k	1	8.5%	3	8.5%	3	0.0%	16	2.1%	34	-0.8%
38.4k	1	-18.6%	2	8.5%	2	0.0%	12	0.2%	25	0.2%
57.6k	0	8.5%	1	8.5%	1	0.0%	8	-3.5%	16	2.1%
76.8k	-	-	1	-18.6%	1	-25.0%	6	-7.0%	12	0.2%
115.2k	-	-	0	8.5%	0	0.0%	3	8.5%	8	-3.5%

RS232 (TIA/EIA-232-F)

Konvertory úrovní



- Slouží k převodu napět'ových úrovní RS-232 signálů z/na TTL (CMOS) logiky (*signály jsou tedy přímo generované / přijímané a zpracované např. mikrokontrolerem*)
- K neznámějším patří MAX232 fy Maxim (a jeho varianty); DS14C232 fy National Semiconductor, jejich klony vyrábí řada dalších firem
- Obvod je typicky napájen ze zdroje +5 V / 0 V, potřebné kladné a záporné napětí je vytvářeno interně zdvojovačem / invertorem na principu nábojové pumpy (kapacity C1, C2)
- Napětí +10 V / -10 V (naprázdno) jsou k dispozici pro napájení zařízení s nízkým odběrem na vývodech 2 a 6 (*s rostoucím odběrem napětí samozřejmě klesá!*)



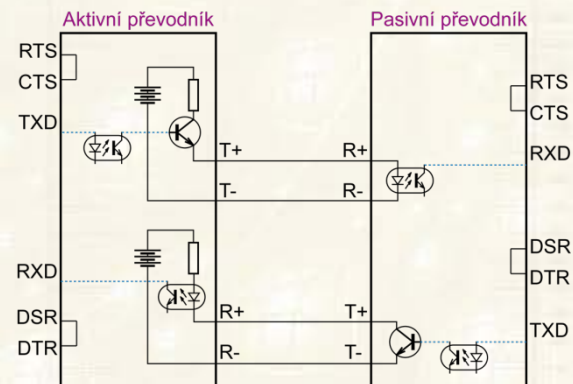
Příklad připojení MAX 232 k μ C (ATMEGA168-20PU)

Interní struktura MAX 232

RS232 (TIA/EIA-232-F)

Proudová smyčka

- K prodloužení dosahu sběrnice RS232 lze s výhodou použít digitální proudovou smyčku 0/20 mA. Pozor, nezaměňujte s analogovou proudovou smyčkou 4/20 mA.
 - Analogová proudová smyčka se využívá hlavně k přenosu řídicích signálů pro ventily, čerpadla, ..., nebo naopak přenos údajů čidel apod.
Analogovou proudovou smyčkou může téct libovolný proud v intervalu $\langle 4, 20 \rangle$ mA, odpovídající hodnotě $\langle 0, 100 \rangle\%$ (výchyly, údaje čidla, ...).
Nulový proud indikuje poruchu.
 - Digitální proudová smyčka má pouze dva stavy – smyčkou protéká proud 20 mA (logická 1 / mark state na RS232) / smyčkou neteče žádný proud (logická 0 – space state na RS232)
Není zde žádná vyhrazená úroveň, která by indikovala poruchu.
Digitální proudová smyčka je často napájena z obyčejného zdroje napětí s takovým vnitřním odporem, aby proud smyčkou s nulovým vnitřním odporem po odečtení úbytku napětí na LED diodě dosahoval cca 20 mA (např. 12 V s vnitřním odporem 470 Ω , v řídicí technice 24 V); s rostoucím odporem kabelu skutečně protékající proud klesá
- Maximální vzdálenost bývá omezena maximální kapacitou a hlavně odporem kabelu, obvykle 200 Ω , prakticky bývá tato vzdálenost stovky metrů, až do cca 6 km
- Výhodou proudové smyčky je velká odolnost proti rušení, časté je galvanické oddělení
- Převodníky se vyrábějí jako pasivní (opticky oddělená část vysílače / přijímače nemá žádné napájení) a aktivní; je potřeba propojit buď jeden aktivní a jeden pasivní konvertor, nebo dva pasivní doplnit napájecím zdrojem
- Smyčkou se přenáší pouze TxD, RxD signály, žádné řídicí signály se obvykle nepřenášejí!

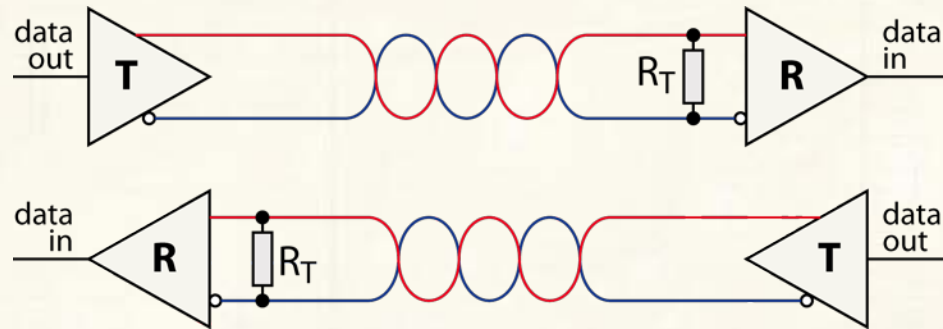


RS-422 AND RS-485 BUS

	RS-232	RS-422	RS-485
Diferenciální vedení	ne	ano	ano
Max. počet vysílačů	1	1	32
Max. počet přijímačů	1	10	32
Pracovní režimy	half / full duplex	half duplex (full se 4 vodiči)	half duplex
Max. rychlost (12 m)	20 kbps	10 Mbps	35 Mbps
Max. rychlost (1200 m)	-	100 kbps	100 kbps
Vstupní odpor přijímače	3...7 k Ω	≥ 4 k Ω	≥ 12 k Ω
Zatěžovací impedance	3...7 k Ω	≥ 100 Ω	≥ 60 Ω
Citlivost přijímačů	± 3 V	± 200 mV	± 200 mV
Maximální souhlasné napětí (proti zemi)	± 15 V	± 7 V	-7...12V
Max. výstupní napětí	± 25 V	± 6 V (sym.)	± 6 V (sym.)
Minimální výstupní napětí	± 5 V	± 2 V (sym.)	± 1.5 V (sym.)

RS-422 BUS

RS-422 umožňuje pouze jednosměrný přenos, kdy na 1 vysílač může být až 10 přijímačů. Pro přenos v opačném směru je potřeba samostatné vedení.



Pro omezení rušení je používána kroucená dvoulinka.

Zakončení: pouze na straně přijímače.

- **Bez zakončení:** Doba šíření signálu vs. trvání jednoho bitu určuje, zda je nutné zakončení linky, či nikoli. Dlouhé vedení má delší dobu šíření, klesá maximální možná rychlost. Je třeba počítat s odrazy na vedení, doba šíření musí být tedy násobně kratší, nežli trvání jednoho bitu.
- **Zakončovací odpor:** Nejčastější řešení, které zabrání odrazům na vedení. Při větším počtu přijímačů je zakončovací rezistor pouze u posledního přijímače. Odpor je dán charakteristickou impedancí kabelu, bývá v rozsahu 90Ω až 120Ω . Nevýhodou je vyšší spotřeba oproti AC zakončení.
- **AC zakončení:** Kombinuje zakončovací rezistor se sériově připojeným kapacitorem. Kapacita v pF má být větší než $2 \cdot$ doba šíření v ps / charakteristická impedance vedení.

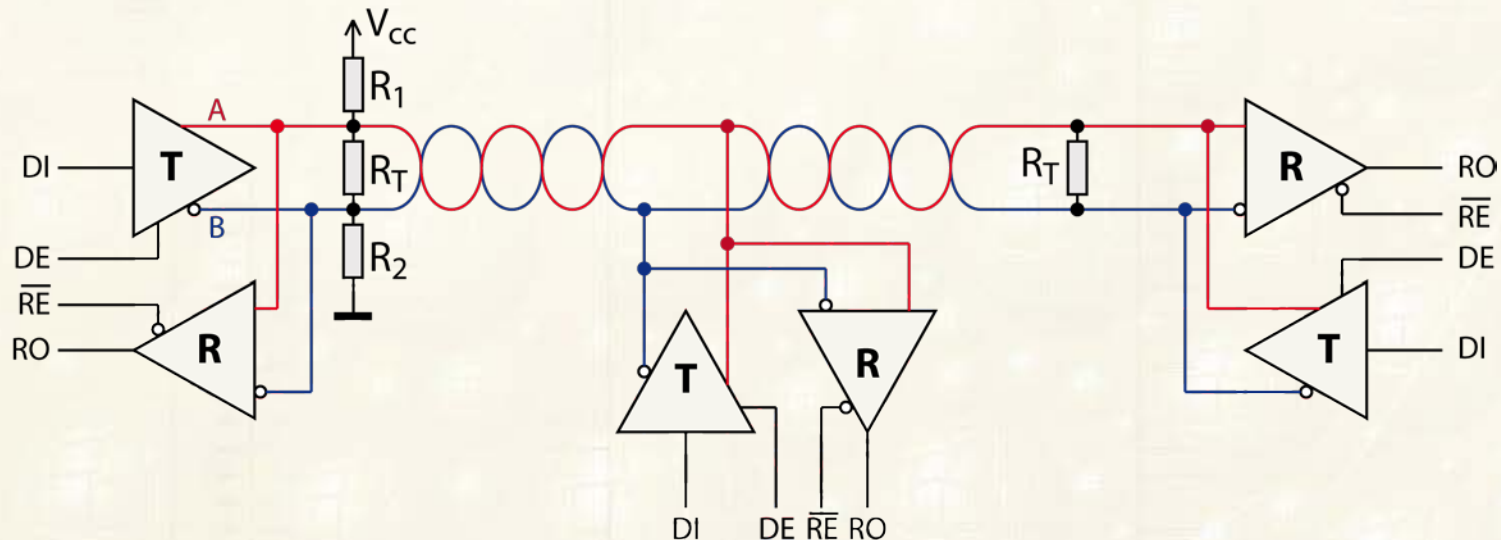
Délka odbočky: Délka odbočky k přijímači od hlavního kabelu musí být (mnohem) menší, jak $\frac{1}{4}$ vlnové délky frekvence odpovídající převrácené hodnotě doby trvání jednoho bitu.

Počet vodičů: 2 v jednom směru + zem

RS-485 BUS

Každý uzel může být vysílačem i přijímačem. Komunikace je poloduplexní, uzly si musí linku vzájemně předávat.

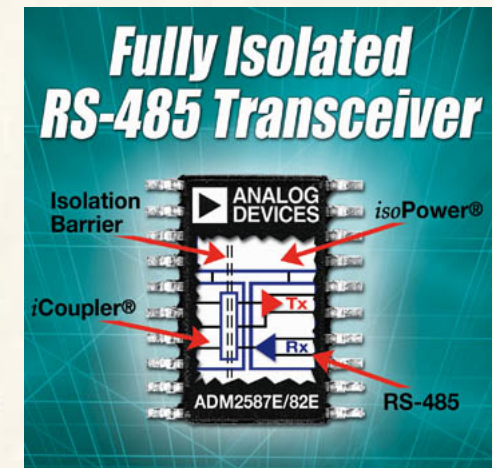
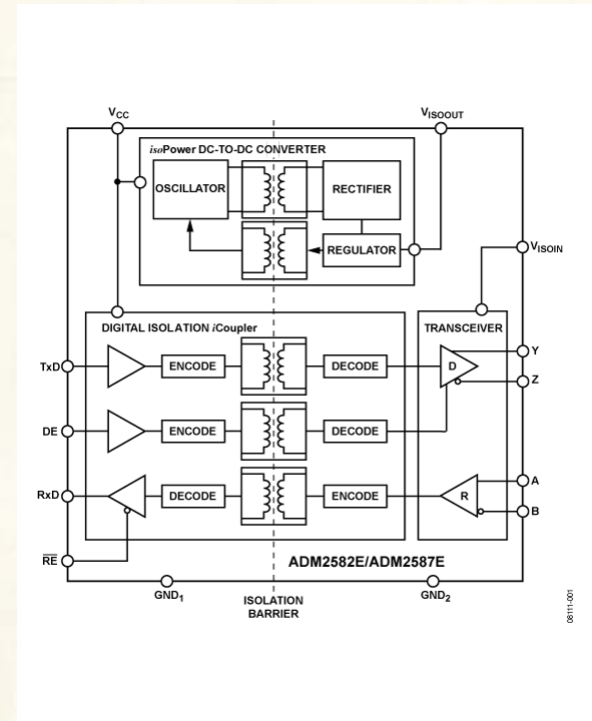
- Všechna zařízení musí být připojena k jednomu vedení s krátkými odbočkami (max. 15 cm), není možná topologie do hvězdy.
- Všechny uzly musí být v klidu ve stavu vysoké impedance (na příjmu). Není možná multi-master komunikace (konflikt vysílačů, sběrnice neumožňuje bus-matering).
- Při změně směru komunikace je sběrnice na okamžik ve stavu vysoké impedance (resp. v klidovém stavu). Např. vlivem rušení by mohlo dojít ke změně logické úrovně na sběrnici, což by bylo vyhodnoceno jako začátek komunikace. Z toho důvodu je rovněž na jedné straně připojen pull-up a pull-down rezistor, definující logické úrovně na sběrnici v klidu. Maximální hodnota je $1.2\text{ k}\Omega$, při $V_{cc} = 5\text{ V}$, typicky $470\ \Omega$.
- Po dokončení přenosu musí být směr komunikace z vysílání na příjem přepnut v nejkratším možném čase. V této době by měly být zakázány přerušení.
- Budiče sběrnice RS-485 mají na rozdíl od budičů RS-422 **signál, aktivující budič**. Vzhledem k elektrické kompatibilitě je možné budič RS-485 použít namísto RS-422, ale ne naopak.



RS-485 BUS

Příklady budičů sběrnice RS-485 - STMicroelectronics ST-485, Maxim MAX485, Analog Devices ADM485.

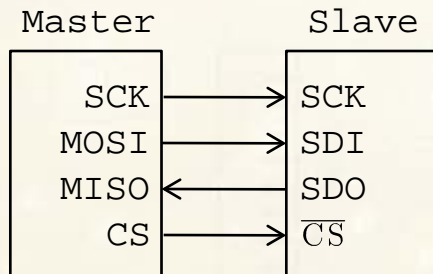
V průmyslových aplikacích může být nezbytné galvanické oddělení. Stejně tak se může výrazně lišit úroveň zemních potenciálů. Pak je třeba zvolit galvanicky oddělené budiče sběrnice. Optické oddělení je možné pouze pro nízké rychlosti. Např. Analog devices nabízí mj.. budiče ADM2582 / ADM2587 které by měly odolat 2.5 kV (po dobu 1 minuty), 15 kV ESD, nebo 25 kV špičkové tranzientní napětí. Pracují na principu integrovaných transformátorů.



Both pictures: Analog devices materials

SPI SBĚRNICE

- Serial peripheral bus (Microwire)
- Byla vyvinuta firmou Motorola, nemá ale oficiální specifikaci, používána řadou firem – 4 různé režimy komunikace (SPI 0 ... SPI 3)
- SPI sběrnice je určena pro rychlou komunikaci mezi čipy integrovaných obvodů, a proto **je používána pouze v rámci desek tištěných spojů**, případně pro komunikaci s blízkými periferiemi (např. řízení objektivů digitálních fotoaparátů)
- Určena pro synchronní sériovou komunikaci mezi mikrokontrolerem a periferními obvody
 - Mikrokontrolery:
 - Motorola: MC68HC11A8, ...
 - Atmel: používá jako rozhraní pro programování svých AVR mikrokontrolerů (In-System Programming)
 - Microchip: PICmicro MCU (PIC16F876, ...)
 - A/D převodníky (programování, ne výstup dat - Intersil KAD5512, ...), pomalejší D/A převodníky (Maxim)
 - Potenciometry (Intersil ISL22424, ...)
 - MMC a SD karty, EEPROM
 - FLASH paměti (BIOS na základních deskách PC, připojen přes ICH)
 - EF objektivy Canon
- Pokud procesor nemá hardwarovou podporu SPI sběrnice, je možné ji realizovat i softwarově s využitím čtyř pinů některého z portů
- Data jsou čtena s hranou hodinového signálu SCK (master) a měněna s opačnou hranou SCK (slave)



3+1 vodič:

SCK: Serial Clock, generuje Master
MOSI/SDI: Master Output Slave Input/Serial Data In
MISO/SDO: Master Input Slave Output/Serial Data Out
CS: Chip Select – výběr slave čipu, nahrazuje adresování
někdy je též u masteru označován jako SS (Slave Select)

- Rychlost komunikace je typicky do 10 Mbit/s
- 1 master / 1 nebo více slave zařízení, existují i multimaster řešení

SPI SBĚRNICE

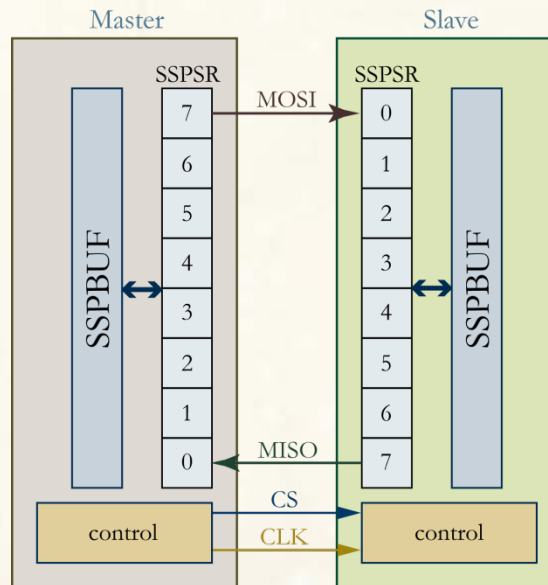
Princip sériové komunikace na SPI sběrnici

Před zahájením přenosu je obsah vyrovnávacího SSPBUF registru zkopírován do posuvného registru SSPSR

Během přenosu je bit po bitu posouván SSPSR registr, současně po MOSI a MISO vodičích probíhá přenos počínaje MSB

Před zahájením přenosu je obsah vyrovnávacího SSPBUF registru zkopírován do posuvného registru SSPSR

Po ukončení přenosu je obsah posuvného registru SSPSR zkopírován do vyrovnávacího SSPBUF registru;
Před odesláním dalšího bytu musí být přijatá data přečtena z registru, jinak dojde ke ztrátě dat



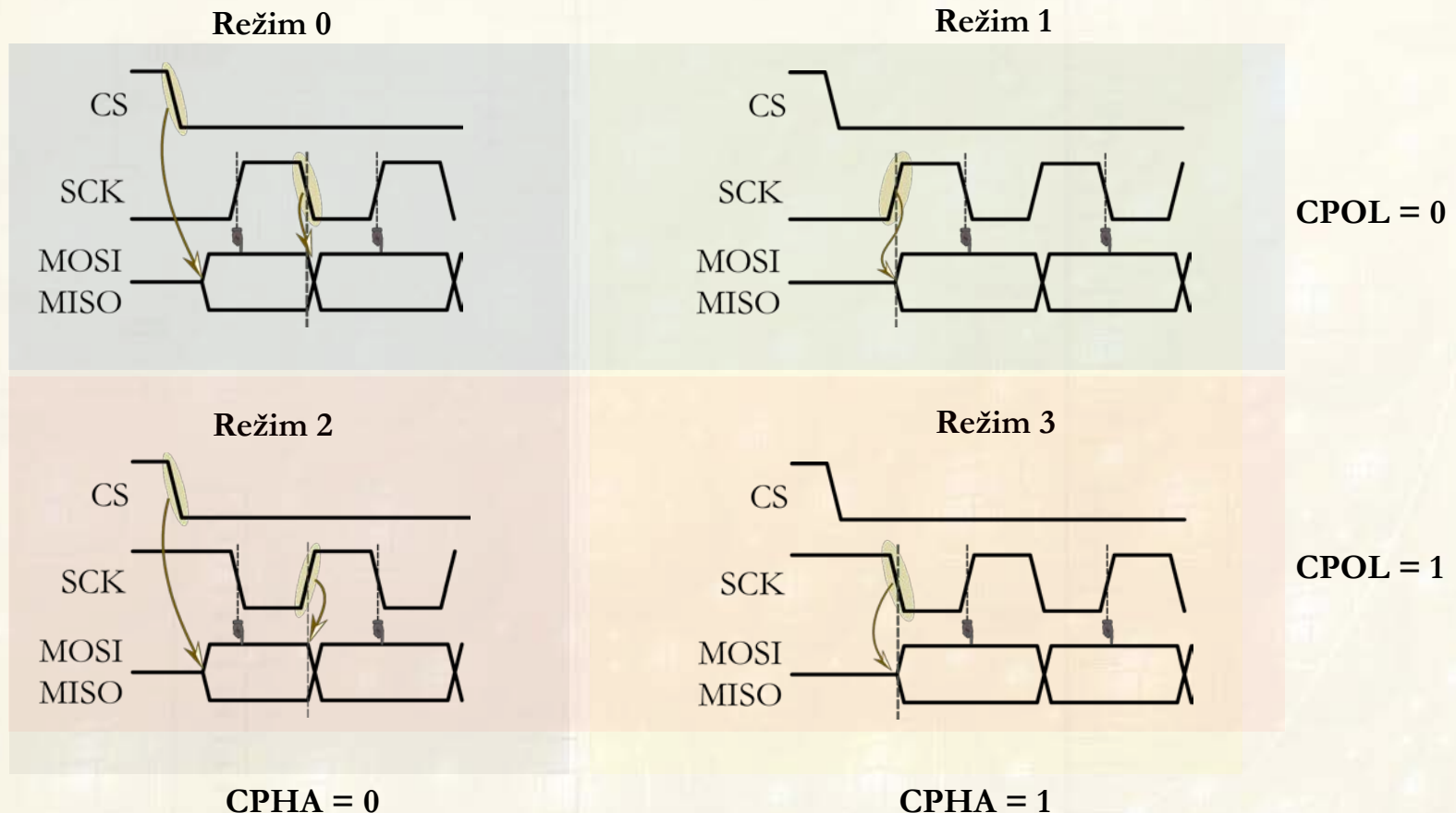
Po ukončení přenosu je obsah posuvného registru SSPSR zkopírován do vyrovnávacího SSPBUF registru;
Před odesláním dalšího bytu musí být přijatá data přečtena z registru, jinak dojde ke ztrátě dat

Přenos zahajuje vždy Master; napětí na CS vodiči sníží do logické 0; tento proces je obvykle řízen programem μ C
Pouze Master řídí hodinový signál; jeho frekvence není kritická

Slave čeká na CS signál; dokud je v logické 0, je Slave IDLE (datové linky jsou ve stavu vysoké impedance)
Obsah SSPSR registru musí být přenesen, a aktualizován daty, která mají být odeslána, okamžitě po ukončení přenosu – Slave neví, kdy Master zahájí další přenos

Formáty přenosů rozhraní SPI

- Podle polarity a fáze rozlišujeme 4 režimy přenosu:
 - CPOL označuje klidovou úroveň hodinového signálu
 - CPHA označuje fázi (hranu) hodinového signálu, kdy jsou vzorkována data
 - CPHA = 0: náběžná, pokud CPOL = 0, týlová při CPOL = 1
 - CPHA = 1: naopak

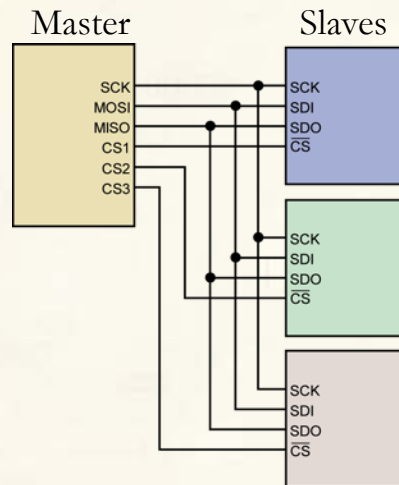


CS signál musí být vrácen do stavu log. 1 po každém přeneseném bytu

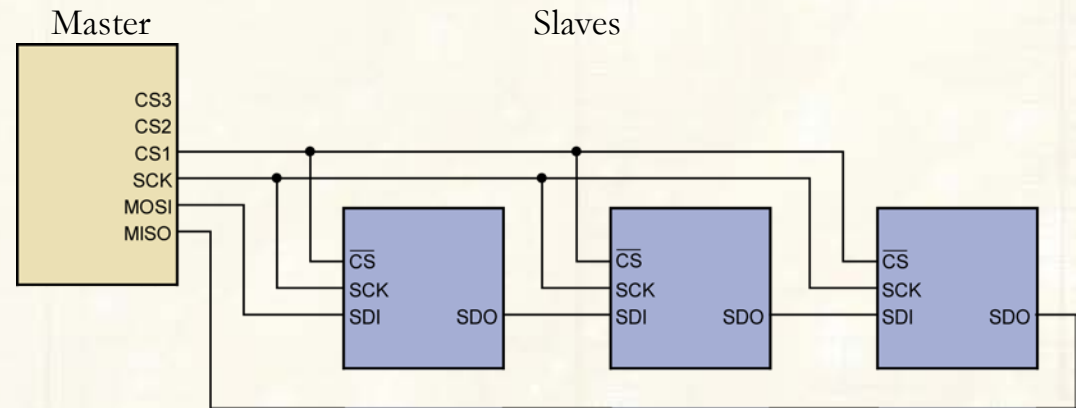
CS signál může pro přenos dalšího bytu zůstat ve stavu logické 0

Konfigurace slave zařízení na SPI sběrnici

Paralelní struktura



Zřetěžená struktura



- Na sběrnici mohou být připojeny různé typy zařízení
- Každé zařízení vyžaduje jeden pin kontrolleru pro CS signál
- Slave zařízení mají zřetěžené posuvné registry, není proto možné zapojovat zařízení různého typu do jednoho řetězu
- CS signál v jednom řetězu je společný
- Paralelní a zřetěženou strukturu je možné kombinovat

- ✓ Teoreticky libovolná délka slova i vysílané zprávy
- ✓ Jednoduchá hardwarová implementace bez zvláštních nároků na kabeláž a její impedanční přizpůsobení, nevyžaduje žádné externí obvody (pull-up rezistory, pomocné budící tranzistory, řízení hran signálu, ...)
- ✓ Jednoduchý, snadno implementovatelný protokol
- ✓ Plně duplexní komunikace zvyšuje rychlost
- ✓ Za časování je plně zodpovědný master (žádné PLL obvody na slave straně)
- ± Adresování je nahrazeno CS signálem – vyšší rychlost komunikace, jednodušší implementace, za cenu ztráty univerzálnosti, možnosti připojit zařízení libovolně za chodu, a jejich identifikace
- ✗ S rostoucím počtem slave zařízení roste počet nezbytných pinů mikrokontroleru (CS signalizace)
- ✗ Komunikační protokol neumožňuje potvrzení přijetí dat (master může dokonce vysílat do prázdna a neví o tom)
- ✗ Délka sběrnice může být pouze několik desítek cm (při vyšších rychlostech)
- ✗ Sběrnice nepodporuje připojení více master zařízení současně

Systémové chyby

- ✚ Pokud jde napětí na CS pinu zařízení, konfigurovaného jako Master, do logické 0, znamená to, že se na stejné sběrnici snaží jiné zařízení komunikovat také jako Mater \Rightarrow „mode fault error“; v případě zařízení s hardwarovou podporou SPI jsou odpojeny budiče sběrnice a generováno přerušení
- ✚ Chyba zápisu (write collision error) – pokud dojde k zápisu do SSPBUF (např. u MC68HC11D3 označovaného jako SPDR) registru během probíhající komunikace, jsou data nenávratně ztracena

SPI SBĚRNICE

Příklad softwarové implementace SPI sběrnice čtyřmi bity portu 0 na procesoru 8051 v jazyce C:

Funkce přijímá jako argument osmibitový znak k odeslání, aktivuje periferii signálem CS a odešle (a současně přijme) znak a deaktivuje periferii

```
// přiřazení bitů portu 0 signálům SPI sběrnice

sbit MOSI = P0^0;    // Master Out / Slave In (výstup)
sbit MISO = P0^1;    // Master In / Slave Out (vstup)
sbit SCK  = P0^2;    // Serial Clock
sbit CS   = P0^3;    // Chip (Slave) Select

char SPI_Transfer (char SPI_byte) {
    unsigned char SPI_count;
    CS = 0x00;
    for (SPI_count = 8; SPI_count > 0; SPI_count--) {
        MOSI = SPI_byte & 0x80;
        SPI_byte = SPI_byte << 1;
        SCK = 0x01;
        SPI_byte |= MISO;
        SCK = 0x00;
    }
    CS = 0x01;
    return (SPI_byte);
}
```

SPI SBĚRNICE

Příklad softwarové implementace SPI sběrnice čtyřmi bity portu 0 na procesoru 8051 v assembleru:

```
// přiřazení bitů portu 0 signálům SPI sběrnice
MOSIBIT      P0.0           ; Master Out / Slave In (výstup)
MISOBIT      P0.1           ; Master In / Slave Out (vstup)
SCK   BIT    P0.2           ; Serial Clock
CS    BIT    P0.3           ; Chip (Slave) Select

SPI_Transfer:
    CLR CS
    MOV A, R7
    MOV R7, #08H
    RLC A

SPI_Loop:
    MOV MOSI, C
    SETB SCK
    MOV C, MISO
    RLC A
    CLR SCK
    DJNZ R7, SPI_Loop
    SETB CS
    MOV R7, A
    RET
```

Příklad programování hardwarového SPI s využitím přerušení na AT89S8252:

```
void SPI_ISR(void) interrupt 4 {
    SPI_DATA = SPDR;    // uložení přijatého znaku do proměnné
}

...

IE = 0x90;           /* Interrupt control register 10010000; Global interrupt + ES (SPI) interrupt enable */
SPCR = 0xD3;        /* 11010011 povolí SPI přerušení (společně s ES = 1 v IE registru), aktivuje SPI sběrnici,
                    MSB first, sběrnice v master režimu, CPOL = CPHA = 0 -> režim 0, frekvence fclk/128 */

...

if (SPSR != 0x80)   /* stavový registr; pokud neprobíhá přenos; SPIF bit je nastaven před vyvoláním
                    přerušení -> není třeba pak testovat v obslužné rutině */

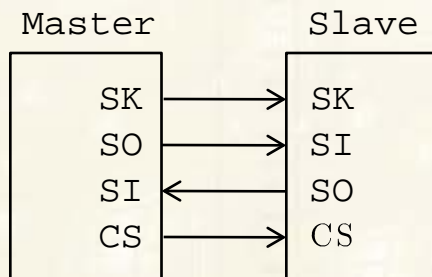
    SPDR = SPI_DATA; // zápis do datového registru spustí nový přenos na SPI

...

```


ROZHRANÍ MICROWIRE

- ✚ Původně vyvinuto firmou National Semiconductor, starší, nežli SPI
- ✚ Je podobné rozhraní SPI, někdy je (*ne zcela přesně*) označováno za jeho podmnožinu s parametry CPOL = 0, CPHA = 0
- ✚ Použití: podobně, jako rozhraní SPI (některé mikrokontrolery mají konfigurovatelnou hardwarovou implementaci, která může pracovat buď v režimu SPI, nebo jako Microwire)
 - A/D převodníky
 - Sériové paměti EEPROM (např. řada 93XXXXX; *různí výrobci, př. Microchip 93LCS56/66, Atmel AT93C66, ...*)
 - Řadiče diplojů (např. COP472 fy National Semiconductor)
 - Mikrokontrolery COP8, fy National Semiconductor
 - Existují i hardwarová rozhraní, která umožní Microwire komunikaci i obecným procesorům včetně Intel či Motorola – např. TP3465 MICROWIRE™ Interface Device (MID) firmy National Semiconductor
- ✚ Počet bitů se může lišit v jednotlivých relacích; např. sériová EEPROM AN993 (Microchip) může mít buď 11 (příkazy pro povolení EWEN / zákaz zápisu do paměti EWDS), nebo 27 (zápis / čtení dat) bitů (nicméně 11 bitů příkazu + adresy má konstantní délku a musí být (pokud příkaz nemá adresu) doplněno do 11, při čtení / zápisu následuje okamžitě po 11 bitech příkazu + adresy 16 bitů dat)



3+1 vodič:

SK: Serial Clock, generuje Master

SI (DI): Serial Input (Data In)

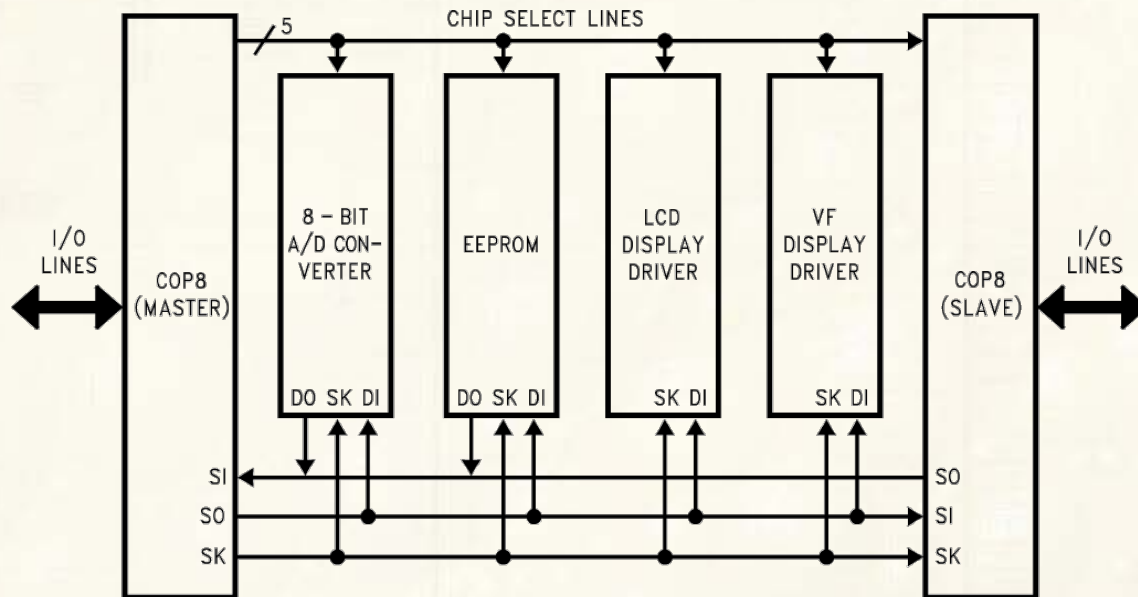
SO (DO): Serial Output (Data Out)

CS: Chip Select – výběr slave čipu, nahrazuje adresování může být aktivní v 0 (National Semiconductor), i v 1 (Microchip, Atmel, ...)

ROZHRANÍ MICROWIRE

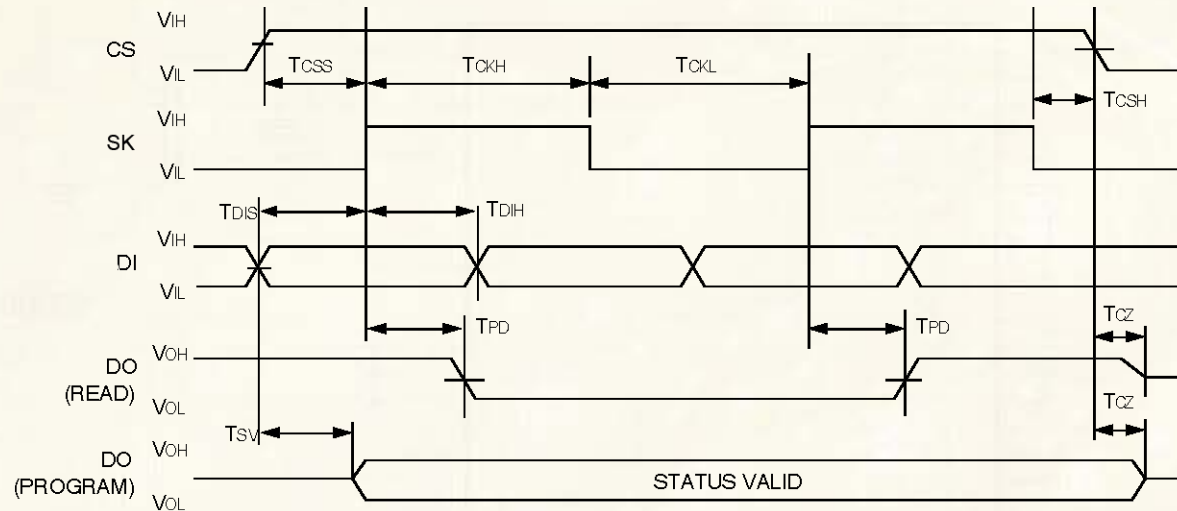
Ukázka propojení mikrokontroleru COP8 s periferiemi a podřízeným mikrokontrolerem:

(zdroj: National Semiconductor, COP8CBR9/COP8CCR9/COP8CDR9 datasheet)



ROZHRANÍ MICROWIRE

Časování sběrnice



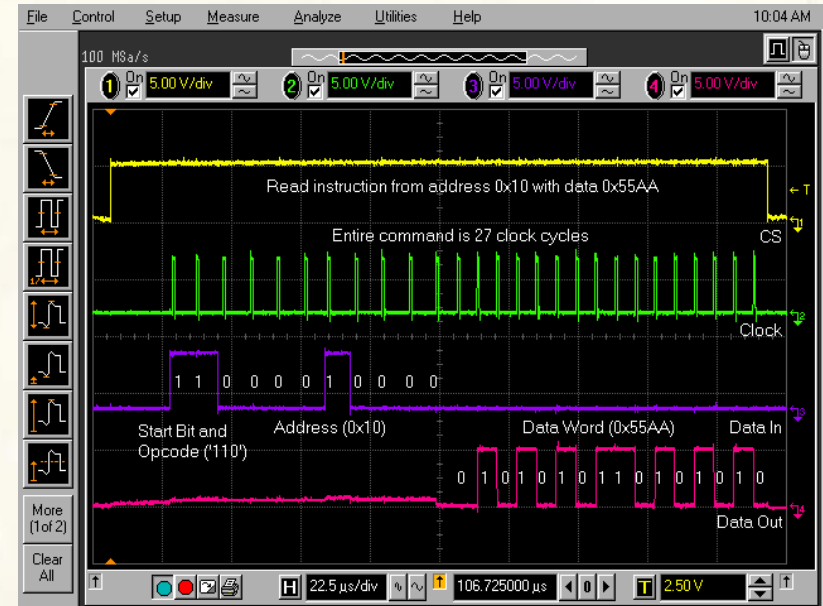
Symbol	Parametr	Min / Max	Význam
T_{CSS}	Chip Select Setup Time	50 ns	Minimální doba mezi aktivací CS a čelem prvního hodinového impulsu
T_{CKH}	Clock High Time	250 ns	Minimální šířka hodinového impulsu v logické 1
T_{CKL}	Clock Low Time	250 ns	Minimální šířka hodinového impulsu v logické 0
T_{CSH}	Chip Selet Hold Time	0	Minimální doba přesahu CS za týlovou hranu posledního hodinového impulsu
T_{DIS}	Data Input Setup time	100 ns	Minimální doba, po kterou musí být připravena data na vstupu před začátkem hodinového impulsu (vzorkováním dat)
T_{DIH}	Data Input Hold time	100 ns	Minimální doba, po kterou musí být platná data po začátku hodinového impulsu
T_{PD}	Data output delay time	400 ns	Maximální doba mezi náběžnou hranou hodin a stabilními daty
T_{CZ}	Data output disable time	100 ns	Maximální doba přechodu do stavu vysoké impedance
T_{SV}	Status valid time	500 ns	Maximální doba mezi náběžnou CS signálu a přechodem DO ze stavu vysoké impedance do logické 0, signalizující probíhající zápis dat (po operaci zápisu)

Uvedené hodnoty platí pro EEPROM Microchip 93LCS56/66; maximální hodinová frekvence je zde 1 MHz, resp. 2 MHz podle velikosti napájecího napětí

ROZHRANÍ MICROWIRE

Příklad různého počtu bitů během jedné transakce na sběrnici:

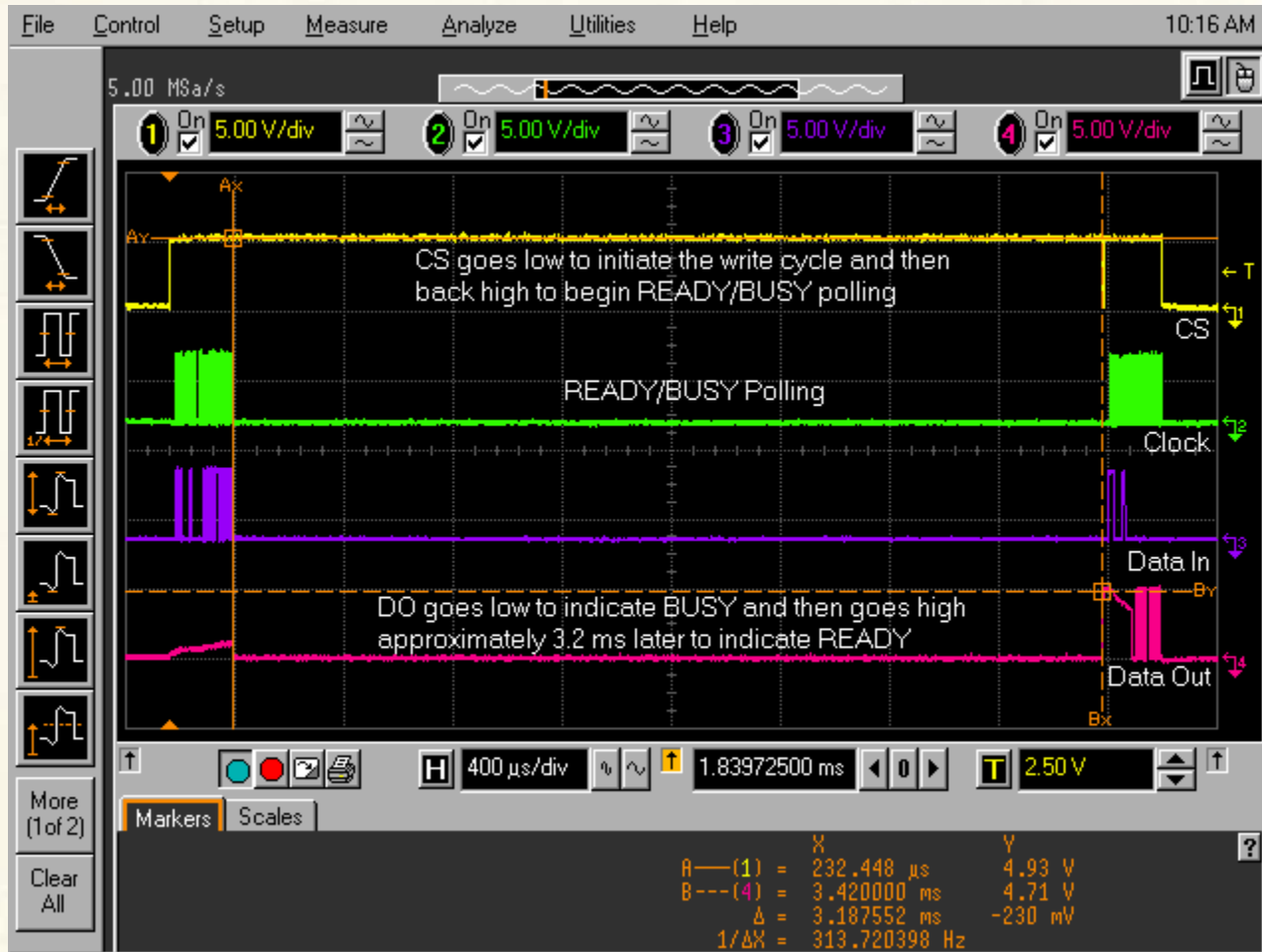
Vlevo je EEPROM AN993 odeslán příkaz WRITE Enable – start bit, 4 bity příkazu a 6 dummy bitů, vyplňujících přenos, napravo pak operace čtení – start bit, 2 bity příkazu, adresa (celkem 11 bitů), následovaných 16 bity dat



EEPROM Microchip AN993 – převzato z application note 00993a

ROZHRANÍ MICROWIRE

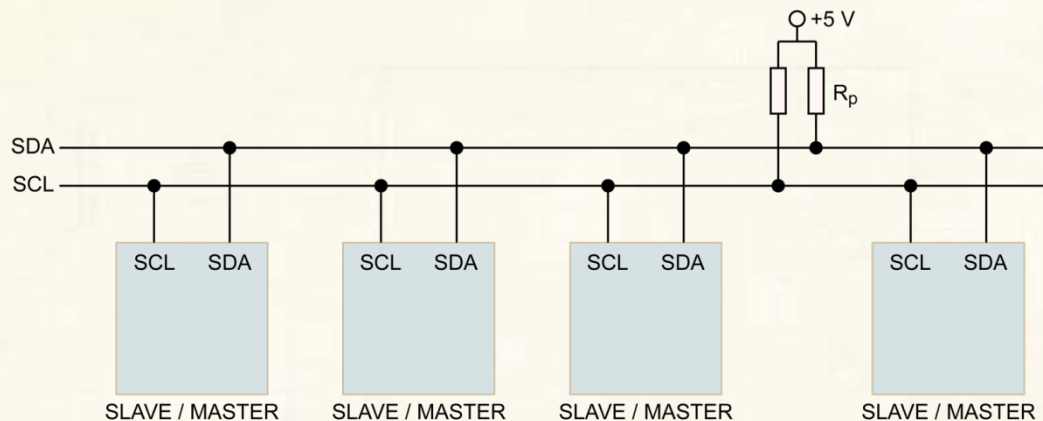
READY / BUSY polling: zápis do paměti je dokončen cca 3.2 ms po zaslání příkazu; nízká úroveň DO signálu indikuje, že zápis stále probíhá, ukončení zápisu je indikováno přechodem DO na vysokou úroveň



- ✚ Inter IC Bus – synchronní obousměrná sériová sběrnice, slouží k propojení čipů spotřební elektroniky
 - ☞ TV elektronika: mikrokontroller PCB83C528, PLL syntetizer TSA5512, EEPROM PCF8582E, dekodér barev TDA9160A, videoprocessor TDA4685, dekodér zvuku TDA9840, ...
 - ☞ Telefony a modemy: DTMF generátor PCD3311, rozhraní telefonní linky PCA1070, ...
 - ☞ Expandéry portů: PCF8574, MCP 23016, ...
 - ☞ ...
- ✚ Specifikace firmy Philips
- ✚ 2 + 1 vodič: hodiny (SCL – Seriál Clock), data (SDA – Seriál Data) + zem; budiče s otevřeným kolektorem
- ✚ Rychlosti přenosu: *z rodiny SPI / Microwire / I2C je nejpomalejší*
 - Standard Mode (S): 0 – 100 kb/s
 - Fast Mode (F): 0 – 400 kb/s
 - High Speed (Hs): 0 – 3.4 Mb/s (specifikace 2.0, 1998; 2.1, 2000)

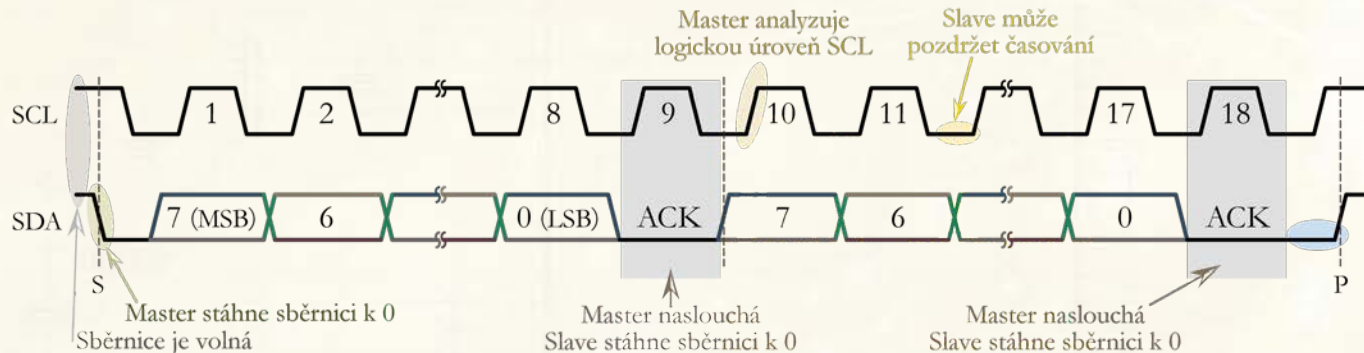
nemusí být konstantní, pomalé podřízené zařízení může výměnu dat zpomalit podržením hodinového signálu v 0
- ✚ Oproti SPI / Microwire se ale jedná o přirozeně multimaster sběrnici: na jedné sběrnici může být jedno nebo více nadřazených (master) zařízení, a jedno nebo více podřízených (slave) – role master / slave se může měnit ⇒ je nutná arbitrace, čistě softwarové řešení by bylo komplikované a rychlé vzorkování signálů by neúměrně zatěžovalo procesor
- ✚ Zařízení na sběrnici mají 7, resp. 10 bitovou adresu; u 7 bitové představují horní 4 bity typ zařízení (např. 1010 je EEPROM, přiděluje výhradně Philips), dolní 3 bity číslo zařízení daného typu na sběrnici – u zařízení jsou příslušné adresové vstupy nastaveny na log. 1 / 0; následující 8 bit signalizuje operaci čtení, nebo zápisu (R/W bit)
- ✚ Úroveň signálu: 5 V, 3.3 V, u Hs 2 V a nižší, v závislosti na konfiguraci; maximální kapacita sběrnice 400 pF
 - na stejné sběrnici mohou být připojena zařízení s CMOS, BiCMOS, NMOS, bipolární i jinou technologií, s různým napájecím napětím současně
 - Pull-up napětí musí být v takovém případě $5\text{ V} \pm 10\%$

I2C



- ✦ Velikost pull-up rezistorů není přesně specifikována, resp., vychází se z proudu do zařízení 3 mA – R_p je tedy funkcí napájecího napětí, kapacity sběrnice a počtu připojených zařízení; typicky se pohybuje od cca 1.8 k Ω do více jak 10 k Ω
- ✦ Mezi vodiče sběrnice a zařízení se někdy zapojují ochranné rezistory s odporem řádově stovky ohmů; *limitní grafy pro oba rezistory je možné nalézt ve specifikaci, dostupné na http://www.i2c-bus.org/fileadmin/ftp/i2c_bus_specification_1995.pdf*
- ✦ V klidovém stavu jsou oba vodiče v úrovni H (vytažené pull-up rezistory)
- ✦ Logická úroveň na SDA se smí měnit pouze tehdy, je-li SCL v úrovni L; jedinou výjimkou je zahájení komunikace (podmínka START), a ukončení přenosu (podmínka STOP); přenos vždy zahajuje aktuální master

Protokol přenosu



✚ Zahájení přenosu: podmínka Start (S), generovaná master zařízením, pokud je sběrnice dostupná

✚ Ukončení přenosu: podmínka Stop (P), generovaná master zařízením

● Kolize sběrnice:

- Dvě, nebo více zařízení zjistí, že sběrnice je volná, a zahájí přenos dat
- Zařízení musí kontrolovat stav sběrnice; pokud při odesílání logické 1 (*jedná se o budiče s otevřeným kolektorem!*) zjistí, že skutečný stav SDA linky je logická 0, automaticky prohrává arbitráž, a musí ukončit přenos
- Pokud může zařízení, které prohrálo arbitráž, pracovat jako slave, musí přepnout do slave režimu (*může být adresováno*)

✚ Opakovaný start (Sr): další transakce na sběrnici bez toho, aniž by před tím byla generována podmínka Stop

✚ Přenos každého byte je potvrzen přijímačem (Ack)

- ACK = 0 znamená úspěšný přenos = potvrzení
- ACK = 1 znamená, že adresované zařízení není přítomno, nebo je zaneprázdněno ⇒ musí být generována podmínka Stop
- Pokud Master přijímá data, musí být po každém byte ACK = 0, s výjimkou posledního, kdy ACK = 1; **podmínku Stop generuje vždy Master**

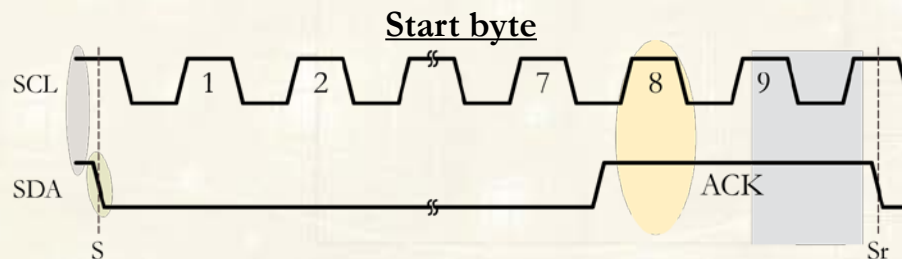
✚ Hodinový signál nemá konstantní periodu, ale je řízen nejpomalejším podřízeným zařízením (podržení logické 0)

Adresování

- První byte po podmínkách S, Sr je adresou slave zařízení (v 7 bitovém adresování)

Speciální adresy I2C

Bity [7:1]	Bit 0 (RW)	Význam
0000 000	0	Adresa obecného volání Následující byte: LSB = „B“ B = 0: 00000110 RESET 00000100 no RESET B = 1: přenos dat rozhlášením (horních 7 bitů je adresa masteru, který inicioval přenos, následují data /bez určení příjemce/)
0000 000	1	Start - začátek aktivní výměny (<i>při softwarové implementaci je generováno hardwarové přerušování, inicializující obsluhu I2C sběrnice</i>)
0000 001	X	Adresa zařízení CBUS (<i>z důvodu kompatibility; I2C zařízení nesmí odpovídat</i>)
0000 010	X	Adresa zařízení s jinými sběrnice (<i>I2C zařízení nesmí odpovídat</i>)
0000 011	X	<i>Vyhrazeno</i>
0000 1XX	X	Kód master zařízení režimu Hs
1111 1XX	X	<i>Vyhrazeno</i>
1111 0XX	X	Indikátor 10 ^{ti} bitového adresování (XX jsou nejvyšší dva bity adresy)



- ✚ RW bit [0] říká slave zařízení, zda chce master vysílat (RW = 0 – zápis), nebo přijímat (RW = 1 – čtení)
- ✚ První 4 bity jsou typem zařízení (přidělené Philipsem), následující 3 číslem zařízení (zvolené příslušnými vývody na čipu konstruktérem)
celkem je k dispozici 112 adres všech typů zařízení

10-ti bitové adresování

- ✚ 1024 možných adres
- ✚ Přenos master → slave:
 - 1byte: 1111 0XX0 XX jsou nejvyšší 2 bity adresy, RW bit = 0
 - 2 byte: sbylých 8 bitů adresy
 - následují data
- ✚ Přenos slave → master (*adresuje master*):
 - 1byte: 1111 0XX0 XX jsou nejvyšší 2 bity adresy, RW bit = 0 (!!! – jinak by slave nepřijal 2 byte adresy)
 - 2 byte: sbylých 8 bitů adresy
 - podmínka Sr
 - 1111 0XX1 – XX jsou opět stejné nejvyšší 2 bity adresy, RW bit = 1 (!!!)
 - Slave zahajuje přenos dat

Hs režim

- ✚ Pokud jsou na sběrnici F/S zařízení, musí být od sběrnice oddělena redukcí (filtrem), která nepropustí Hs komunikaci
- ✚ Nepodporuje F/S arbitráž
- ✚ není synchronizována po bitech → pevně stanovená střída SCLH signálu 2:1
- ✚ Přepnutí do Hs režimu je sekvencí 0000 1XXX – XXX je kód vedoucího zařízení (000 je vyhrazeno, každé zařízení musí mít jedinečný kód), na tomto bytu (*je to ještě pomalý byte!*) je provedena arbitráž
- ✚ Po podmínce P se zařízení opět přepne do F/S režimu

1-WIRE

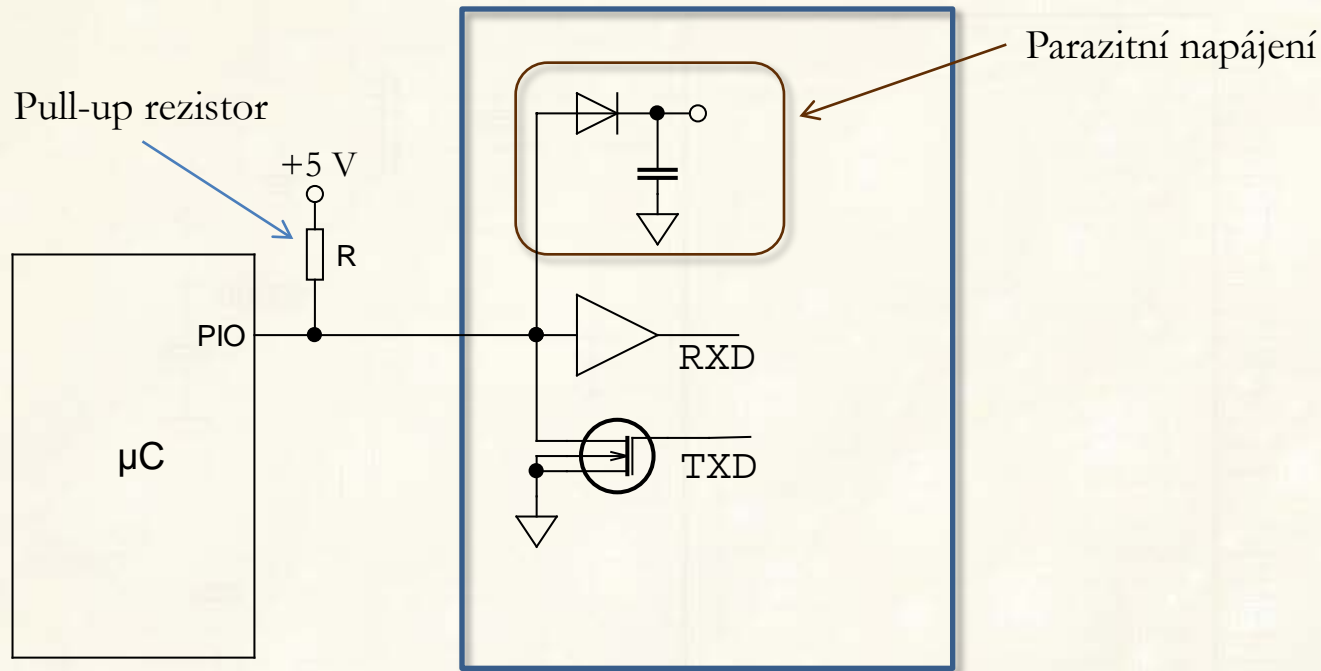
- ✚ ... *aneb - od pantáty vedou (jen) dva dráty*
- ✚ Obchodní značka firmy Maxim (původně Dallas Semiconductor Corp., odkoupená r. 2001)
- ✚ (Pomalá) sériová sběrnice, slouží po připojení speciálních HW zařízení k mikrokontroléru, nebo počítači
- ✚ Připojená zařízení mohou být napájena přímo z datového vodiče
- ✚ Každý čip má unikátní 64-bitové identifikační číslo, které je možné využít k identifikaci
- ✚ Na rozdíl od SPI, Microwire a I2C sběrnic zde není žádný hodinový signál; kritické je časování logických úrovní

Použití:

- ☞ Integrované digitální teploměry (např. DS18B20)
- ☞ Identifikační a autentikační systémy
 - Identifikace a kalibrace lékařských senzorů (např. testovacích proužků do glukometrů)
 - Identifikace balení chemikálií v medicíně
 - Identifikace zásobníků inkoustu v tiskárnách
 - Identifikace zdrojů a baterií
 - Zákaznické platební systémy (metro a pod.)
 - Identifikace osob (přihlašování k PC, vrátníky, docházkové systémy)
- ☞ Elektronické potenciometry (DS2890)
- ☞ iButton

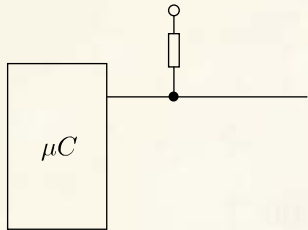
1-WIRE

Základní zapojení

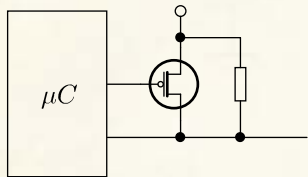


- Mikrokontroller pracuje jako **jediný master** sériové linky
- K rozhraní mohou být připojeny až **stovky zařízení**, pracujících v **režimu slave**
- 1 wire sběrnice je realizována 2 vodiči – datový/napájecí + zem, na větší vzdálenosti UTP 5 kabelem
- Budiče masteru i slave zařízení jsou realizovány v zapojení s otevřeným kolektorem, jediný pull-up rezistor je zařazen u masteru; jeho velikost je standardně $4.7\text{ k}\Omega$, alternativně $2.2\text{ k}\Omega$
- Slave zařízení mohou být napájena buď ze samostatného zdroje, nebo přímo z datového vodiče; v tomto případě jsou tato zařízení napájena přes pull-up rezistor, napájení v době logické 0 je zajištěno vyrovnávacím kapacitorem (800 pF), integrovaném v každém slave zařízení

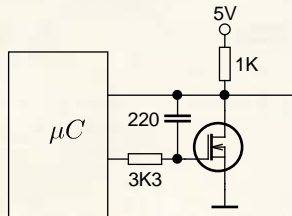
Pull-up rezistor a jeho alternativy



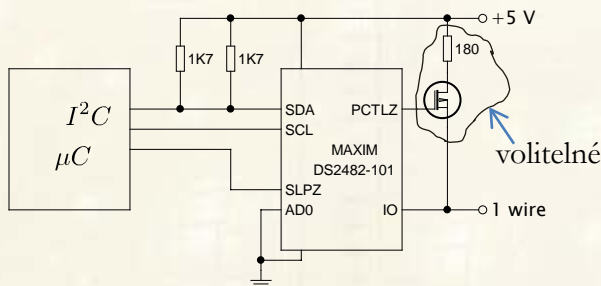
Specifikace požaduje napětí 2.8 – 6 V; při napájecím napětí 5 V nesmí proudový odběr všech slave zařízení na sběrnici přesáhnout 1 mA; nicméně např. digitální teploměr DS18B20 má špičkový proudový odběr 1.5 mA ⇒ **rezistor 2K2 je možné použít pouze při malém počtu zařízení s nízkým odběrem, do vzdálenosti 3 m**



Toto řešení (dle datasheetu DS18B20) sice zajistí dostatečné napájení během konverze, je ale potřeba SW zajistit, že tranzitor bude otevřen max. na 10 μ s, a to pouze po odeslání příkazu měření teploty, nebo kopírování ⇒ **toto řešení je specifické pro konkrétní zařízení**



Toto řešení nastavuje rychlost přeběhu, je možné je použít **až do vzdálenosti 200 m**, neřeší ale vyšší proudové odběry slave zařízení; navíc **není**, stejně jako varianty výše, **impedančně přizpůsobený vedení**

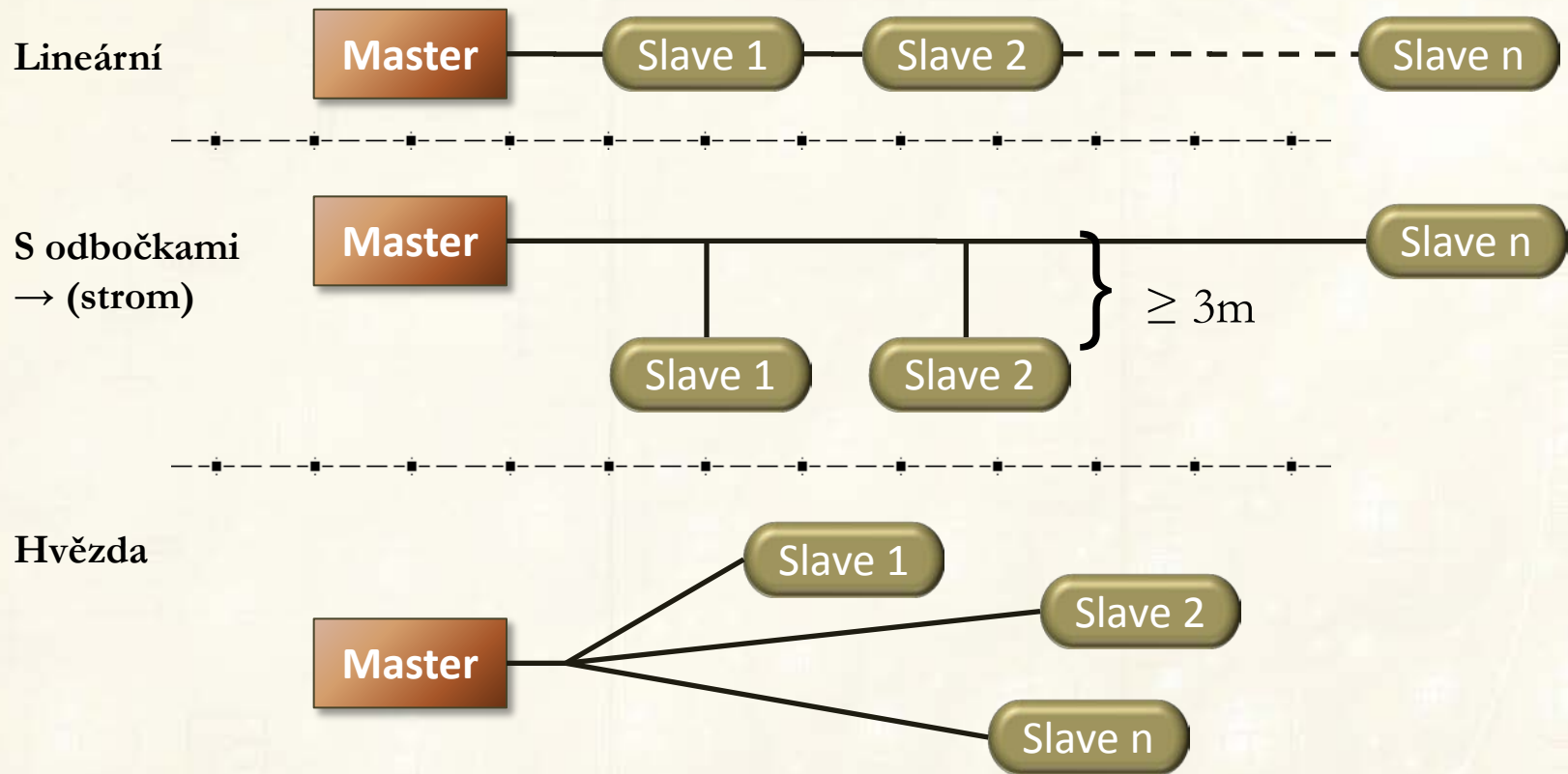


Budiče sběrnice:

- **DS2482-101** – I2C / 1Wire bridge, řeší vyšší kapacitní zatížení (delší vedení, větší počet slave zařízení) – Active Pullup (APU) mód, i připojení zařízení s vyšším odběrem (digitální teploměr) – Strong Pullup (SPU) mód, i impedanční přizpůsobení
- **DS2480B** – RS232 / 1Wire bridge
- **DS9490** – USB / 1Wire bridge

1-WIRE

Topologie 1-wire sběrnice



Není doporučena, pokud nejsou jednotlivé větve přepínané – zejména odrazy na velkých vzdálenostech (a nepříznivých spojích jednotlivých větví) způsobují největší problémy

Rádus: vzdálenost mezi masterem a nejvzdálenějším slavem

- má vliv na rychlost (časování) sběrnice – odrazy na vedení!
- maximální teoretický rádus 750 m

Váha: součet délky všech kabelů, plus ekvivalentní zátěž slave zařízení (0.5 – 1m)

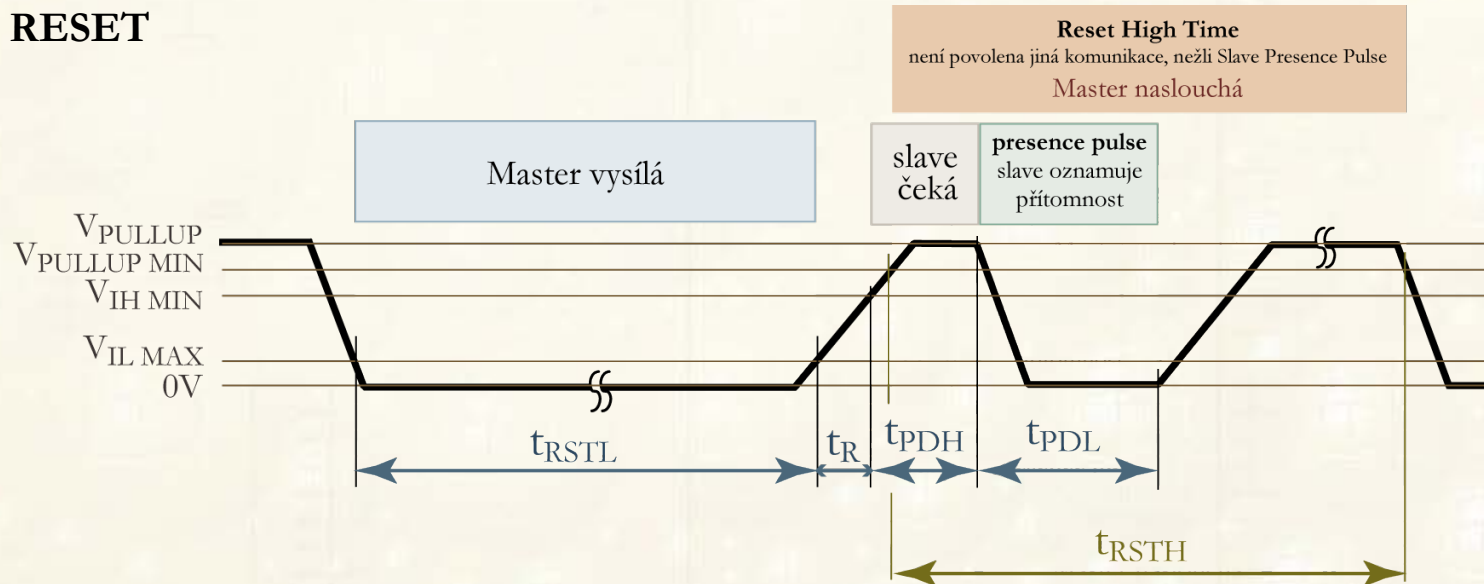
- má vliv na dobu čela impulsu – přechodný děj (nabíjení kapacity – uvažuje se cca 24 pF/m)

Logické úrovně, čtení a zápis, časování

Logické úrovně

$V_{IL\ MAX}$	největší přípustné napětí logické 0
$V_{IH\ MIN}$	minimální přípustné napětí logické 1
$V_{PULLUP\ MIN}$	minimální napětí nutné pro spolehlivou funkci slave zařízení v případě parazitního napájení je určeno minimálním pracovním napětím slave zařízení plus úbytek na usměrňovací diodě
V_{PULLUP}	pracovní napětí 1-wire sběrnice

RESET

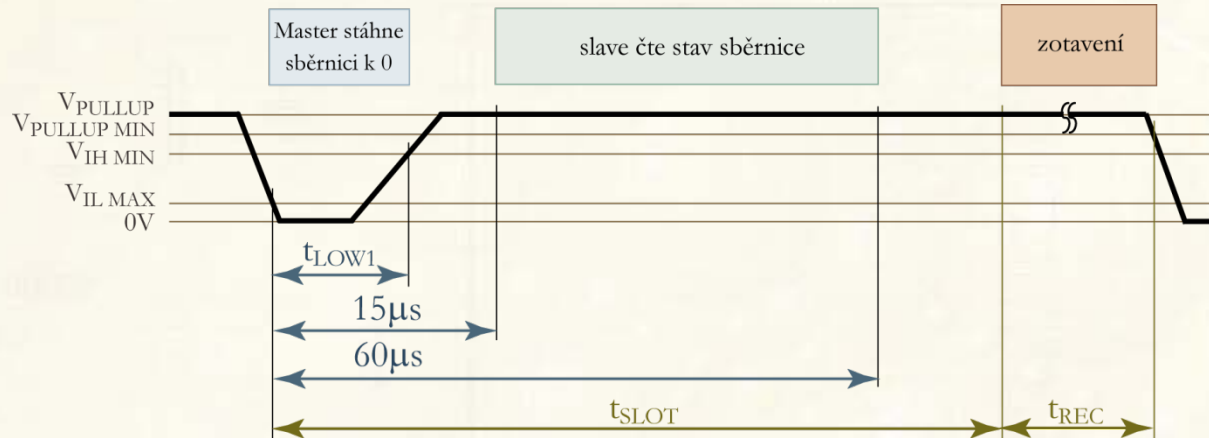


t_{RSTL}	480 μ s min. – Reset Low Time, 960 μ s max
t_{RSTH}	480 μ s min. – Reset High Time
t_{PDH}	30 μ s nominálně, 15 – 60 μ s min / max
t_{PDL}	120 μ s nominálně, 60 – 240 μ s min / max

1-WIRE

✚ Zápis (master → slave)

◆ logická 1



$$1 \mu\text{s} \leq t_{\text{RSTL}} \leq 15 \mu\text{s}$$

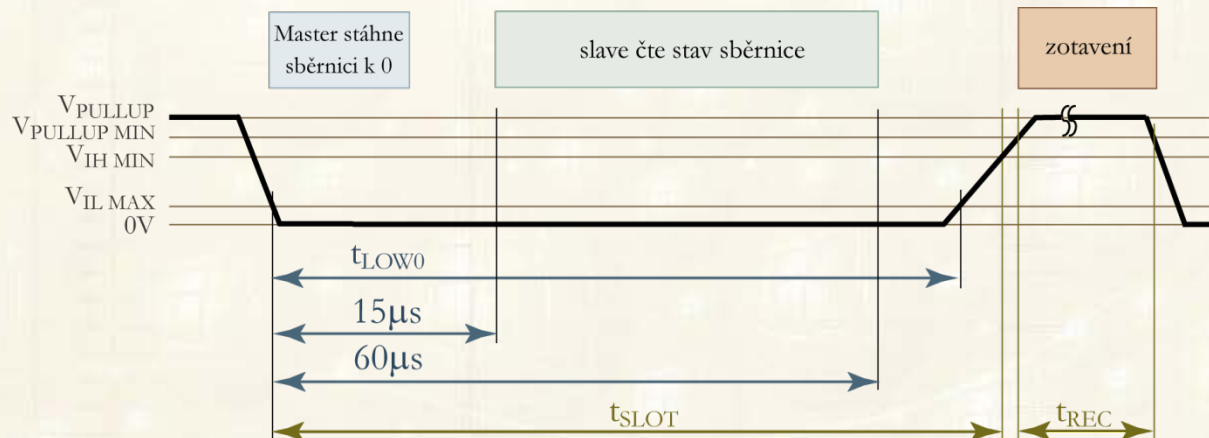
$$60 \mu\text{s} \leq t_{\text{SLOT}} \leq 120 \mu\text{s} \text{ (} \frac{1}{4} \text{ RESET pulsu), nominálně } 60 \mu\text{s}$$

time slot – standardní jednotka komunikace (1 bit informace) – RESET je 8 + 8 time slots

$$t_{\text{REC}} \geq 1 \mu\text{s} \text{ doba zotavení}$$

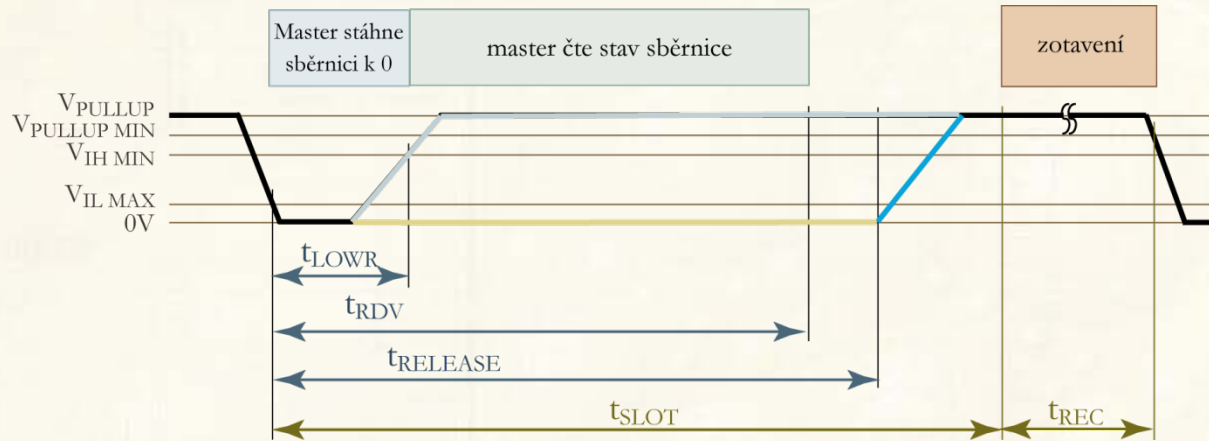
Čtení sběrnice: povolené okno je 15 – 60 μs, doporučeno je 30 μs (krátké ovzorkování)

◆ logická 0



1-WIRE

✚ Čtení (přenos slave → master)



$$1 \mu s \leq t_{LOWR} \leq 15 \mu s$$

$$60 \mu s \leq t_{SLOT} \leq 120 \mu s \text{ (} \frac{1}{4} \text{ RESET pulsu), nominálně } 60 \mu s$$

$$t_{REC} \geq 1 \mu s \text{ doba zotavení}$$

$$t_{RDV} = 15 \mu s$$

Čtení 1: master stáhne na t_{LOWR} sběrnici k logické 0, vrátí ji zpět, slave nijak nereaguje – nechá sběrnici v log. 1

Čtení 0: master stáhne na t_{LOWR} sběrnici k logické 0, vrátí ji zpět, mezi tím ale slave stáhne na t_{RDV} sběrnici k log. 0

Master by měl číst stav sběrnice co nejdříve k $15 \mu s$ po odeslání synchronizačního pulsu (kapacita sběrnice!!!)

Obecná komunikační sekvence



Rychlost sběrnice

- Maximální teoretická: $\frac{1}{61 \mu s} = 16.39 \text{ kb s}^{-1}$ $\frac{1}{7 \mu s} = 142.85 \text{ kb s}^{-1}$ v overdrive režimu
(neuvažuje nutný RESET, příkaz, ani u některých zařízení volitelnou / v případě jediného připojeného zařízení/ adresu ROM)
- Reálná rychlost:
 - ✦ Několik zařízení na sběrnici:
 - RESET + Presence pulse: 16 time slots 960 μs
 - Adresa ROM: 8 + 64 time slots 72 * 61 $\mu s = 4.392 \text{ ms}$
 - Příkaz: 8 time slots 488 μs
 - Blok dat (plus CRC) $\frac{8 * 61 = 488 \mu s}{\text{byte}}$
 6.328 ms $\sim 1.26 \text{ kb s}^{-1}$ (přenos po 1 byte)
 - ✦ Jediné zařízení na sběrnici:
 - RESET + Presence pulse: 16 time slots 960 μs
 - Skip ROM: 8 time slots 8 * 61 $\mu s = 488 \mu s$
 - Příkaz: 8 time slots 488 μs
 - Blok dat (plus CRC) $\frac{8 * 61 = 488 \mu s}{\text{byte}}$
 2.424 ms $\sim 3.3 \text{ kb s}^{-1}$ (přenos po 1 byte)

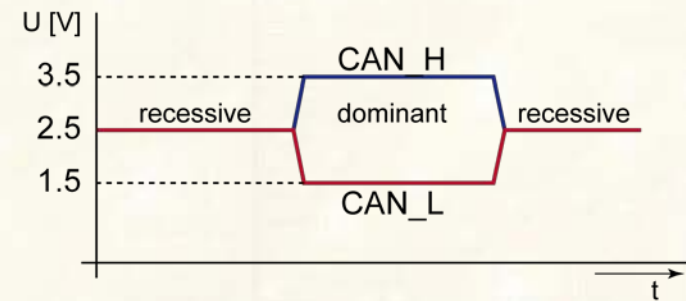
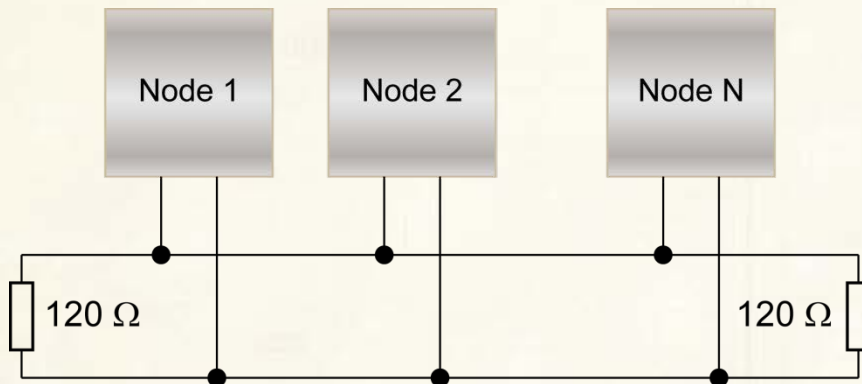
CAN BUS

- ✦ **Controller Area Network** je datová sběrnice, využívaná zejména pro vzájemnou komunikaci funkčních jednotek v automobilu (včetně diagnostiky)
- ✦ Can bus byl vyvinut v roce 1983 firmou Robert Bosch GmbH, prvním automobilem, vybaveným systémem CAN BUS, byl v roce 1986 BMW 850 coupe (údajně se ušetřily cca 2 km kabeláže); tato sběrnice vrzy pronikla i do automatizační techniky, v roce 1992 bylo založeno sdružení uživatelů a výrobců CAN in Automation (CiA); dnes je v průmyslu používána k propojování různých inteligentních čidel a akčních členů, existuje řada karet pro připojení řídicích PC
- ✦ CAN-Controllerem je vybavena řada mikrocontrollerů, a to jak od výrobců, kteří se na elektroniku pro automobilové aplikace a průmysl zaměřují (Infineon, 8, 16, i 32 bitové kontroly), i výrobců univerzálních controllerů, např. řada Stellaris (jádro ARM Cortex-M3) firmy Luminary Micro (Texas Instruments), včetně architektury 80C51 (Atmel T89C51CC01UA)
- ✦ V automobilové technice není ovšem jedinou sběrnici, používána je jednoduchá a levná LIN, multimediální MOST, v některých luxusnějších vozech (Audi A8, BMW 5 a 7, ...), již přestává stačit rychlost CAN sběrnice, a je proto nahrazována novou sběrnici FlexRay
- ✦ CAN bus je multimaster sběrnice, resp. jednotlivé uzly systému jsou si zcela rovnocenné – peer to peer
- ✦ rámce (frames), někdy označované také jako zprávy (messages) jsou vysílány do sítě a přijímány všemi uzly současně
- ✦ neexistuje zde adresace vysílajícího či přijímajícího uzlu - rámec vždy obsahuje identifikátor, který musí jednoznačně identifikovat jeho datový obsah; na základě tohoto identifikátoru pak každé zařízení provede filtraci, na základě které je buď obsah dále zpracován, nebo zahozen. Každý z přijímačů tak akceptuje pouze ty datové rámce, které jsou pro něj významné.
- ✦ je-li rámec úspěšně přijat alespoň jedním uzlem, je vysílajícímu uzlu potvrzen
- ✦ je-li během příjmu detekována chyba (libovolným uzlem včetně vysílajícího), je vyslána chybová sekvence a vysílání se musí opakovat
- ✦ Maximální rychlost přenosu je na sběrnici 1Mbit/sec.

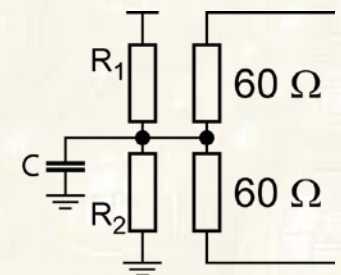
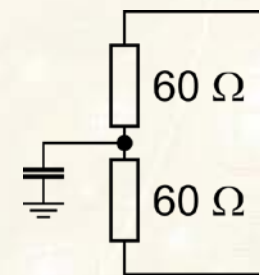
CAN BUS

Fyzická vrstva

- ✚ Původní specifikace Bosch neobsahuje žádné požadavky na přenosové médium, ani napět'ové úrovně
- ✚ Definovány jsou pouze formální logické hodnoty – recesivní (r) a dominantní (d). Je-li na sběrnici připojeno několik stanic a alespoň jedna z nich vysílá úroveň d zatímco ostatní vysílají úroveň r, je na sběrnici úroveň d. Vysílají-li všechny stanice úroveň r, je na sběrnici úroveň r.
- ✚ Elektrické parametry (nikoli konektory a kabeláž) specifikuje teprve norma ISO-11898:



- ✚ Pro přenos dat podle tohoto standardu se používá symetrické vedení s kabelem o charakteristické impedanci 120Ω . Aby se zabránilo odrazům, jsou na obou koncích vedení připojeny zakončovací odpory 120Ω . Kromě standardního zakončení jedním rezistorem se někdy z důvodu nižších EMC emisí používá dělené zakončení, které může být navíc doplněno odporovým děličem, který udržuje konstantní recesivní úroveň.
- ✚ „Měkké“ zdroje v budičích jednotlivých uzlů udržují recesivní úroveň na 2.5 V (rozdíl musí být menší, nežli 0.5 V na straně přijímače, až 1.5 V na straně vysílače), kterýkoli uzel „tvrdými“ zdroji budičů nastaví v dominantní úrovni napětí 2.75 – 4.5 V na CAN_H, resp. 0.5 – 2.25 V na CAN_L (minimální rozdíl 0.9 V).



CAN BUS

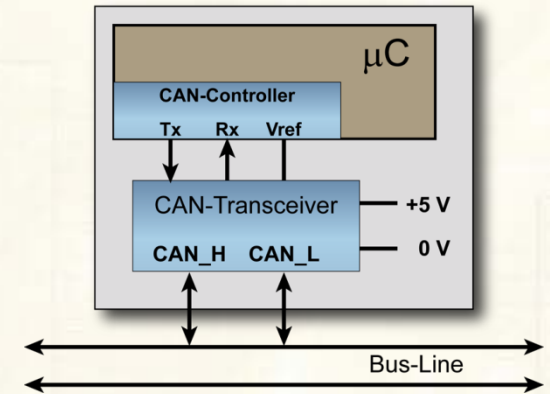
- Zatímco CAN controller je obvykle součástí mikrokontrolleru a zajišťuje funkce datové vrstvy (detekce chyb, kódování datových rámců, detekce identifikátorů a filtrování zpráv) a částečně fyzické vrstvy („bit stuffing“ – vkládání synchronizačních bitů), budiče sběrnice jsou realizovány jako samostatný obvod, např. SN65HVD1050 (Texas Instruments), TLE6250 (Infineon), PCA82C250 (Philips), L9615 (SGS-Thomson) ...
- Maximální přenosová rychlost souvisí s délkou vedení:

CIA DS-102

Délka [m]	Odpor vedení na 1 m délky [$\mu\Omega$]	Rychlost [kbit/s]
< 25	70	1000
< 50	60	800
< 100	60	500
< 250	60	250
< 500	40	125
< 1000	26	50
< 2500		20
< 5000		10

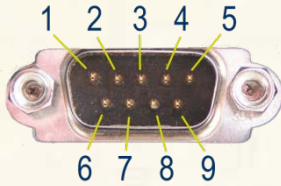
ISO-11898

Délka [m]	Odpor vedení na 1 m délky [$\mu\Omega$]	Rychlost [kbit/s]
< 40	70	1000
< 300	60	500
< 600	40	100
< 1000	26	50



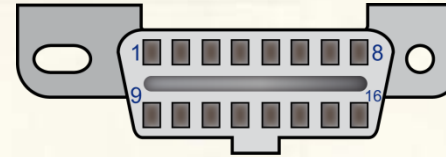
CAN BUS

Konektory



CAN bus CiA DS-102 connector – samec

Pin	Signál	Funkce
1	-	Reserved
2	CAN_L	CAN_L bus line dominant low
3	CAN_GND	CAN Ground
4	-	Reserved
5	(CAN_SHLD)	Optional: CAN shield
6	GND	Optional: ground
7	CAN_H	CAN_L bus line dominant high
8	-	Reserved
9	(CAN_V+)	Optional: CAN external supply



J1962 On-Board Diagnostic II (OBD II)
Diagnostic Link Connector (DLC) – samice

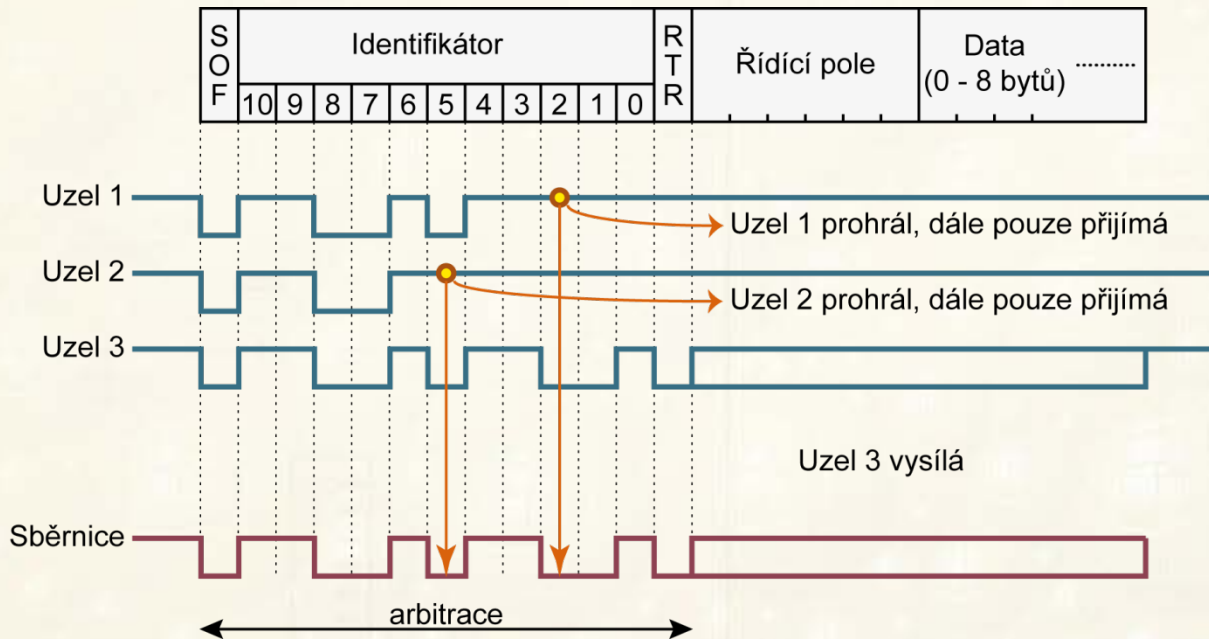
Pin	Signál	Funkce
1		GM: J2411 GMLAN/SWC/Single-Wire CAN
2	J1850 Bus+	SAE J1850 PWM / SAE J1850 VPW protokol
3	DCL+ / CCD+	Ford / Chrysler
4	CGND	Chassis ground
5	SGND	Signal ground
6	CAN High	ISO 15765-4 a SAE-J2284
7	K-LINE	ISO 9141-2. LIN like protokol
8	-	
9	-	
10	J1850 Bus-	
11	DCL- / CCD-	Ford / Chrysler
12	LS CAN Bus	Renault: low speed CAN bus, (multimedia CAN bus)
13	LS CAN Bus	Renault: low speed CAN bus, (multimedia CAN bus)
14	CAN Low	
15	L-LINE	(ISO 9141-2 and ISO/DIS 14230-4)
16	+12v	Battery power

Řízení přístupu k médiu, kódování a detekce chyb

✚ Pro řízení přístupu k médiu je použita tzv. CSMA/CR metoda (Carrier Sense Multiple Access with Collision Resolution):

- uzel smí začít vysílat pouze v okamžiku, kdy detekuje klidový stav sběrnice
- Samozřejmě může dojít k situaci, kdy se několik uzlů rozhodne vysílat současně; v tom případě ale nedojde ke kolizi, protože uzel, vysílající dominantní úroveň „přebije“ ostatní uzly, vysílající recesivní úroveň

⇒ Každý vysílající uzel musí se zpožděním vzorkovat stav sběrnice, pokud uzel, který vysílá recesivní úroveň detekuje dominantní úroveň, musí zastavit přenos



✚ Každá stanice si generuje interní hodinový signál, který je synchronizován s vysílající stanicí pomocí datového signálu. Proto, pokud vysílaná data obsahují 5 po sobě následujících bitů stejné logické hodnoty, je vložen jeden dodatečný bit opačné logické hodnoty (stejně, jako např. u USB sběrnice) – bit stuffing

✚ 15 bitové CRC a potvrzovací bit ukončují přenos. Pokud nesouhlasí, je vyslán chybový rámeček.