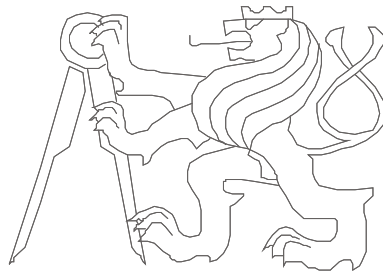


Architektury počítačů

I/O podsystém I.



České vysoké učení technické, Fakulta elektrotechnická

O čem bude dnešní přednáška?

- Propojení jednotlivých částí počítače mezi sebou
 - Sběrnice
- Na příkladu sběrnicevého systému PC
 - **PCI.**
 - Proč? Příprava na laboratorní cvičení.
- Alternativy PCI
 - **PCIe.**
 - Proč? Příprava na laboratorní cvičení.
- Inovace
 - Hypertransport, Infiniband, QPI.
 - Proč? Jen abyste věděli.

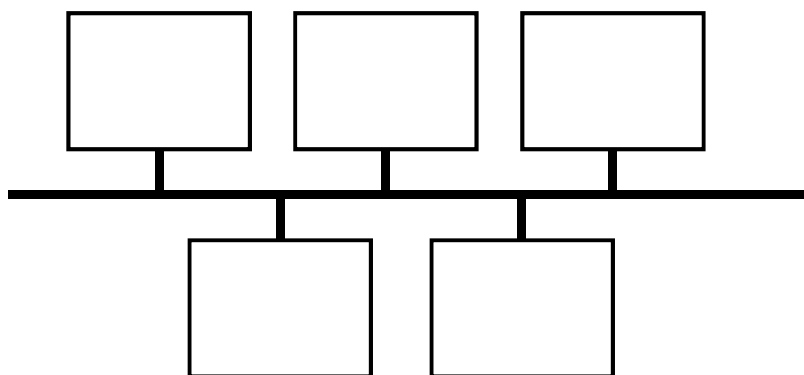
Co je úkolem?

- Propojit jednotlivé části výpočetního systému
- Požadavky:
- Vytvořit optimální datové cesty hlavně pro nejdůležitější periferie (vnější paměti).
- Možnosti řešení:
- S ohledem na závislost cena/výkon existuje hranice výkonnosti, kdy
 - datové cesty je možné sdílet, nebo
 - datové cesty je výhodné sdílet.

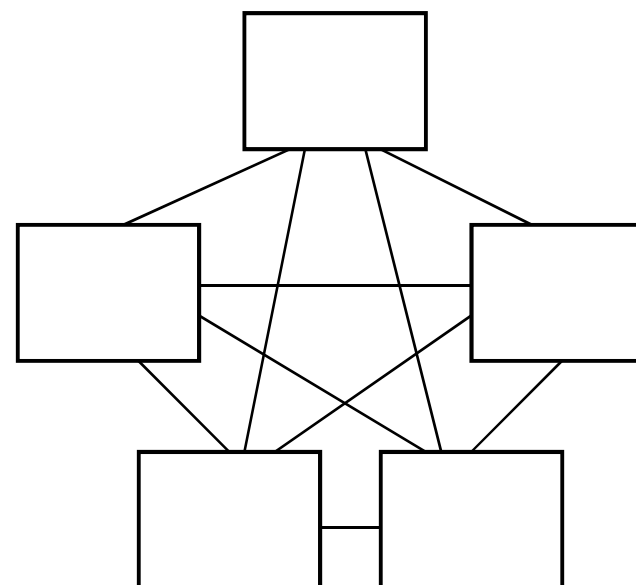
Terminologie interfejsingu I. – Důležité pojmy:

- **Interfejs** = interface = rozhraní = propojení = styk = mezixicht.
 - Společná komunikační část sdílená dvěma systémy, zařízeními nebo programy.
 - Zahrnuje i prvky této hranice a doplňkové řídicí obvody určené k jejich propojení.
- Sběrnice x dvoubodový spoj.
- Adresová, datová, řídicí sběrnice.
- Multiplexovaná/oddělená sběrnice.
- Procesorová, systémová, lokální, V/V sběrnice.
- Sběrníkový cyklus.
- Otevřený kolektor, třístavový výstup.

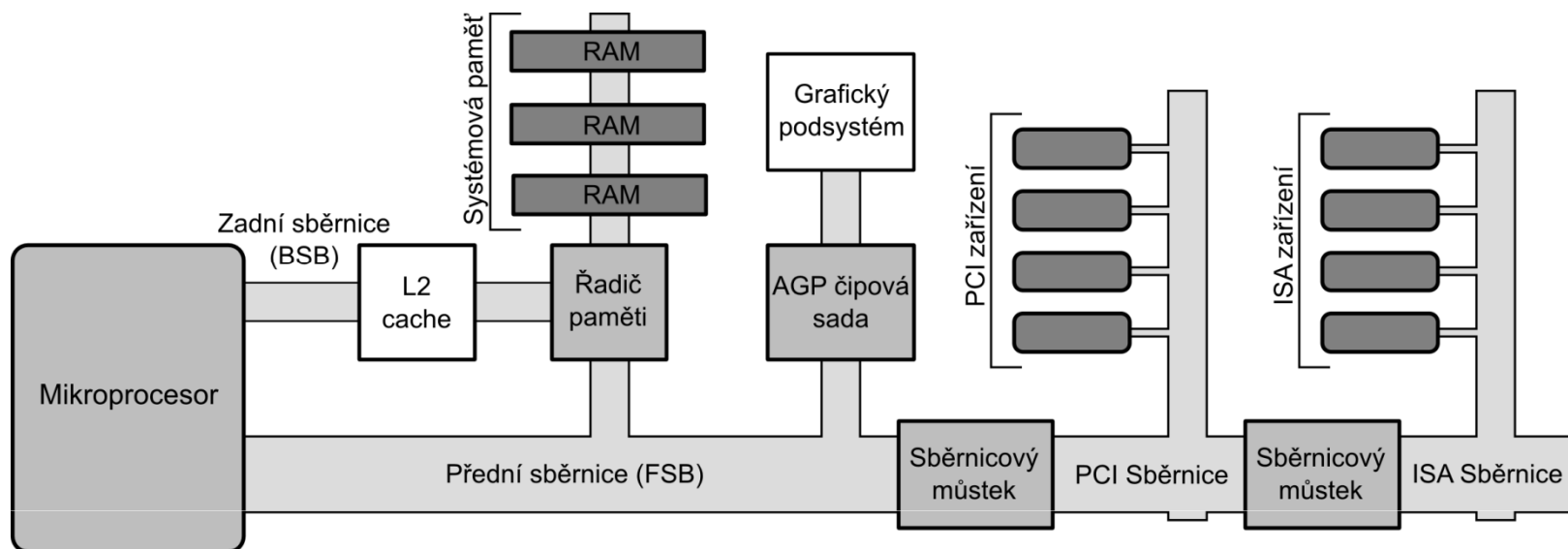
Připomenutí: sběrnice x dvoubodový spoj



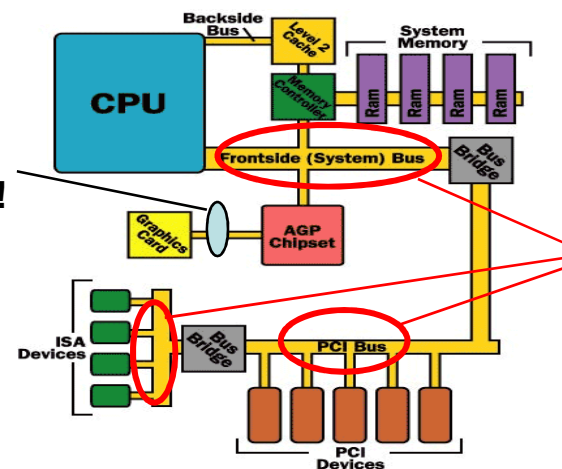
- Anglicky:
- Bus,
- point-to-point connection.



PC architektura ze začátku milénia ...

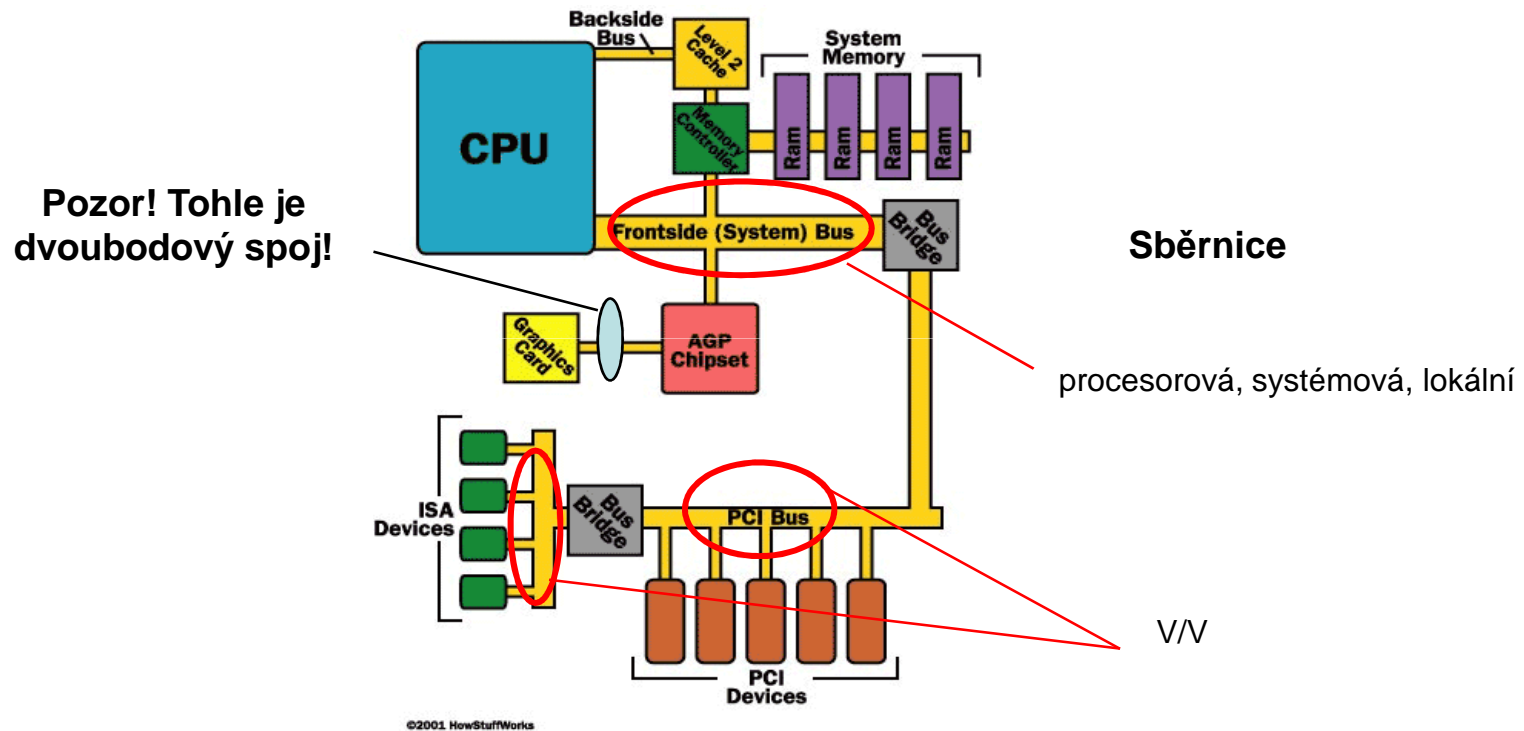


Pozor! Tohle je dvoubodový spoj!

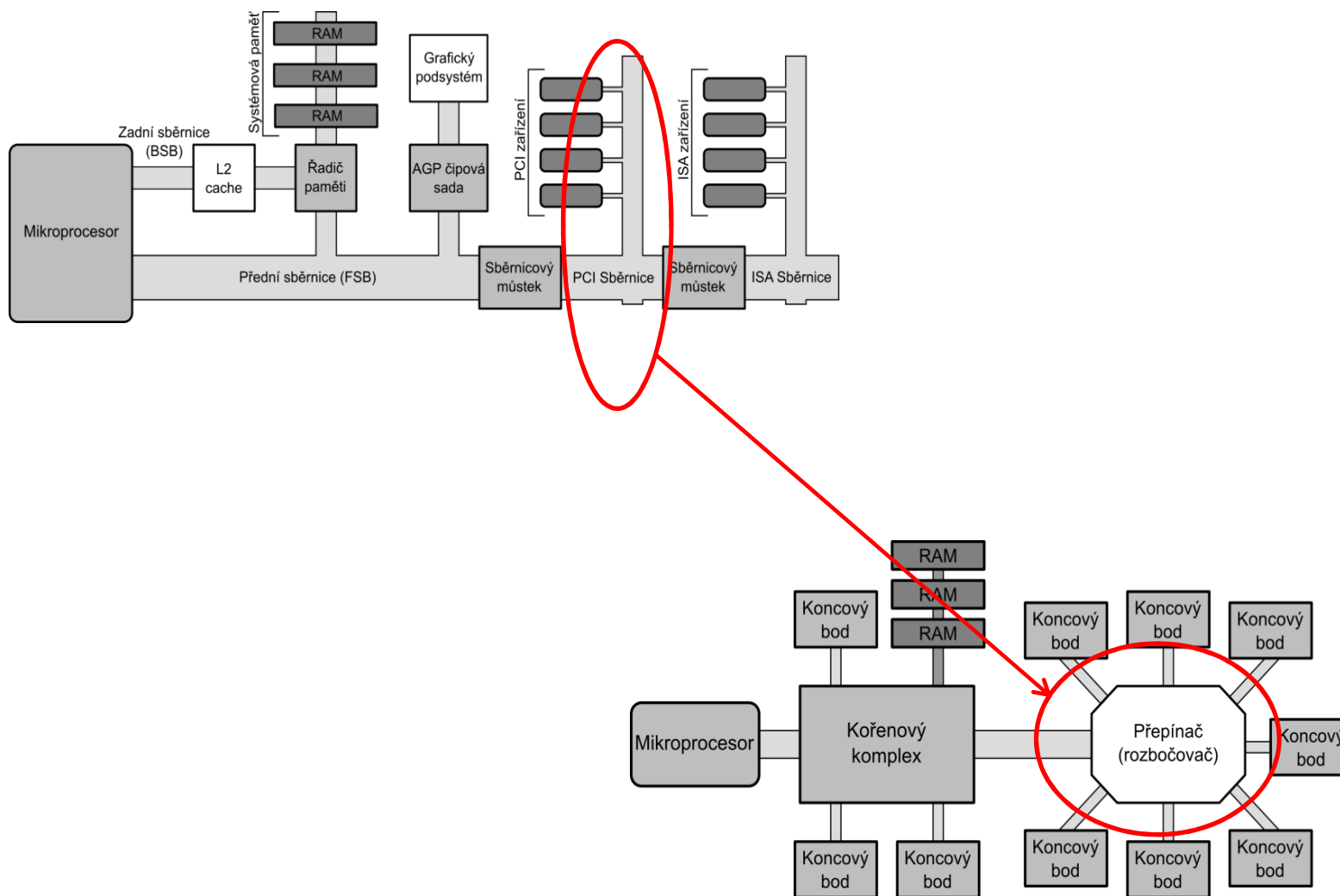


Sběrnice

Připomenutí II.

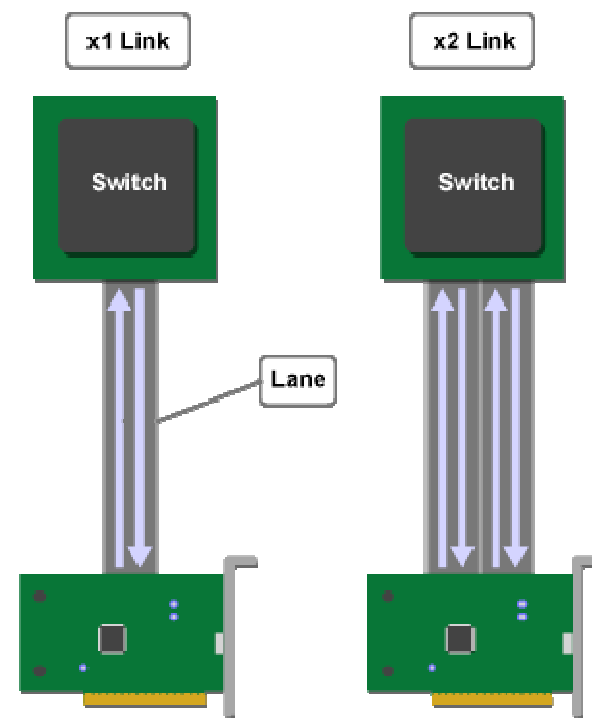


U PCIe nahradil sdílenou sběrnici sdílený přepínač

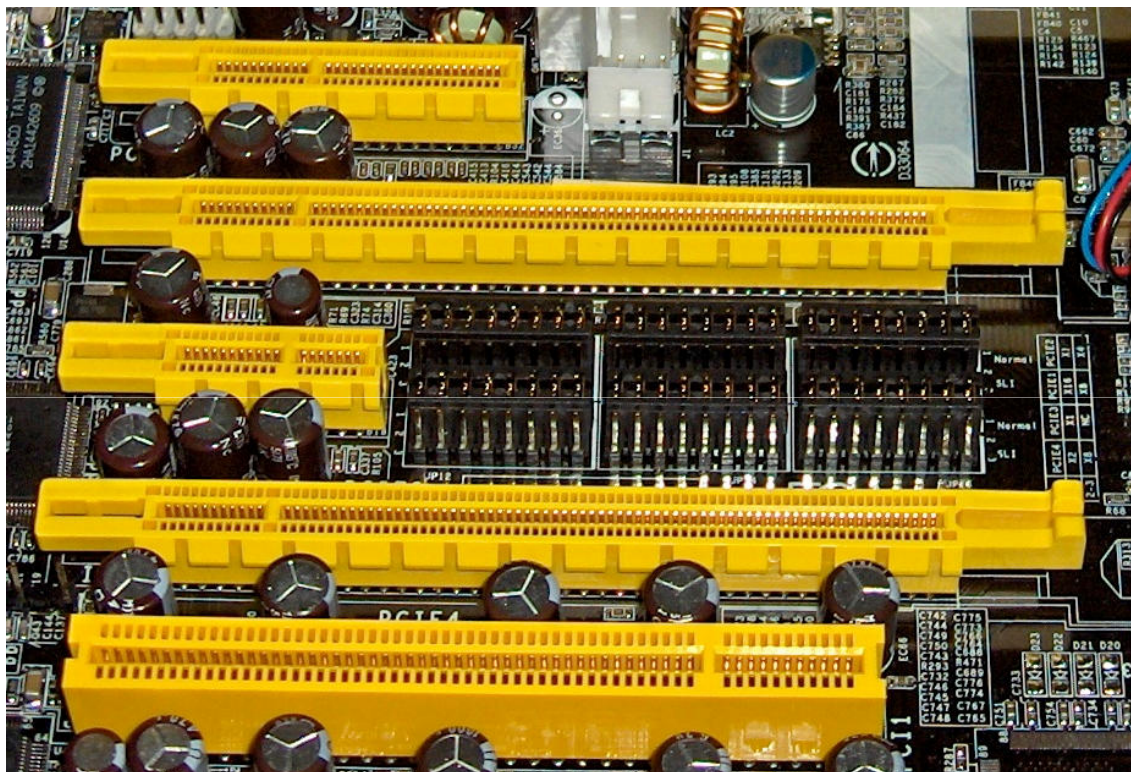


Přenos údajů, PCIe linka, PCIe proud

- Spojení mezi PCIe zařízením a přepínačem se nazývá linka (link) s nesymetrickým způsobem přenosu signálu (rozdílové vodiče).
- Každá linka sa skládá z jednoho nebo více proudů(lane).
- Proud tvoří 2 páry vodičů, 1 přijímací a 1 vysílací.
- Každý přenese 1 bit za takt v obou směrech (plně duplexní přenos).



PCIe příklad systémové desky



Obr. Převzat z Wikipedie

PCI Express x4,

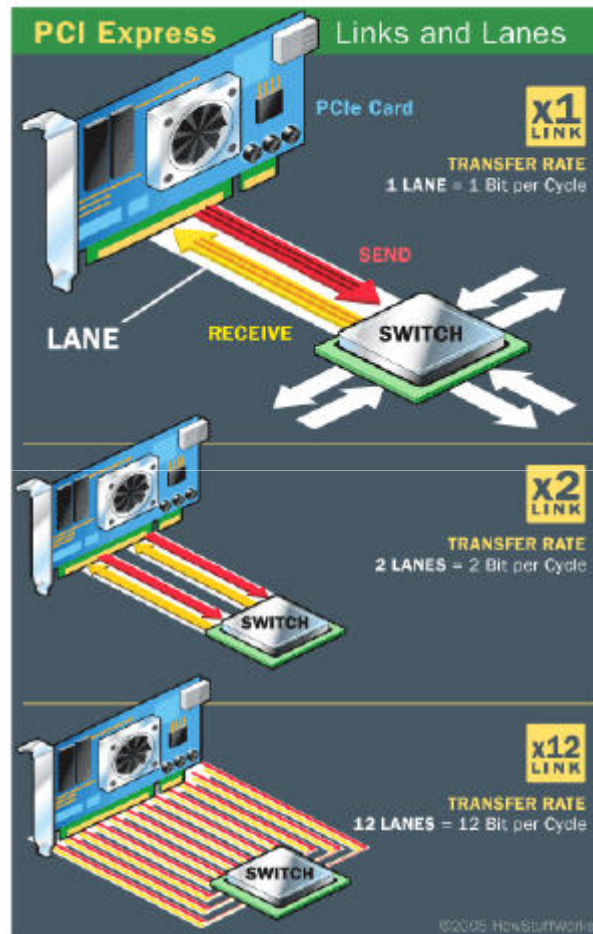
x16,

x1 a

x16 sloty,

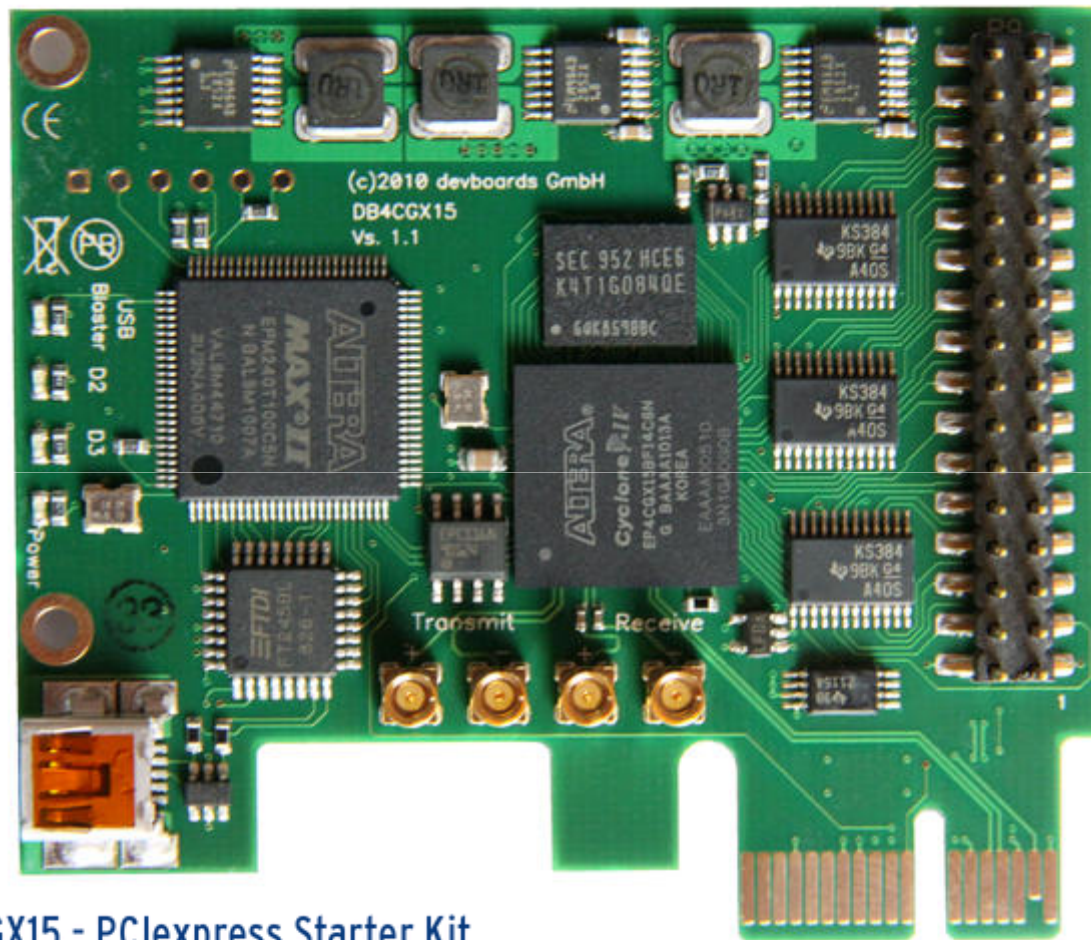
spolu se standardním 32b PCI slotem na desce LanParty nF4 Ultra-D jednoho výrobce (DFI).

Linky ještě jinak



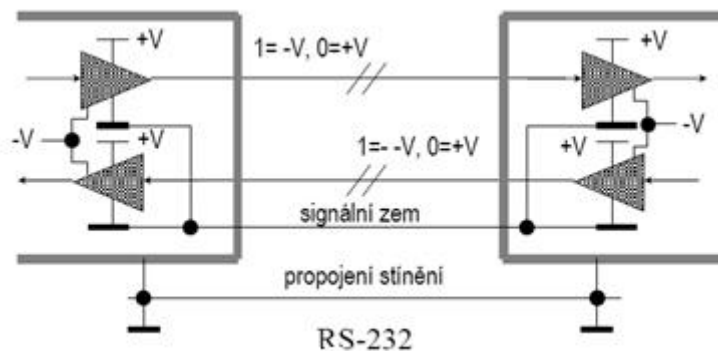
Převzato z: <http://computer.howstuffworks.com/pci-express.htm>.

S jednou takovou kartou budete na cvičeních experimentovat



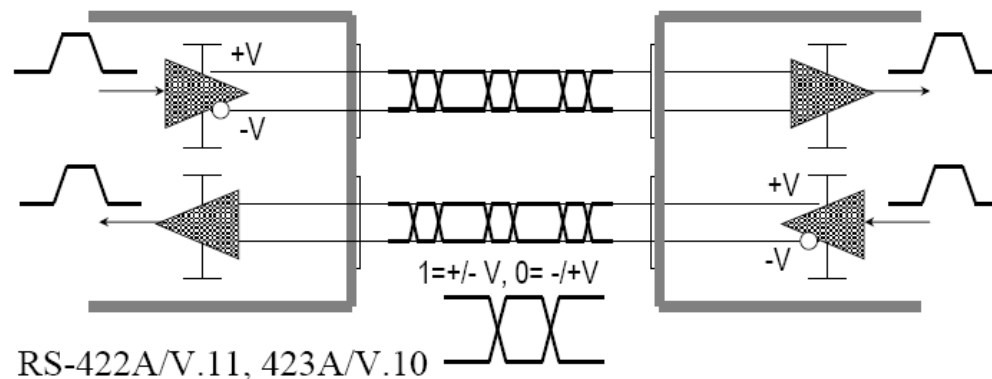
DB4CGX15 - PCIe Starter Kit
Development board for PCIe applications

Realizace interfejsu - způsob zobrazení signálu

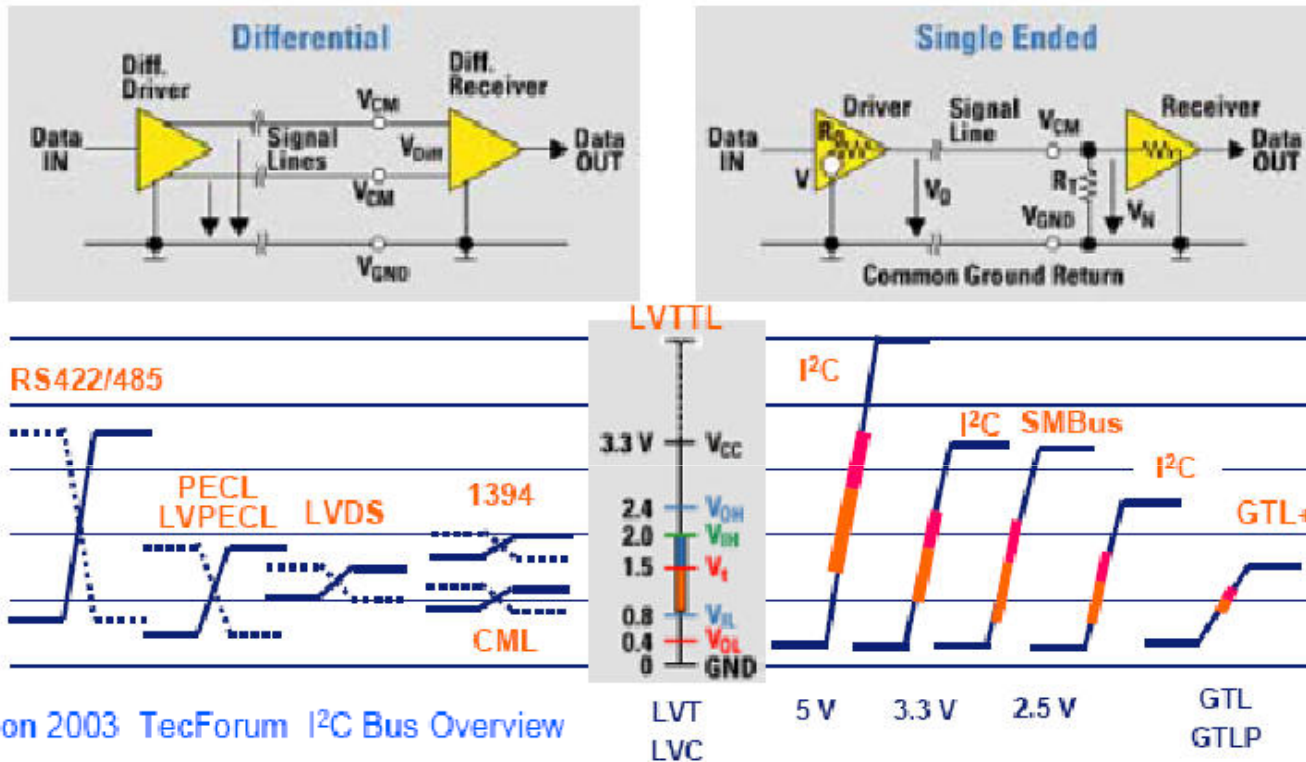


angl. Signalling

nesymetrický vs. symetrický,
angl. single ended vs. differential



Typické signálové charakteristiky a jejich vztah k rychlosti



DesignCon 2003 TecForum I²C Bus Overview

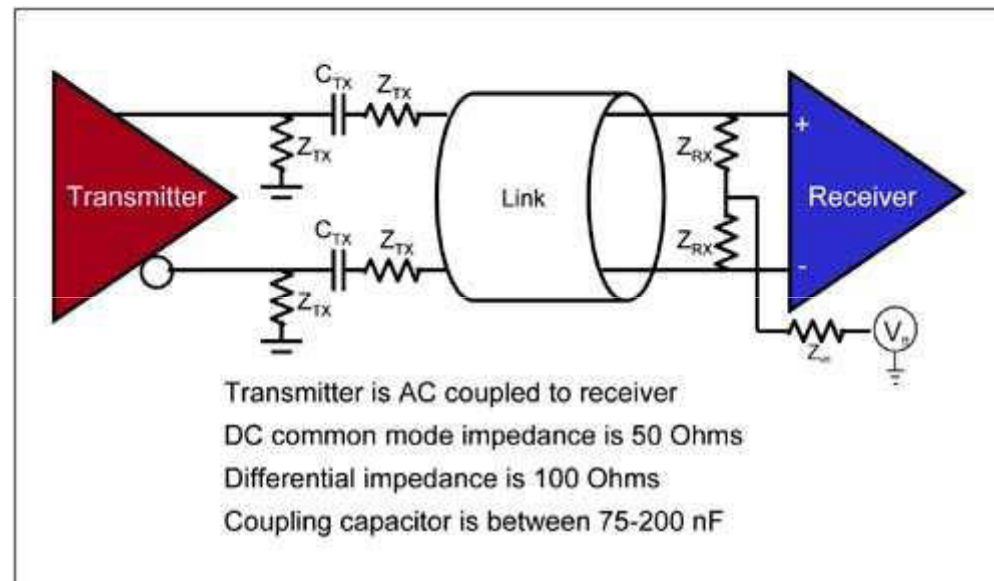
Česká terminologie:

symetrický

nesymetrický

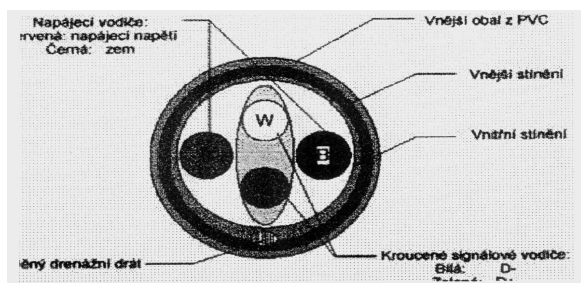
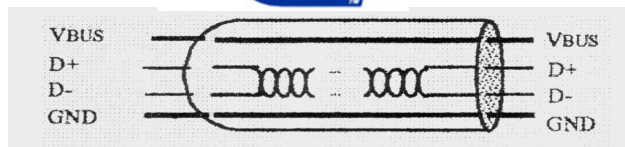
vstup/výstup

Fyzická vrstva PCIe

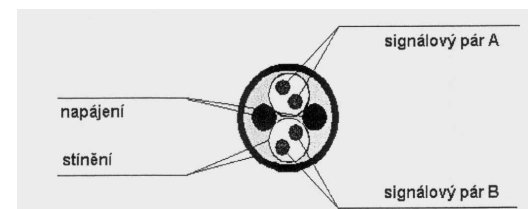


Převzato: Budruk, R., at all: PCI Express System Architecture

Sériovost není nic mimořádného, je to dnešní standard



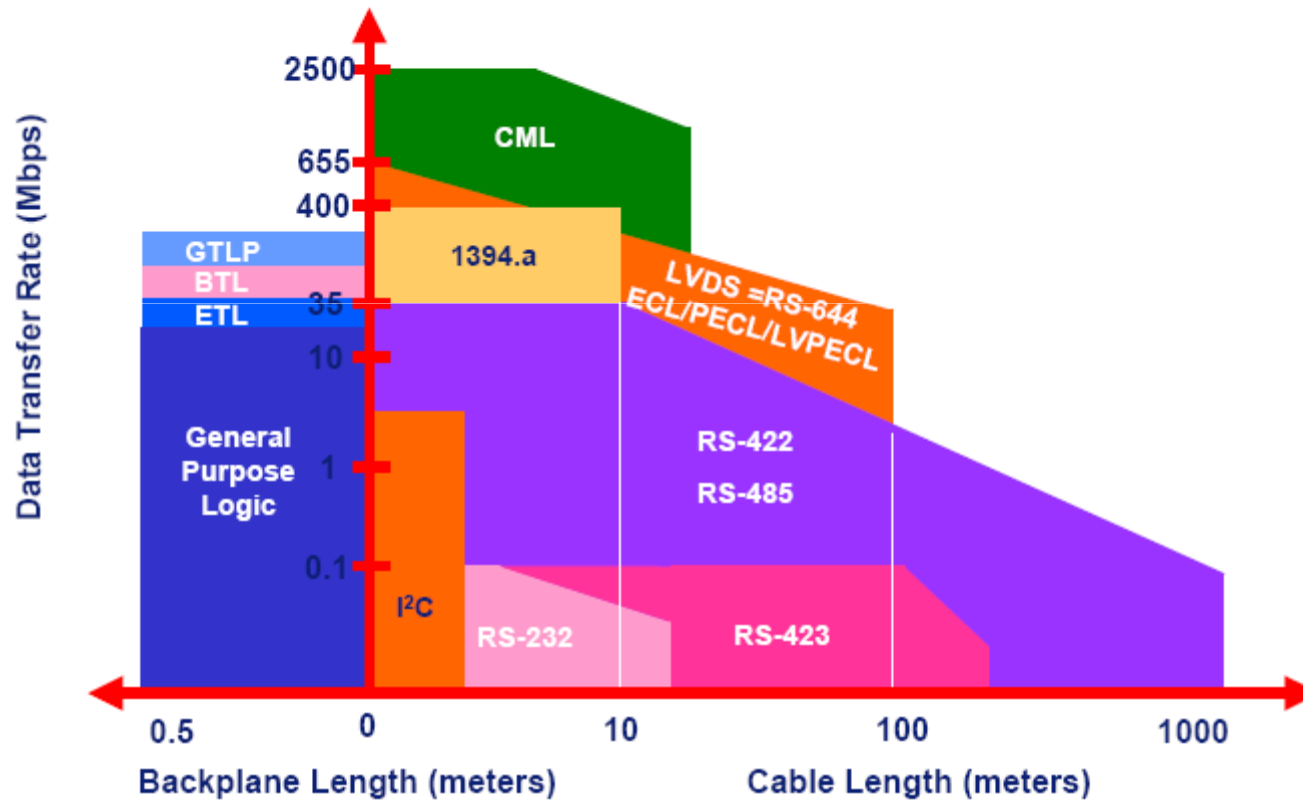
FireWire



Klíčové charakteristiky dnes dominantních standardů

| Charakteristika | Firewire | USB 2.0 | PCI Express | SATA | Serial Attached SCSI |
|--------------------------|---------------------|---------------------------------|----------------|----------|----------------------|
| Předp. užití | vnější | vnější | vnitřní | vnitřní | vnější |
| Počet zařízení | 63 | 127 | 1 | 1 | 4 |
| Počet vodičů (zákl.) | 4 | 2 | 4 | 4 | 4 |
| Teoretické přenos. pásmo | 50 MB/s 100 MB/s | 0,2 MB/s 1,5 MB/s 60 MB/s | 250 MB/s 1x | 300 MB/s | 300 MB/s |
| Připoj. za provozu? | ano | ano | ? | ano | ano |
| Max. délka vodičů | 4,5 m | 5 m | 0,5 m | 1 m | 8 m |
| Název standardu | IEEE 1394 | USB | PCI-SIG | SATA-IO | T10 committee |

Klíčové charakteristiky jinak

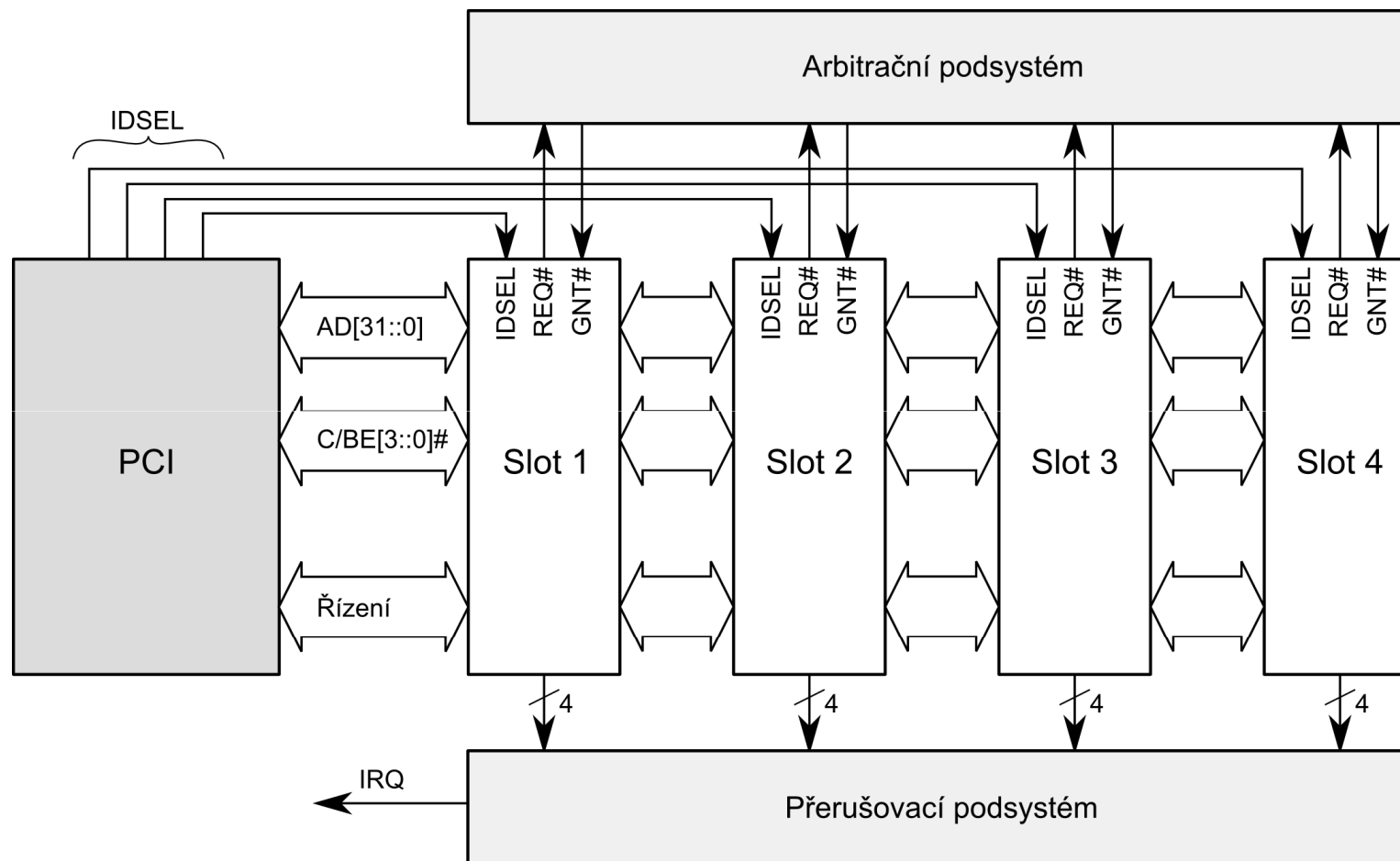


Srovnání některých sběrnicových standardů

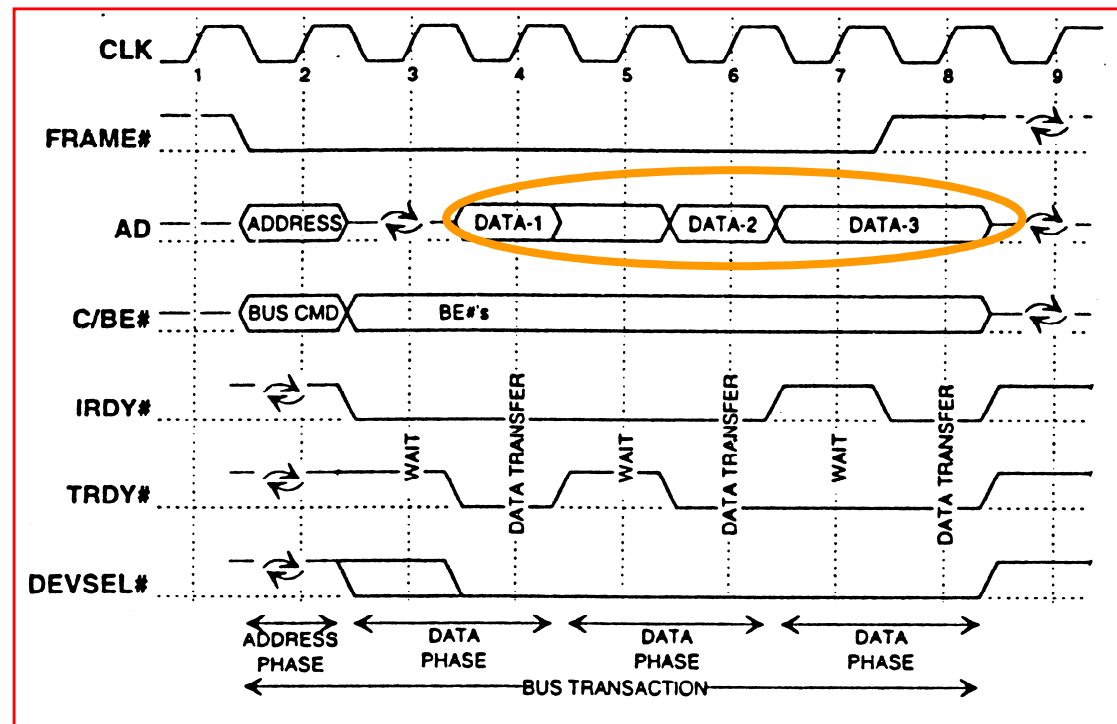
| Bus | Data rate (bits / sec) | Length (meters) | Length limiting factor | Nodes Typ.number | Node number limiting factor |
|------------------------------|---------------------------|--------------------|---|---------------------|---|
| I ² C | 400k | 2 | wiring capacitance | 20 | 400pF max |
| I ² C with buffer | 400k | 100 | propagation delays | any | no limit |
| I ² C high speed | 3.4M | 0.5 | wiring capacitance | 5 | 100pF max |
| CAN 1 wire | 33k | 100 | total capacitance | 32 | load resistance and transceiver current drive |
| CAN differential | 5k | 10km | propagation delays | 100 | |
| | 125k | 500 | | | |
| | 1M | 40 | | | |
| USB (low -speed, 1.1) | 1.5M | 3 | cable specs | 2 | bus specs |
| USB (full -speed, 1.1) | 1.5/12M | 25 | 5 cables linking 6 nodes (5m cable node to node) | 127 | bus and hub specs |
| Hi-Speed USB (2.0) | 480M | | | | |
| IEEE-1394 | 100 to 400M+ | 72 | 16 hops, 4.5M each | 63 | 6-bit address |

Rozhraní PCI a PCIe

PCI - architektura



Příklad sběrnicevého cyklu PCI (paralelní sběrnice)



Mimoходом: AD část této sběrnice je multiplexovaná.

Typ sběrnicevého cyklu? Příkaz?

| C/BE[3::0]# | Typ příkazu |
|-------------|---|
| 0000 | Potvrzení prerušení (Interrupt Acknowledge) |
| 0001 | Speciální cyklus (Special Cycle) |
| 0010 | Čtení z portu (I/O Read) |
| 0011 | Zápis na port (I/O Write) |
| 0100 | Rezervováno (Reserved) |
| 0101 | Rezervováno (Reserved) |
| 0110 | Čtení z paměti (Memory Read) |
| 0111 | Zápis do paměti (Memory Write) |
| 1000 | Rezervováno (Reserved) |
| 1001 | Rezervováno (Reserved) |
| 1010 | Konfigurační čtení (Configuration Read) |
| 1011 | Konfigurační zápis (Configuration Write) |
| 1100 | Memory Read Multiple |
| 1101 | Dual Address Cycle |
| 1110 | Memory Read Line |
| 1111 | Memory Write and Invalidate |

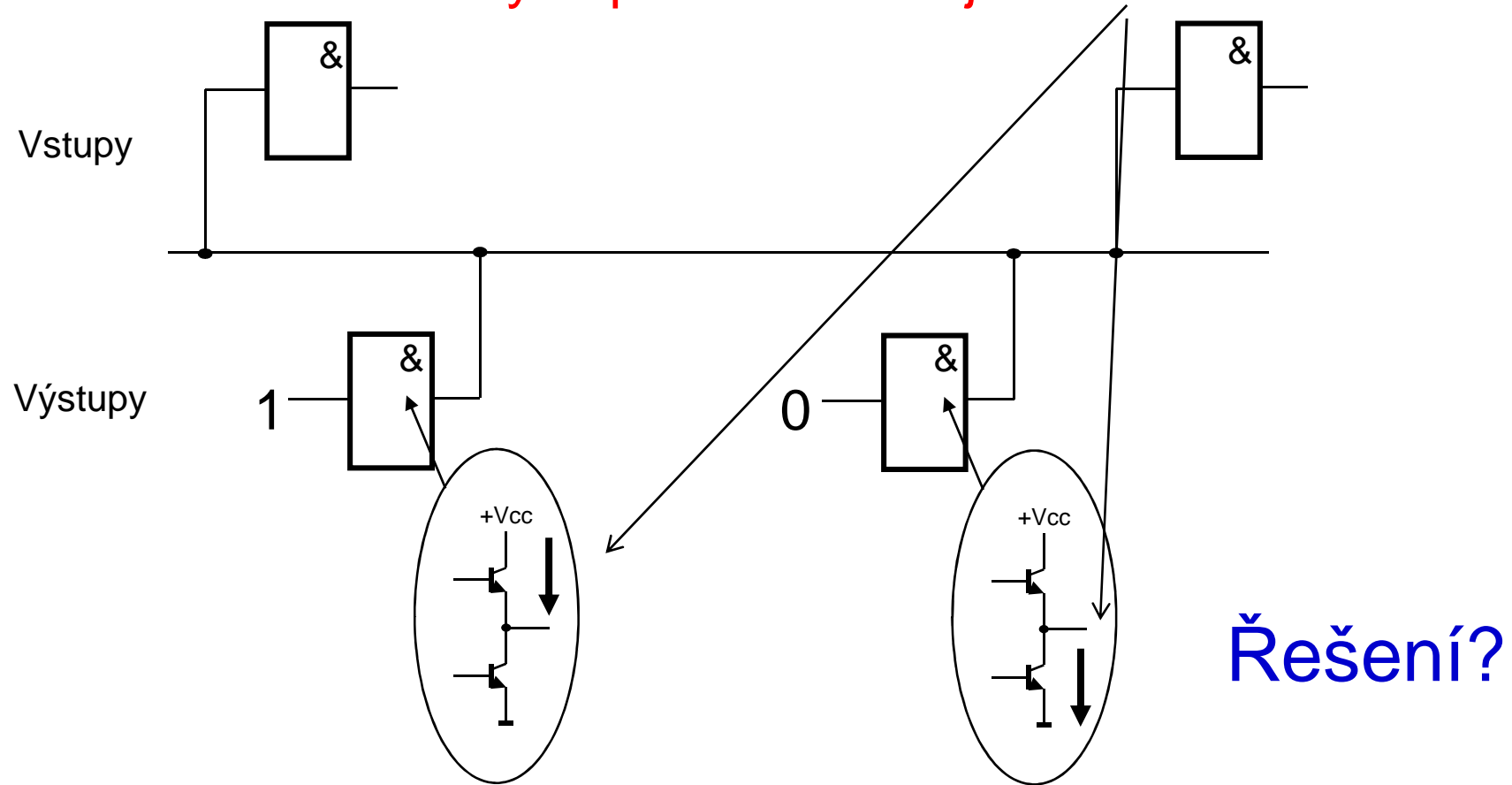
Jak se z C/BE bitů vyrobí signály (např.) MEMR, MEMW, IOR, IOW, atd.?

Poznámky k realizaci sběrnice

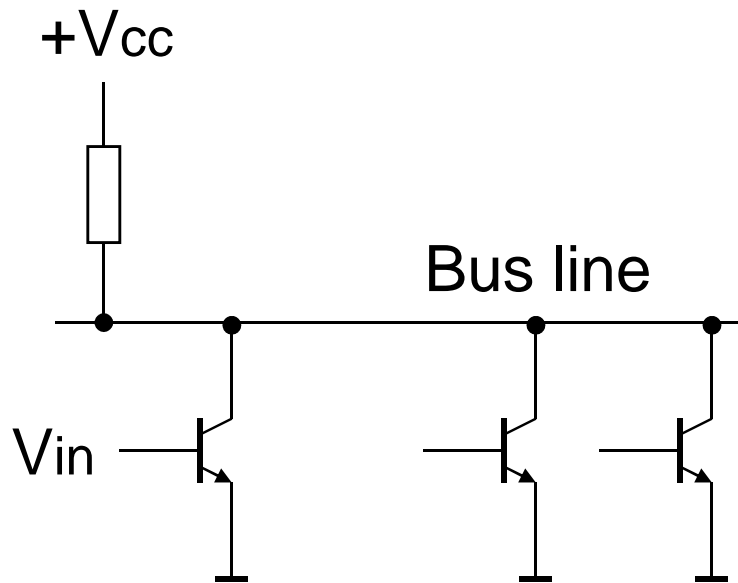
Studie konfliktu na jednom sběrnicovém vodiči

Se vstupy není problém.

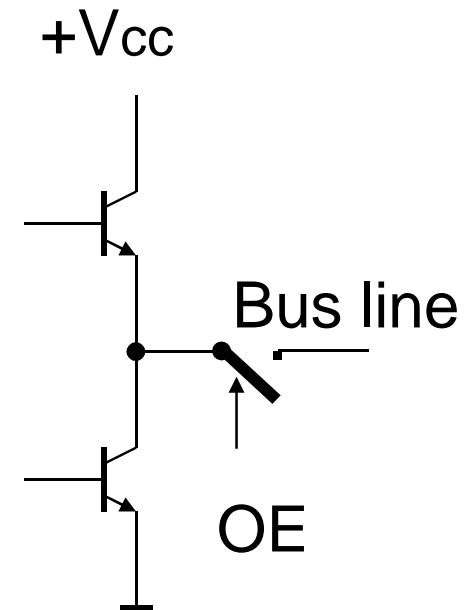
Ale na výstupech může dojít ke zkratu!



Řešení: signálový vodič OC x 3S



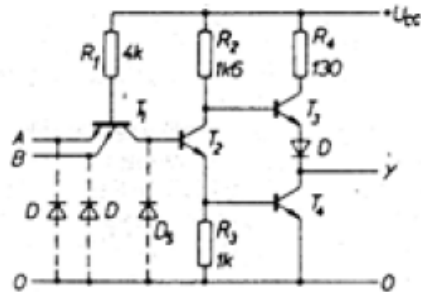
OC - Otevřený kolektor



3S - Třístavový výstup

OE = Output Enable

Realizace: TP a OC? Praktické příklady:



Obr. 1. Vnitřní zapojení dvojjstupového hradla NAND logického obvodu TTL (¼ 7400)

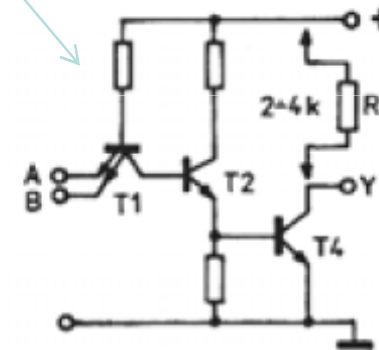
TP – Totem Pole

Totem - monumentální skulptura tvořená vertikálně uspořádanými výjevy nebo symboly.

[Z Encyklopedie]

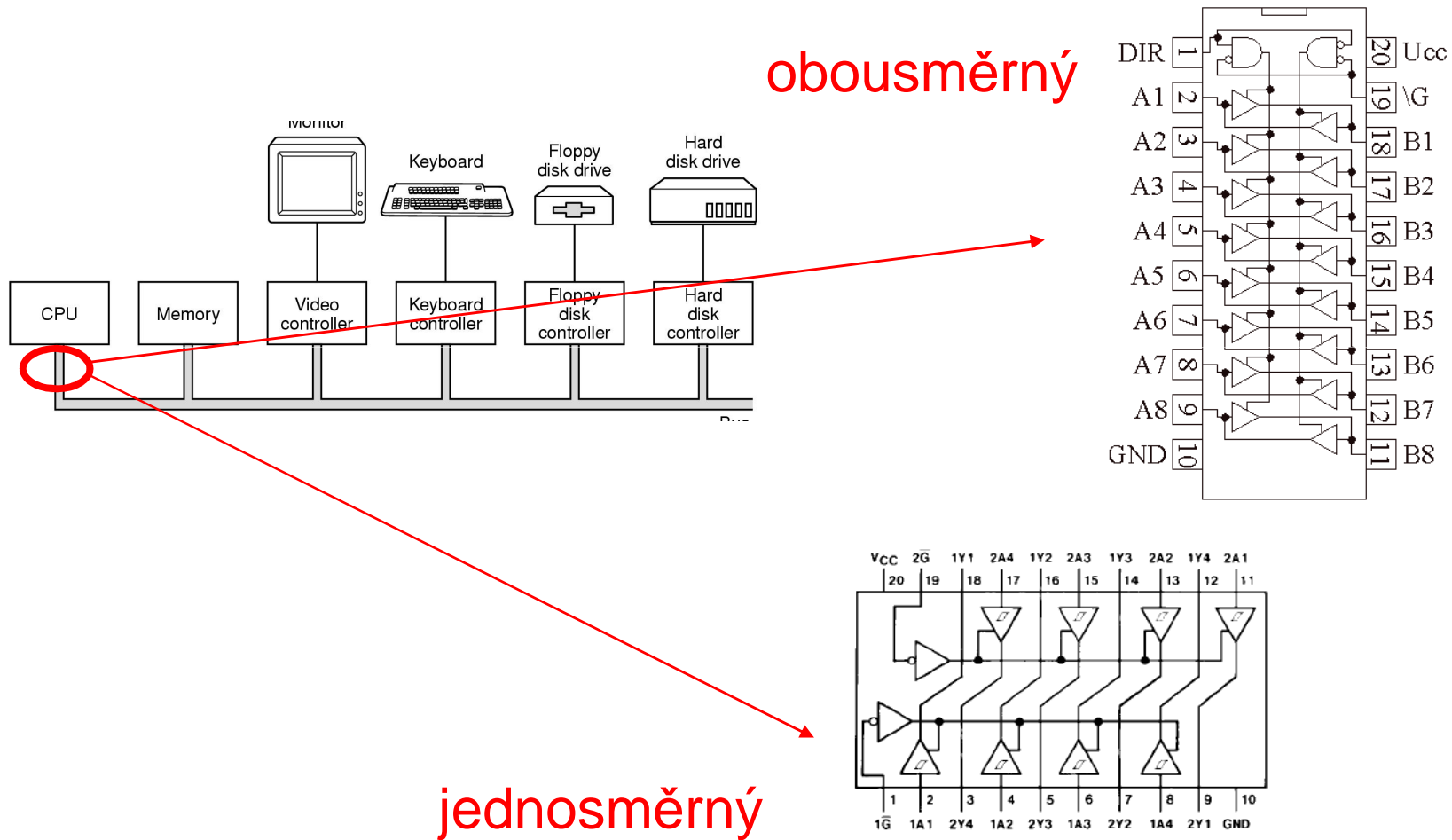


OC – Open Collector



Obr. 1.47 Vnitřní zapojení členu NAND s otevřeným kolektorem. Přídavný rezistor R se připojí zvenku

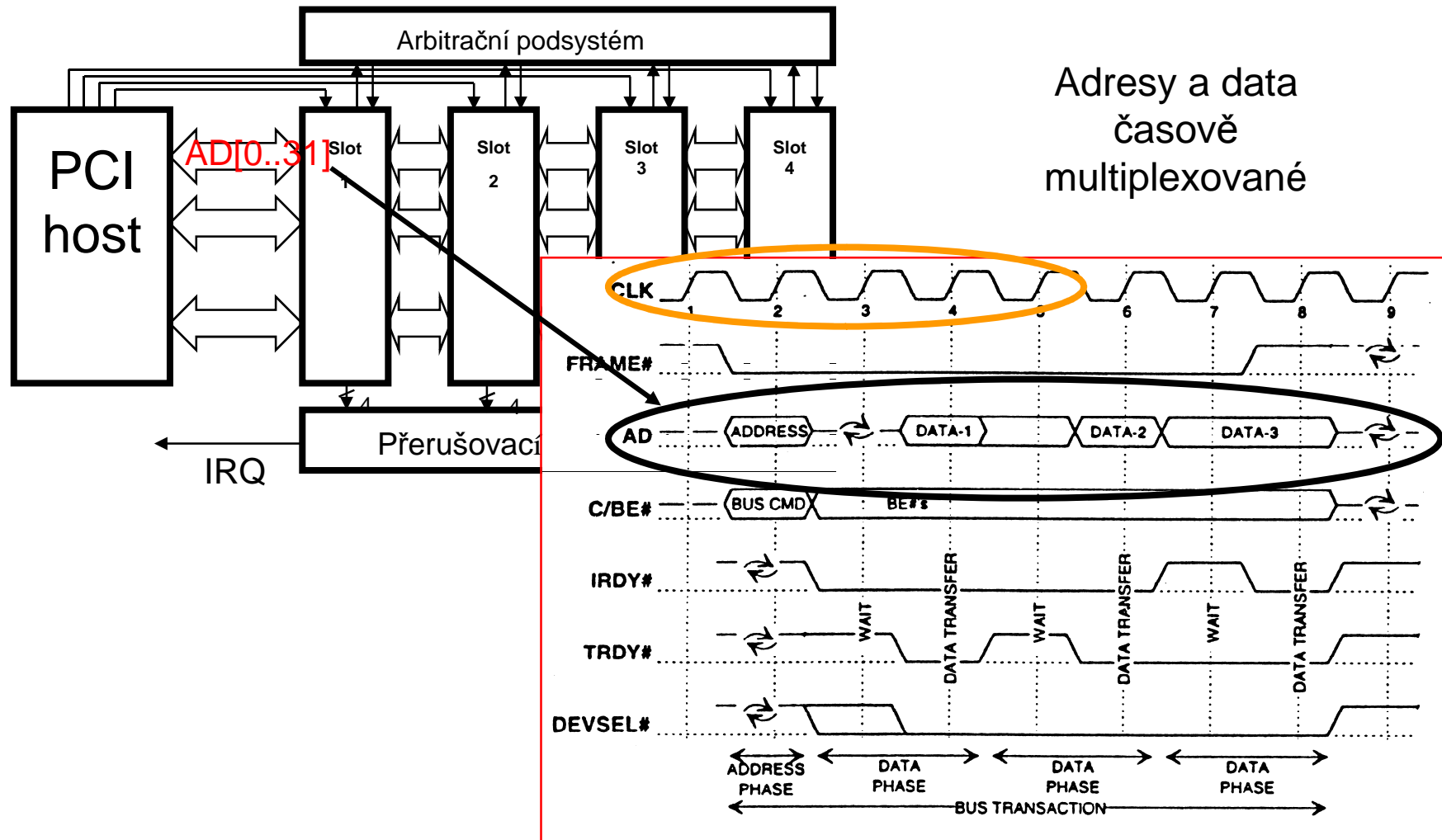
Elektronika sběrnicového vodiče - budič



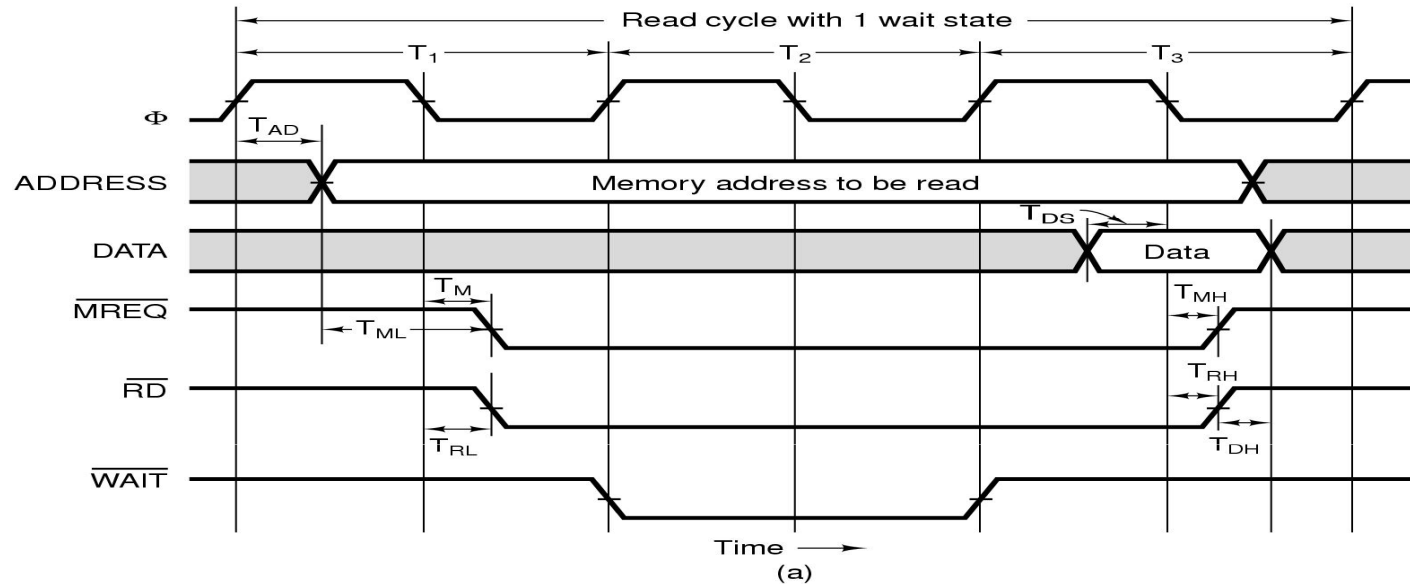
Synchronizace přenosu údajů interfejsem

- Možnosti:
 - asynchronní,
 - synchronní,
 - pseudosynchronní,
 - Izochronní (dnes mimo okruh našeho zájmu).
- Pozn.:
 - následujícím časovým diagramům, signálovým sledům, se obvykle říká **protokol** sběrnice.
- Uvidíte jeden sběrnicový cyklus.

Multiplexovaná sběrnice?



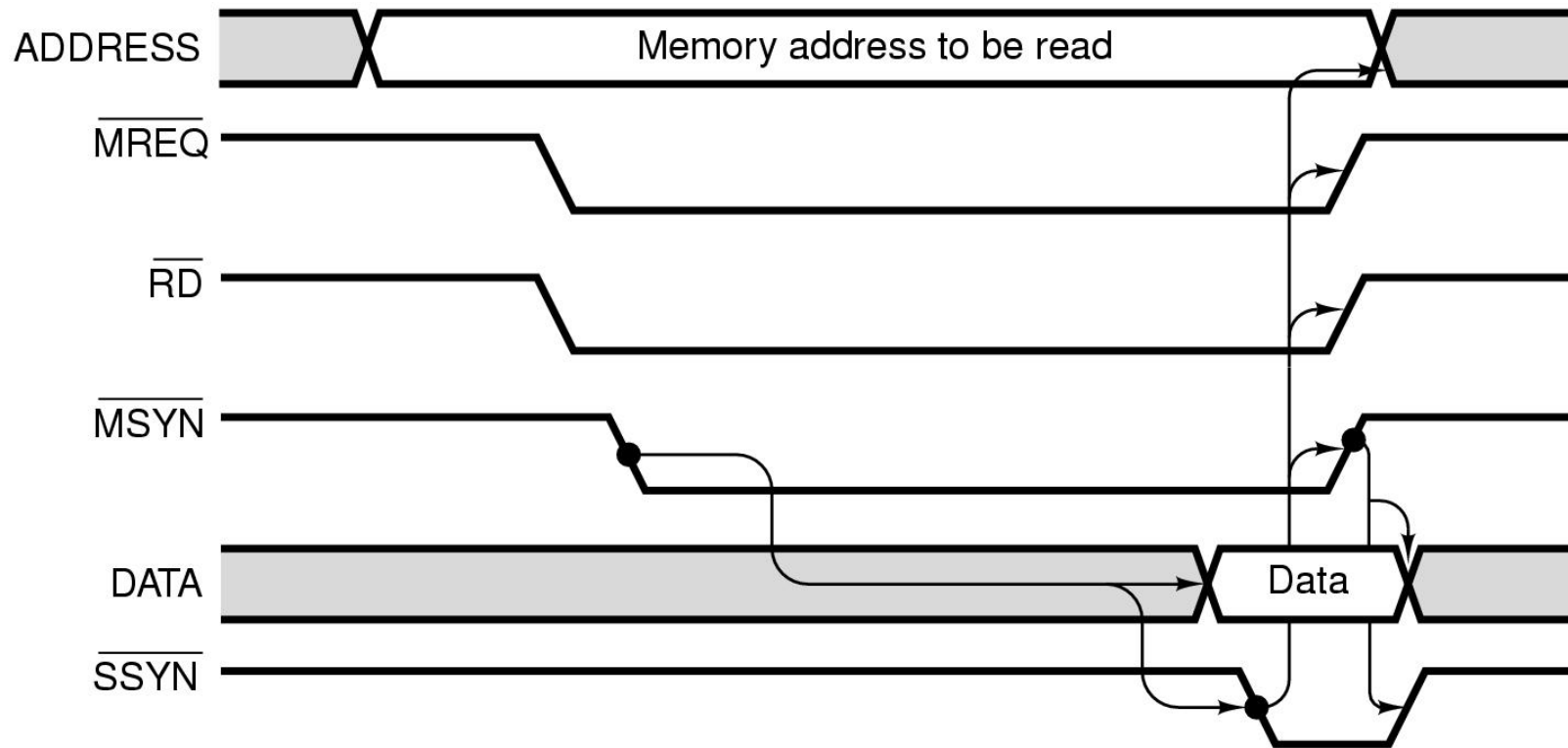
Synchronizace přenosu: příklad přenosu synchronního



| Symbol | Parameter | Min | Max | Unit |
|----------|--|-----|-----|------|
| T_{AD} | Address output delay | | 11 | nsec |
| T_{ML} | Address stable prior to \overline{MREQ} | 6 | | nsec |
| T_M | \overline{MREQ} delay from falling edge of Φ in T_1 | | 8 | nsec |
| T_{RL} | \overline{RD} delay from falling edge of Φ in T_1 | | 8 | nsec |
| T_{DS} | Data setup time prior to falling edge of Φ | 5 | | nsec |
| T_{MH} | \overline{MREQ} delay from falling edge of Φ in T_3 | | 8 | nsec |
| T_{RH} | \overline{RD} delay from falling edge of Φ in T_3 | | 8 | nsec |
| T_{DH} | Data hold time from negation of \overline{RD} | 0 | | nsec |

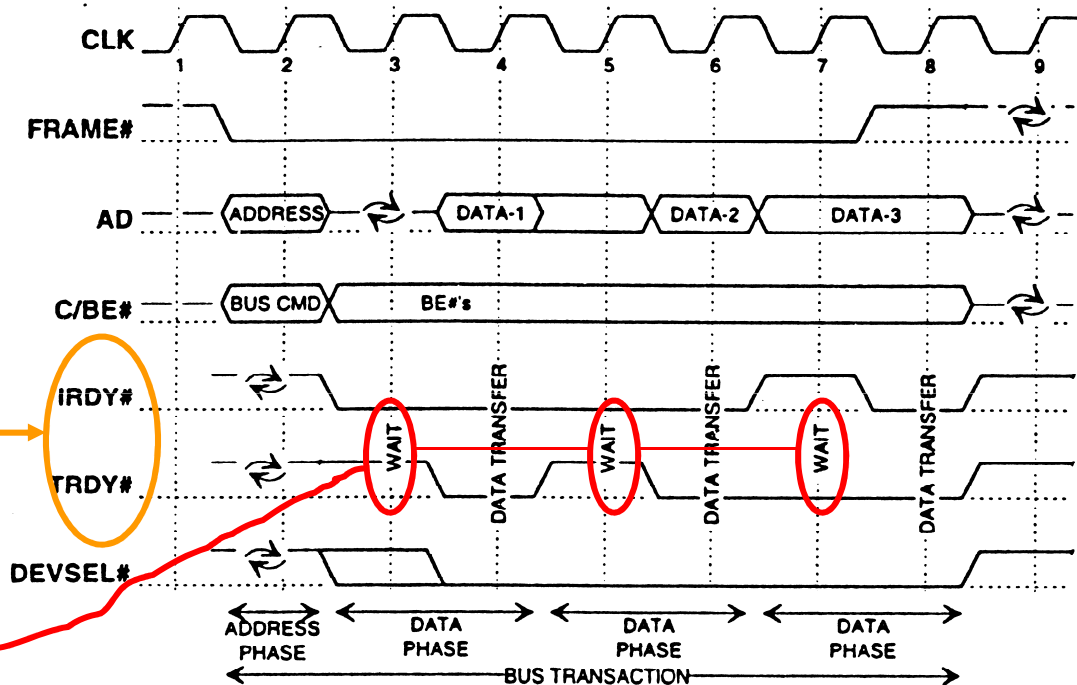
(b)

Příklad asynchronního přenosu



Jde to i jinak?

Stavové signály, kterými zařízení (iniciátor nebo target) žádá o vložení **WAIT-**taktů



Ano, pseudosynchronně!

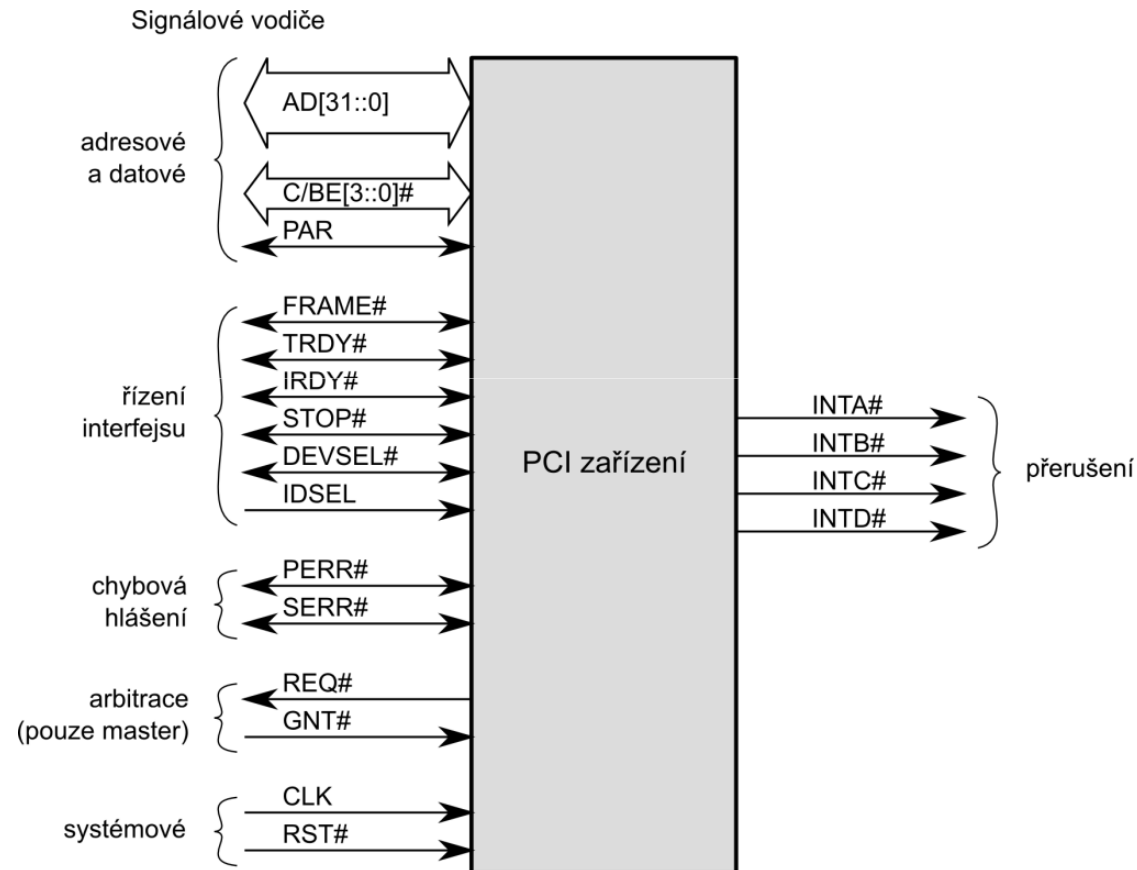
PCI terminologie I.

- Každé sběrnice transakce se zúčastní 2 zařízení:
- Initiator (iniciátor) x Target (cíl nebo podřízený).
 - Initiator = Bus Master,
 - Target = Slave.
- Nesouvisí to ale s tím, kdo bude data vysílat a kdo je bude přijímat!
- Kdy je sběrnice typu Multimaster?
 - Existuje-li více potenciálních Bus Masterů!
- Kdo pak ale rozhoduje o tom, kdo se stane aktuálním Masterem?
 - Arbitr sběrnice.
- Musí to být jedno nějaké konkrétní zařízení?
 - Může (centralizovaný, ale arbitr může být i decentralizovaný).

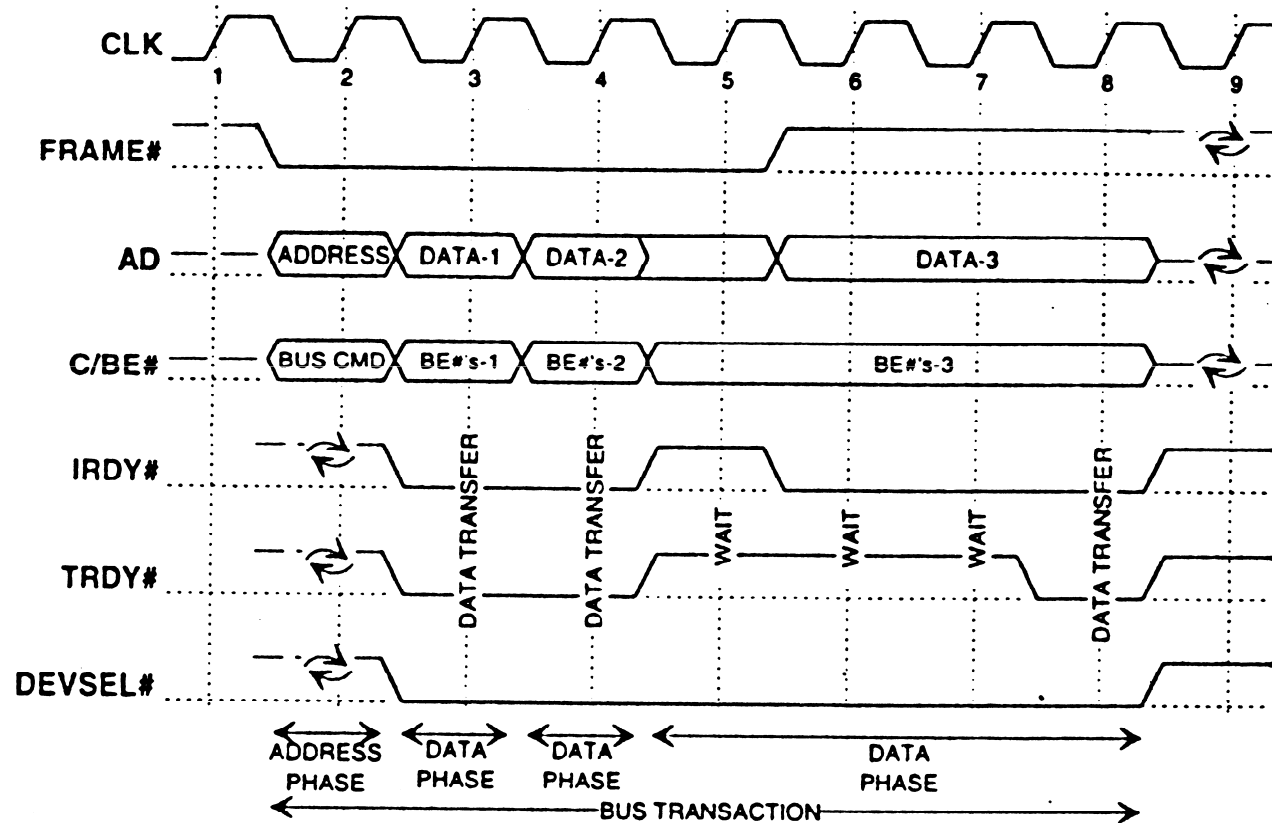
PCI terminologie II.

- Pro časování sběrnicevého cyklu je vztažným okamžikem náběžná hrana hodin,
- sběrnicevý cyklus má (obvykle)
 - adresovou a
 - datovou fázi.
- Ukončení přenosu údajů (sběrnicevého cyklu) je možné.
- Synchronizace přenosu - pseudosynchronní.

PCI signály – 32-bitová verze



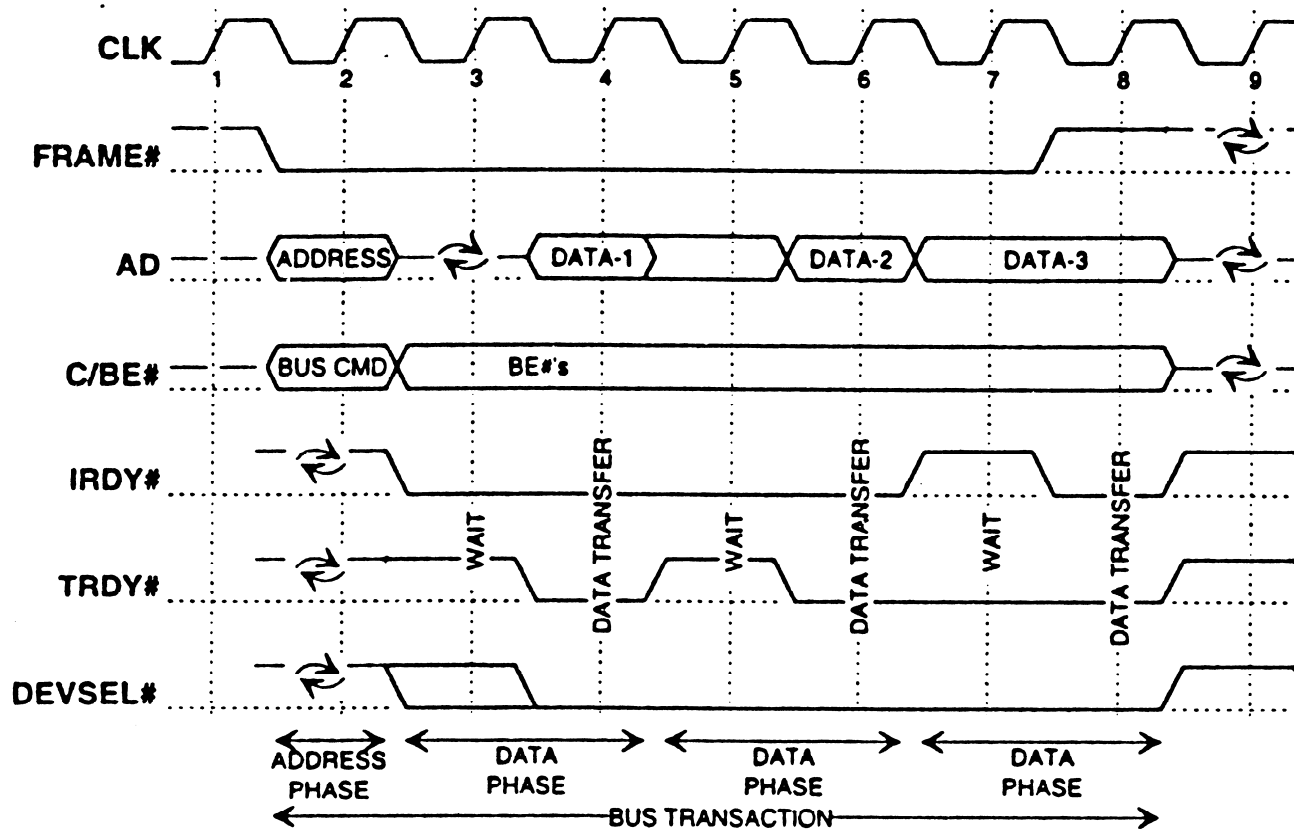
Signálový sled „Zápis“



Všimli jste si?

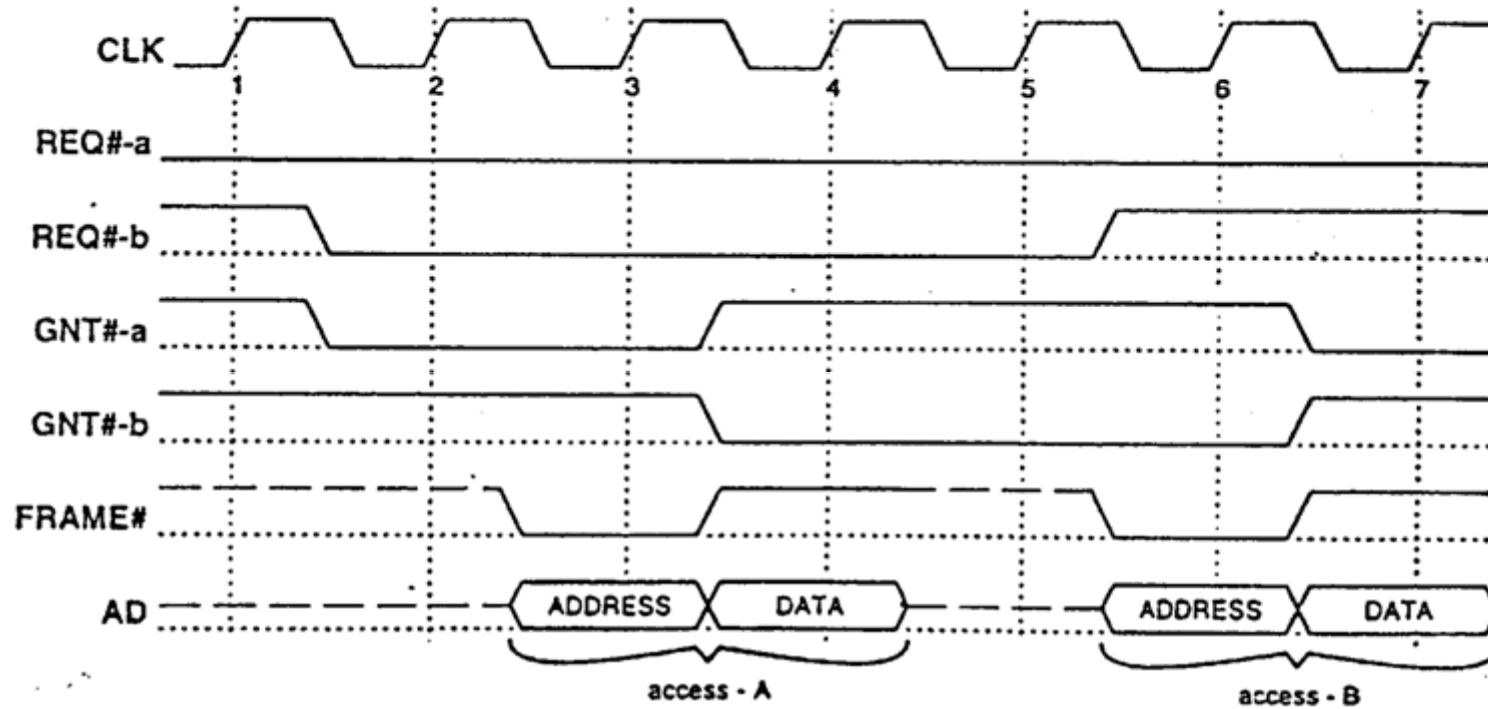
- Délku přenášeného bloku určuje signál Frame.
- Jednorázový i souvislý (Burst) přenos údajů je možné „přibrzdit“ vkládáním čekacích taktů (pseudosynchronní synchronizace)!

Signálový sled „Čtení“

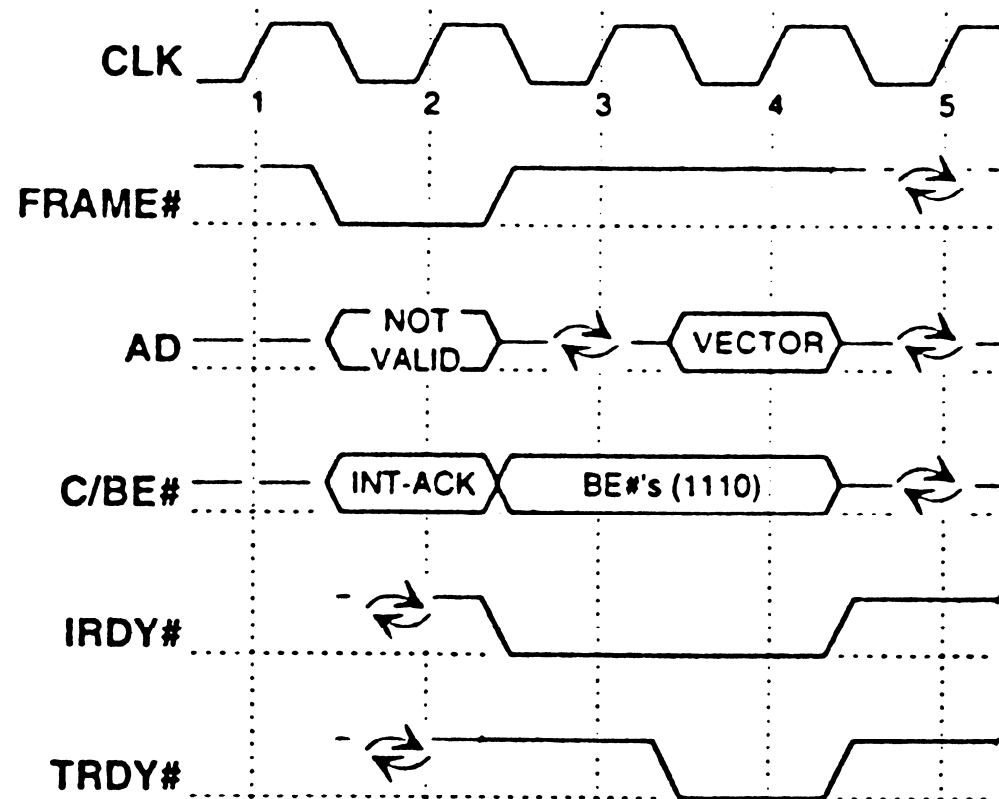


Takovéto průběhy budete na cvičeních měřit (logickým analyzátořem).

Arbitrace o řadič sběrnice



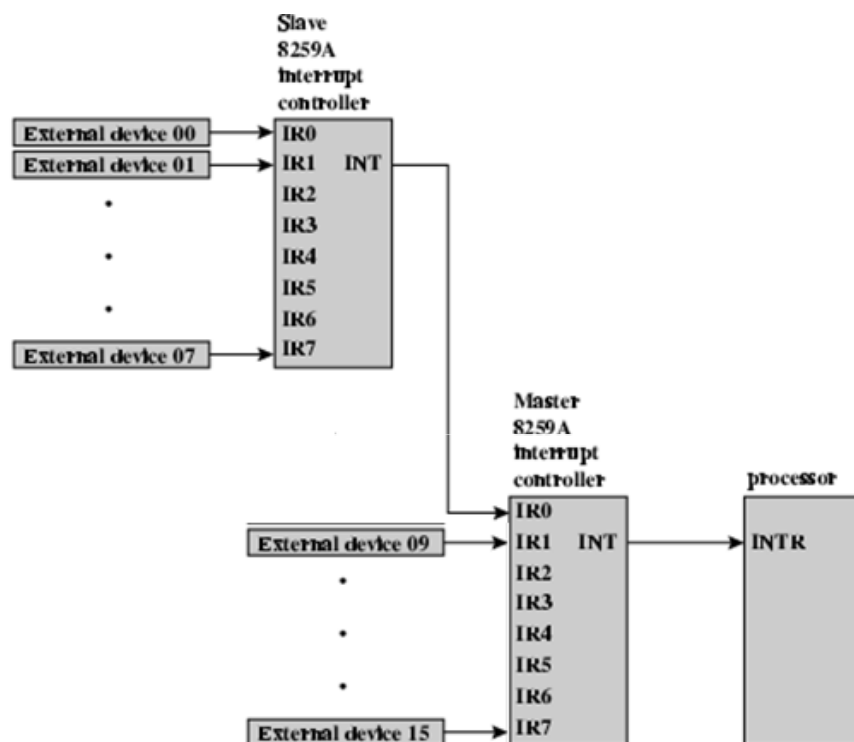
Signálový sled „Potvrzení přerušení“



Problém:

- Procesor musí uložit informace o právě probíhajícím programu (aby se po zpracování přerušeni mohl vrátit) a to něco stojí (čas).
- Řadič přerušeni vnutí procesoru vektor přerušeni, ze kterého se odvodí startovací adresa obsluhy. I to něco stojí.

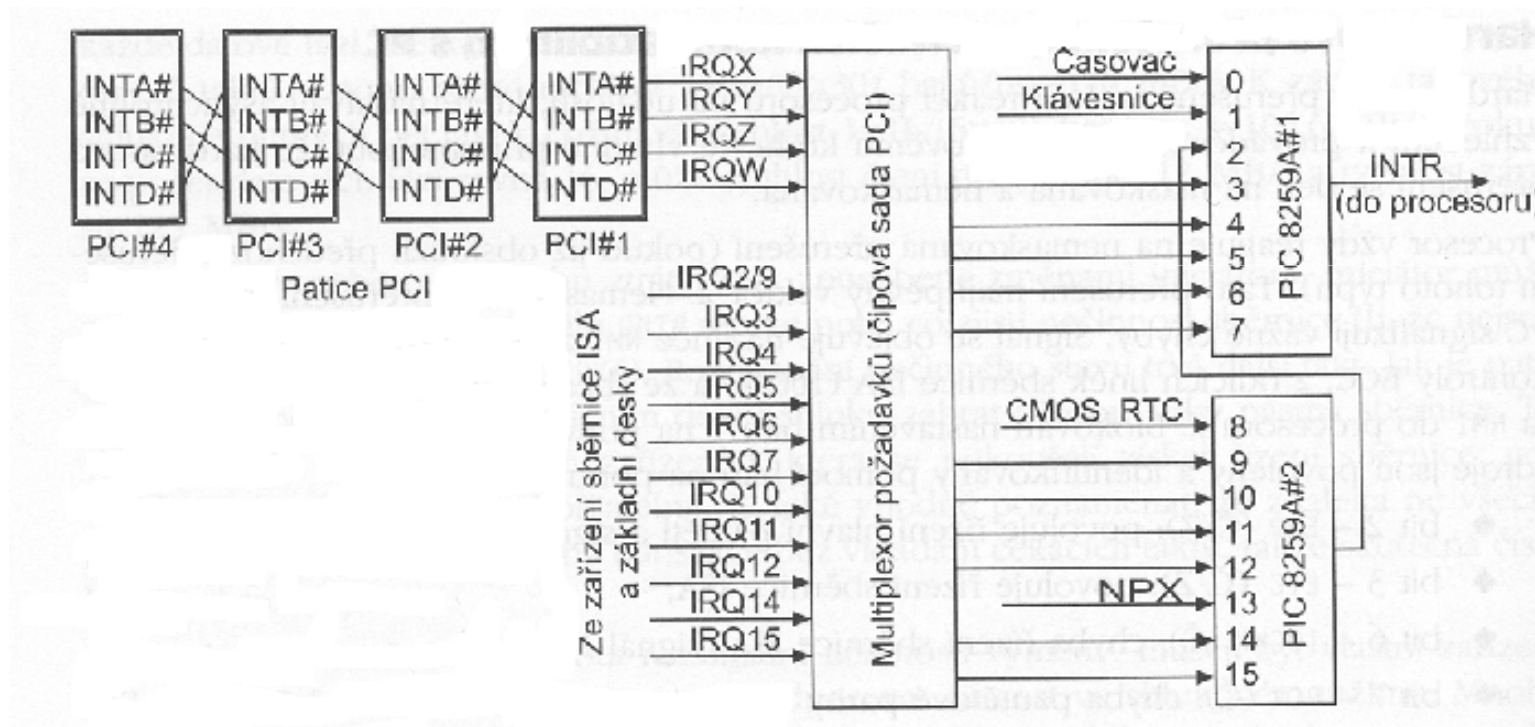
Studie: V/V s přerušením



Typické obsazení u PC:

| IRQ | Použití |
|--------|---|
| 0 | časovač (na systémové desce) |
| 1 | klávesnice |
| 2 | kaskádní propojení |
| 8 | hodiny reálného času |
| 9 | volné nebo řadič SCSI u syst. desek PCI |
| 10, 11 | volné |
| 12 | volné nebo port myši PS/2 |
| 13 | volné nebo matematický koprocessor |
| 14 | 1. řadič disku IDE |
| 15 | volné nebo 2. řadič disku IDE |
| 3 | COM2 |
| 4 | COM1 |
| 5 | LPT2 nebo volné |
| 6 | řadič diskety |
| 7 | LPT1 |

Podrobnější studie přerušovacího systému PC



Rekapitulace metodiky

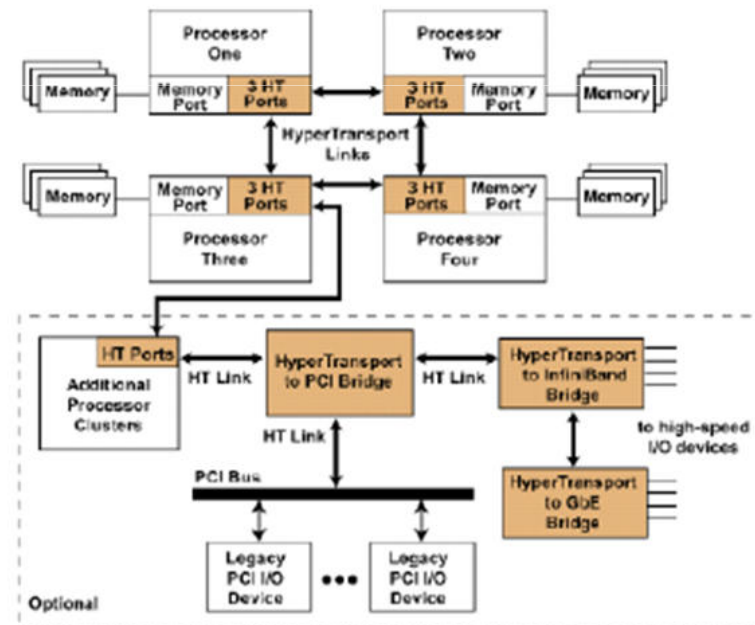
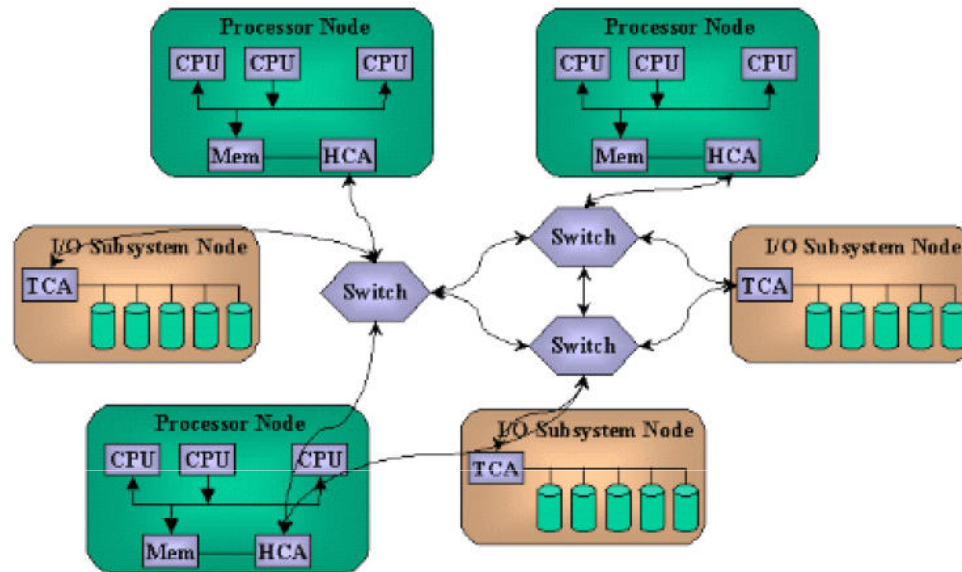
- Všimněte si: s PCI jsme postupně seznamovali tak, že jsme studovali signálové sledy
 - jak přenáší údaje (zápis, čtení),
 - jak se o ní arbitruje,
 - a nakonec jak se řeší žádost o přerušení.
-
- Moje doporučení: postupujte takto vždy, když se seznamujete s novou sběrnicí.

Modernizace PC architektury

Co po PCI?

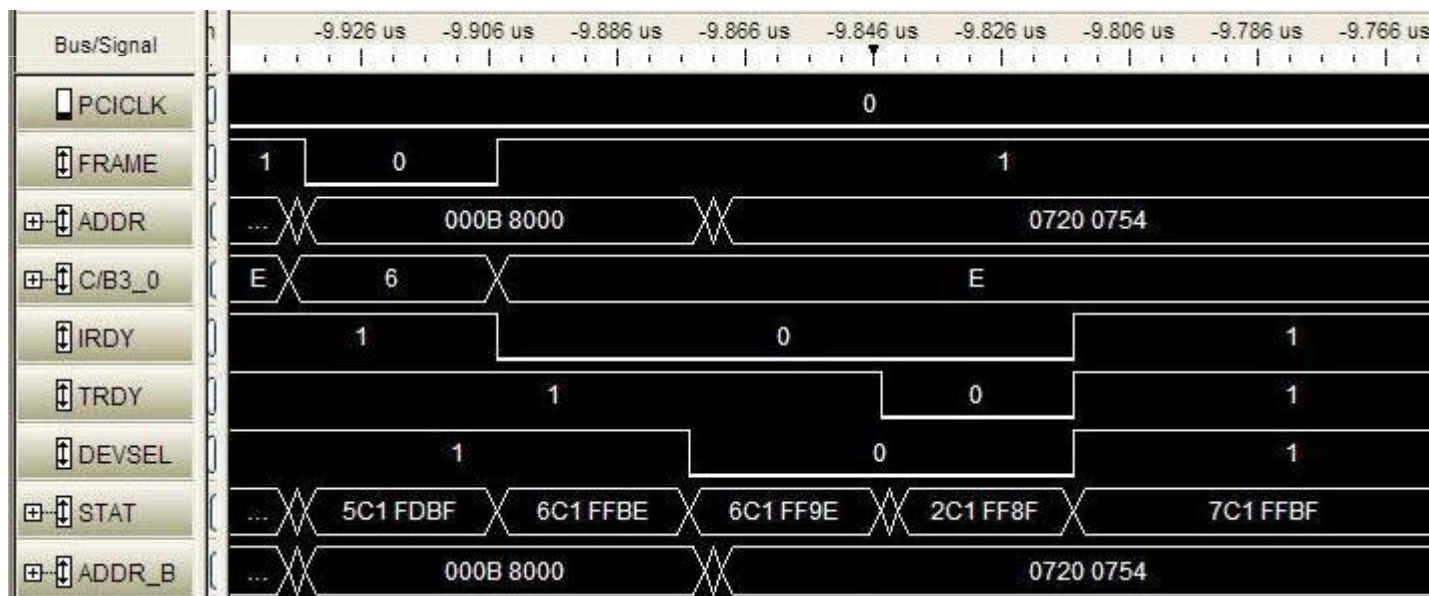
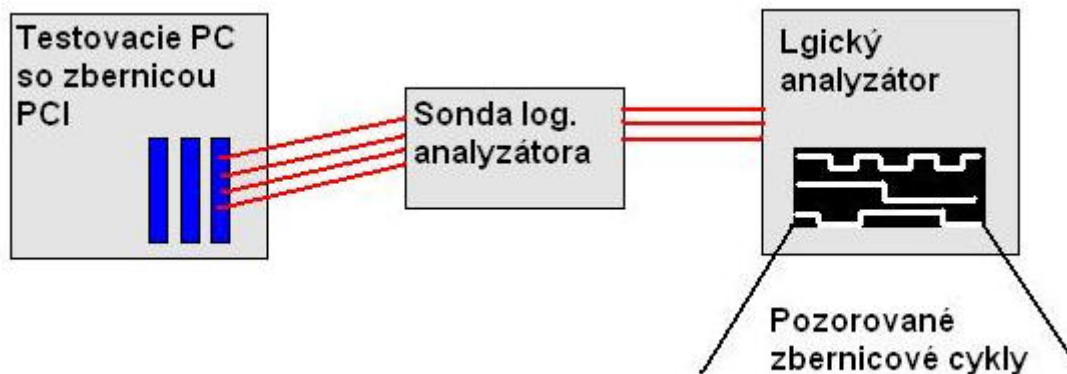
- Více než 15-ti letá historie je v PC světě předlouhá. Svědčí o úspěchu, ale vnucuje otázku: co dál?
 - Bylo už PCI-X,
 - Je PCI Express neboli PCIe,
- Hypertransport
- Infiniband
- QPI
- Podrobnosti v předmětu PAP

Infiniband vs. HyperTransport



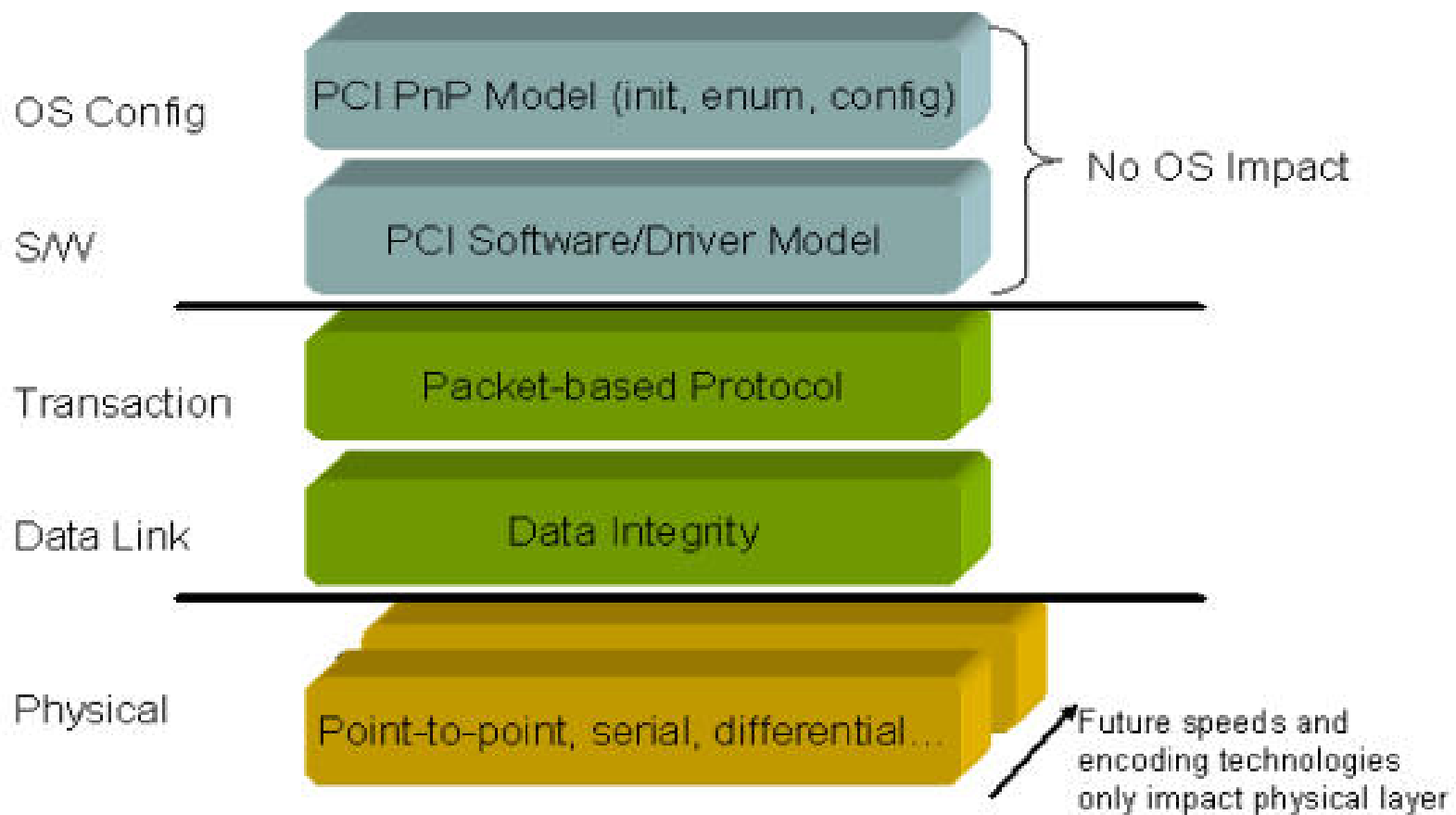
Zpět k PCI a PCIe – nástin cvičení

Uspořádání laboratorního cvičení PCI

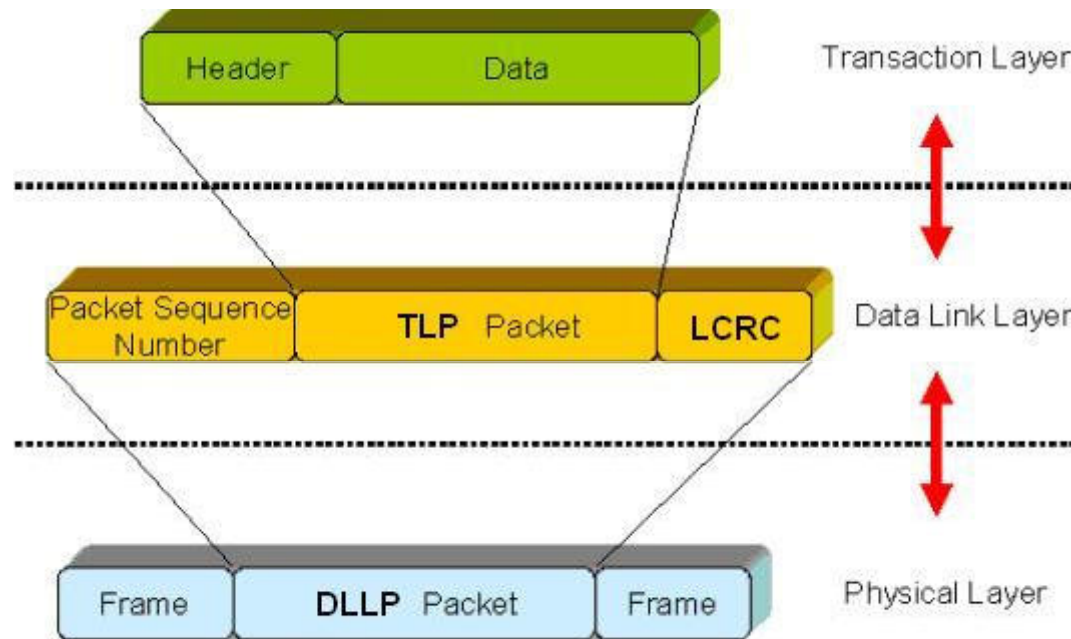


Jak ale vypadá komunikace na PCIe, když je spoj sériový?

PCIe vrstvy

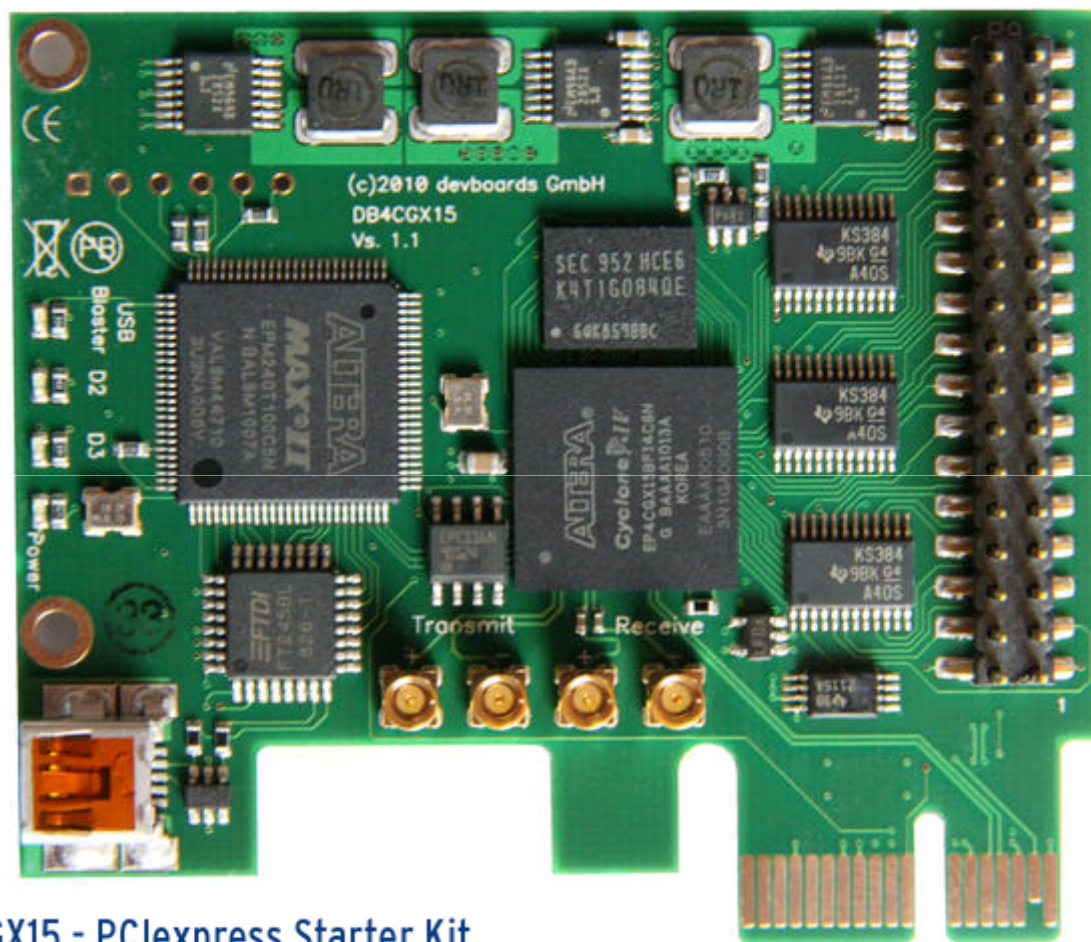


Obsah zprávy ve vrstvách



Převzato: <http://zone.ni.com/devzone/cda/tut/p/id/3767#toc0>.

S jednou takovou kartou budete na cvičeních experimentovat



DB4CGX15 - PCIe Starter Kit
Development board for PCIe applications